Instytut Fizyki Polskiej Akademii Nauk

Sylwia Aldona Gierałtowska

Tlenki o wysokiej stałej dielektrycznej otrzymywane metodą osadzania warstw atomowych (ALD) i ich zastosowanie w elektronice

Rozprawa doktorska wykonana pod kierunkiem
prof. ndzw. dr hab. Elżbiety Guziewicz
w Oddziale Fizyki i Technologii Nanostruktur Półprzewodników Szerokoprzerwowych
ON4

Warszawa 2014

Podziękowania

Pragnę podziękować wszystkim Pracownikom, Koleżankom i Kolegom z Instytutu Fizyki PAN oraz z innych instytucji naukowych, z którymi miałam przyjemność pracować, a którzy przyczynili się do powstania niniejszej rozprawy doktorskiej.

Serdeczne podziękowania składam mojej Promotor, prof. nzw. dr hab. Elżbiecie Guziewicz, za opiekę nad przebiegiem pracy naukowej i przygotowaniem rozprawy doktorskiej.

Szczególne podziękowania kieruję do:

prof. dr. hab. Marka Godlewskiego za możliwość pracy w Jego grupie naukowej, inspiracje i wsparcie merytoryczne, okazaną mi życzliwość, a także ogromny wysiłek i zaangażowanie wkładane w pracę naukowo-badawczą zespołu ON4.2,

mgr. Łukasza Wachnickiego za owocną współpracę naukową, nieustające wsparcie oraz wszelką pomoc, na którą zawsze ma czas, a także za wykonywanie pomiarów dyfrakcji rentgenowskiej oraz pomoc przy konstrukcji struktur elektronicznych i układów pomiarowych do ich charakteryzacji,

dr. Bartłomieja S. Witkowskiego za cenne rady, ciekawą współpracę oraz zachętę do pracy naukowo-badawczej, a także za wykonanie pomiarów przy użyciu skaningowej mikroskopii elektronowej,

dr. Roberta Mroczyńskiego z Instytutu Mikroelektroniki i Optoelektroniki Politechniki Warszawskiej za wykonanie pomiarów techniką elipsometrii spektroskopowej, za wspólne prace poświęcone konstrukcji struktur kondensatorowych oraz ich prądowo-napięciowej charakteryzacji, a także za przydatne wskazówki dotyczące analizy i interpretacji uzyskanych wyników,

prof. nzw. dr. hab. Lecha Dobrzańskiego z Instytutu Technologii Materiałów Elektronicznych za owocną współpracę przy wykonywaniu struktur tranzystorowych na bazie grafenu.

Pragnę także wyrazić wdzięczność mgr. Krzysztofowi Kopalko za istotne wskazówki i fachową pomoc przy otrzymywaniu warstw tlenkowych, dr. Krzysztofowi Dybko oraz mgr. inż. Krzysztofowi Gościńskiemu za niezbędne porady umożliwiające wykonywanie pomiarów elektrycznych, mgr Agnieszce Wachnickiej, a także dr. Grzegorzowi Łuka za współpracę przy otrzymywaniu pierwszych warstw dielektrycznych oraz mgr Małgorzacie Łukasiewicz za pomoc przy podsumowaniu wyników analiz składu warstw tlenkowych.

Chciałabym również podziękować prof. nzw. dr. hab. Piotrowi Dłużewskiemu za wykonanie badań transmisyjnej mikroskopii elektronowej, dr. Rafałowi Jakiele za wykonanie pomiarów spektroskopii masowej jonów wtórnych oraz mgr Elżbiecie Łusakowskiej za konsultacje poświęcone mikroskopii sił atomowych.

Pragnę także podziękować moim Najbliższym za bezgraniczną wiarę w moje możliwości.

Bardzo dziękuję

Praca naukowa była współfinansowana przez Unię Europejską ze środków Europejskiego Funduszu Rozwoju Regionalnego w ramach Programu Operacyjnego Innowacyjna Gospodarka – Nanobiom (POIG.01.01.02-00-008/08) oraz ze środków Europejskiej Rady ds. Badań Naukowych w ramach siódmego programu ramowego „Pomysły" w dziedzinie badań naukowych – projekt FunDMS (EC Network SemiSpinNet, PITN-GA-2008-215368).







Realizacja rozprawy doktorskiej była również współfinansowana ze środków Narodowego Centrum Nauki przyznanych na podstawie decyzji numer DEC-2012/06/A/ST7/00398 oraz Europejskiego Funduszu Społecznego (projekt systemowy Samorządu Województwa Mazowieckiego „Potencjał naukowy wsparciem dla gospodarki Mazowsza – stypendia dla doktorantów") w ramach Programu Operacyjnego Kapitał Ludzki 2007-2013.







Spis treści

WSTĘP 8
CIENKOWARSTWOWA ELEKTRONIKA 14
1.1 Wprowadzenie 14
1.2 Przezroczysta elektronika 14
1.3 Przezroczyste tlenki półprzewodnikowe 20
1.4 Struktury elektroniczne z izolatorem 25
MATERIAŁY O WYSOKIEJ STAŁEJ DIELEKTRYCZNEJ 38
2.1 Wprowadzenie 38
2.2 Zastosowanie i właściwości tlenków „high - k" 38
2.3 Optymalna warstwa izolująca 46
OSADZANIE WARSTW ATOMOWYCH (ALD) 52
3.1 Wprowadzenie 52
3.2 Charakterystyka metody ALD 52
3.3 Otrzymywanie cienkich warstw dielektrycznych 55
3.4 Otrzymywanie cienkich warstw półprzewodnikowych 61
CHARAKTERYZACJA WARSTW DIELEKTRYCZNYCH 64
4.1 Wprowadzenie 64
4.2 Metody charakteryzacji 65
4.3 Badania morfologii powierzchni i struktury krystalicznej 70
4.4 Wpływ właściwości strukturalnych HfO_2 na parametry elektryczne struktur kondensatorowych typu MOS 79
4.5 Pomiary elektryczne struktur kondensatorowych MOS 85
4.6 Badania optyczne (współczynnik załamania, przerwa energetyczna) 92
OTRZYMYWANIE I CHARAKTERYZACJA CIENKOWARSTWOWYCH STRUKTUR ELEKTRONICZNYCH 98
5.1 Wprowadzenie 98
5.2 Struktury kondensatorowe na przezroczystym podłożu 99
5.3 Struktury tranzystorowe na przezroczystym podłożu 110
PODSUMOWANIE 118
DOROBEK NAUKOWY 121
BIBLIOGRAFIA 126
ANEKS 135

Wstęp

„the implementation of high - k and metal gate materials is the biggest change in transistor technology since the introduction of polysilicon gate MOS transistors in the late 1960s” - Gordon Moore[1,2].

Wykorzystanie tlenków o wysokiej stałej dielektrycznej (ang. high - *k* oxides) w produkcji urządzeń elektronicznych jesienią 2007 roku określa się jako najważniejszą zmianę w technologii tranzystorowej od końca lat sześćdziesiątych i jest jedną z kilku strategii opracowanych w celu umożliwienia dalszej miniaturyzacji elementów elektronicznych, potocznie określaną jako rozszerzenie prawa Moore'a[2]. Autorstwo tego prawa przypisuje się współzałożycielowi korporacji *Intel*, Gordonowi Moore'owi, który w kwietniu 1965 roku opublikował artykuł zatytułowany „*Cramming more components onto integrated circuits*"[2] i przewidział w nim, iż gęstość upakowania tranzystorów w układzie scalonym (ang. integrated circuit, IC) będzie wzrastać eksponencjalnie w kolejnych latach, umożliwiając wzrost szybkości i ograniczenie kosztów przyrządów elektronicznych. Jednym z głównych powodów, dzięki któremu ten wykładniczy wzrost jest możliwy, stało się ograniczenie rozmiarów kluczowych elementów układów scalonych, czyli tranzystorów polowych z izolowaną bramką (ang. metal-oxide-semiconductor field effect transistor, MOSFET) w procesie fabrykacji. Wspomniane empiryczne prawo opisuje nieprawdopodobny postęp w miniaturyzacji tranzystorów od ponad czterdziestu lat. Pierwszy komercyjny procesor produkowany od 1971 roku w technologii 10 μm zawierał 2300 tranzystorów, natomiast procesory produkowane od 2012 roku w technologii 22 nm zawierają ponad 10^9 tranzystorów. Głównie dzięki omawianemu fizycznemu skalowaniu komponentów układów scalonych jest możliwa nieustająca poprawa wydajności urządzeń elektronicznych wytwarzanych w systemie CMOS (ang. complementary metal-oxide-semiconductor), a w rezultacie ogromny postęp przemysłu półprzewodnikowego. Redukcji wymiarów struktur tranzystorowych towarzyszy zmniejszanie długości bramki, a także grubości materiału izolującego i złącza. Z tego powodu, odpowiedni dobór izolatora oraz technologia jego wytwarzania są jednymi z najważnieszych czynników warunkującymi poprawę wydajności przyrządów półprzewodnikowych[3].

W ostatnich latach tempo skalowania tranzystorów MOS zmniejszyło się, dlatego motywacja do opracowania alternatywnych materiałów lub nowych konstrukcji elementów elektronicznych znacznie wzrosła. Intensywne badania prowadzone od

końca lat dziewięćdziesiatych doprowadziły do rozwoju materiałów o wysokiej stałej dielektrycznej (określanej również jako statyczna względna przenikalność elektryczna), które z powodzeniem zastąpiły konwencjonalne izolatory oparte na dwutlenku krzemu (SiO_2)[4,5]. Jednak wprowadzenie nowych materiałów jest związane z pojawianiem się licznych wyzwań w głównym nurcie technologii. Innyni słowy konieczne jest szczegółowe opracowanie procesu produkcyjnego wszystkich komponentów elementów elektronicznych w celu zapewnienia prawidłowego funkcjonowania tych struktur jako całości.

Przedmiotem niniejszej rozprawy jest optymalizacja parametrów technologicznych otrzymywania cienkich warstw dielektrycznych: dwutlenku hafnu (HfO_2), tlenku glinu (Al_2O_3), dwutlenku cyrkonu (ZrO_2) oraz dwutlenku tytanu (TiO_2), a także ich warstw kompozytowych, tak aby uzyskać warstwy o właściwościach pozwalających na ich stosowanie jako izolatory w strukturach elektronicznych, szczególnie w strukturach na przezroczystych podłożach. W tym celu została przeprowadzona kompleksowa charakteryzacja właściwości strukturalnych, morfologicznych i elektrycznych otrzymanych dielektryków. Badania właściwosci elektrycznych zostały wykonane poprzez pomiar i analizę parametrów testowych elementów elektronicznych np.: cienkowarstowych kondensatorów oraz tranzystorów wykorzystujących w swojej konstrukcji izolatory – tlenki „high - *k*" i półprzewodniki - krzem (Si), arsenek galu (GaAs) lub tlenek cynku (ZnO), a także we współpracy z innymi jednostkami naukowymi - grafen[6,7,8], Si[9], węglik krzemu (SiC)[10], azotek galu (GaN)[11], struktury GaN/AlGaN[12]. Wytwarzane w ramach rozprawy doktorskiej proste struktury testowe pozwoliły na analizę właściwości badanych materiałów dielektrycznych w interakcji z podłożami, na których zostaną one osadzone. Szczególną uwagę poświęcono badaniom właściwości elementów elektronicznych wykonywanych na przezroczystych podłożach bazujących na cienkich warstwach tlenku cynku. Ponadto, badane tlenki o wysokiej stałej dielektrycznej łączące w sobie pożądane parametry optyczne, elektryczne i strukturalne mogą być zastosowane nie tylko jako izolatory w urządzeniach elektronicznych, ale także jako materiały o zmiennej oporności w pamięciach półprzewodnikowych[13], jako powłoki optyczne o różnych współczynnikach załamania w laserach i mikroskopach[14,15], czy jako warstwy barierowe lub aktywne warstwy konwerterujące światło w strukturach fotowoltaicznych[16].

Warstwy tlenkowe (HfO_2, Al_2O_3, ZrO_2, TiO_2, ZnO) zostały wykonane przy użyciu nowoczesnej metody osadzania warstw atomowych (ang. atomic layer deposition, ALD) w niskiej temperaturze (60°C - 350°C) z wykorzystaniem dostępnych parametrów sterowania procesem wzrostu (temperatury wzrostu, pulsy prekursorów, ilości cykli, temperatura prekursora). Rewolucyjny postęp w miniaturyzacji i wprowadzenie do

produkcji trzech nowych generacji układów scalonych w standardach 45 nm, 32 nm oraz najnowszym 22 nm stał się możliwy dzięki zastosowaniu omawianej w niniejszej pracy technologii osadzania cienkich warstw do wytwarzania tlenków izolujących. Metoda ALD została opracowana i wprowadzona do przemysłu elektronicznego w latach siedemdziesiątych przez dr Tuomo Suntolę w Finlandii celem poprawienia jakości warstw polikrystalicznego siarczku cynku (ZnS) i amorficznego izolatora - tlenku glinu (Al_2O_3) używanych w wyświetlaczach elektroluminescencyjnych[17,18]. Technologia ta zapewnia jednorodne pokrycie dużych powierzchni, kontrolowany wzrost w skali nanometrowej, osadzanie warstw w niskiej temperaturze. Wspomniane właściwości techniki ALD sprawiają, iż bardzo dobrze nadaje się ona do osadzania przezroczystych, izolujących oraz półprzewodnikowych warstw do produkcji urządzeń elektronicznych.

Badane w rozprawie warstwy tlenków z szeroką przerwą energetyczną (pasmem energii wzbronionych) osadzane były na różnych podłożach (przezroczystych oraz nieprzezroczystych) i przy użyciu różnych parametrów technologicznych. Otrzymane warstwy tlenkowe i testowe elementy elektroniczne charakteryzowane były za pomocą szeregu metod pomiarowych (XRD, AFM, SEM, TEM, EDX, SIMS, interferometria, elipsometria, metody elektryczne: efekt Halla, I(V), C(V)). W ramach bieżącej rozprawy samodzielnie wykonywałam procesy technologiczne wzrostu warstw tlenkowych metodą ALD wraz z przygotowaniem podłóż i struktur elektronicznych, pomiary mikroskopem sił atomowych, interferometrii, pomiary elektryczne (z wyjątkiem pomiarów struktur tranzystorowych na bazie grafenu oraz struktur kondensatorowych z 20 nm warstwą izolującą przeprowadzonych we współpracy odpowiednio z Instytutem Technologii Materiału Elektronicznych oraz z Instytutem Mikroelektroniki i Optoelektroniki Politechniki Warszawskiej), a także wszelkie prezentowane obliczenia i analizę uzyskanych wyników. Szczegółowa analiza warstw tlenkowych oraz konstrukcja powstających na bazie takich materiałów struktur testowych ukierunkowane były przede wszystkim na przyszłe potencjalne zastosowania w obszarze tzw. „przezroczystej elektroniki". Pierwsze prace naukowe poświęcone przezroczystym, cienkowarstwowym strukturom tranzystorowym zostały opublikowane w 2003 roku[19,20,21,22,23]. Koncepcja tego rodzaju elementów elektronicznych do zastosowań typu wyświetlacze czy papier elektroniczny (ang. e - paper) jest jednym z najnowszych kierunków rozwoju elektroniki[24,25]. Rozpowszechnienie papieru elektronicznego ograniczyłoby zużycie tradycyjnego papieru do wykonywania notatek oraz zmniejszyłoby ilości drukowanych pism. Do realizacji idei przezroczystej, elastycznej oraz wytrzymałej mechanicznie elektroniki, materiały o szerokiej przerwie wzbronionej są otrzymywane na przezroczystych podłożach (foliach, plastikach,

polimerach itp.). Takie `podłoża wymagają niskotemperaturowych procesów wytwarzania przyrządów elektronicznych, w większości poniżej 200°C[26]. Technika ALD, wykorzystana w omawianej rozprawie do wytwarzania warstw dielektrycznych i półprzewodnikowych w niskiej temperaturze, pozwala na użycie elastycznych i przezroczystych materiałów jako podłoża. Ta niewątpliwa zaleta metody ALD sprawia, iż może być ona wykorzystywana do produkcji przyrządów i materiałów znajdujących zastosowanie w różnych dziedzinach: w medycynie, biologii czy szeroko rozumianym przemyśle elektronicznym. Ponadto technologia cienkowarstwowych elementów elektronicznych wytwarzanych na przezroczystych podłożach dostarcza nowych rozwiązań i jest znacznie mniej kosztowna niż tradycyjna technologia krzemowa.

Rozprawa została napisana na podstawie pięciu opublikowanych artykułów naukowych (załączonych w Aneksie) i zgłoszenia patentowego wymienionych chronologicznie poniżej. Referencje i odnośniki do publikacji, których jestem współautorką zostały oznaczone w treści rozprawy pogrubioną czcionką w kolorze niebieskim. Rozdział 1 niniejszej pracy zawiera przegląd aktualnego stanu wiedzy dotyczący cienkowarstwowych struktur elektronicznych oraz szerokoprzerwowych materiałów półprzewodnikowych badanych w celu wykorzystywania w elektronice, a w szczególności „elektronice przezroczystej". Rozdział 2 poświęcony został krótkiej charakterystyce materiałów o wysokiej stałej dielektrycznej oraz zaletom i wyzwaniom w stosowaniu ich jako warstwy izolujące. W Rozdziale 3 zawarto opis metody osadzania warstw atomowych i procesów technologicznych z jej zastosowaniem. Specyfika procesów ALD została wyjaśniona z wykorzystaniem, opracowanych w ramach bieżącej rozprawy, parametrów otrzymywania jednorodnych warstw tlenkowych (dielektrycznych i półprzewodnikowych), których właściwości są przedmiotem analiz w dalszej części pracy. W tym Rozdziale umieszczono również krótki przegląd literaturowy poświęcony metodom i warunkom otrzymywania cienkich warstw dielektrycznych. Rozdziały 4 i 5 obejmują rezultaty przeprowadzonych badań eksperymentalnych. Optymalizację parametrów technologicznych oraz charakterystykę wartstw tlenków „high - *k*", wykonanych w celu wyboru najkorzystniejszej warstwy izolującej, zaprezentowano w Rozdziale 4. Następnie wykorzystując wybrane izolatory, tlenek cynku, a także grafen zostały wykonane cienkowarstwowe testowe struktury elektroniczne. Analizę właściwości tych struktur, nastawioną na ich zastosowanie w obszarze „przezroczystej elektroniki", zademonstrowano w Rozdziale 5.

Artykuły naukowe:

1. S. Gieraltowska, D. Sztenkiel, E. Guziewicz, M. Godlewski, G. Luka, B. S. Witkowski, L. Wachnicki, E. Lusakowska, T. Dietl, M. Sawicki
Properties and Characterization of ALD Grown Dielectric Oxides for MIS Structures
Acta Physica Polonica a 119, 5 (**2011**) 692-695.

2. S. Gieraltowska, L. Wachnicki, B. S. Witkowski, M. Godlewski, E. Guziewicz
Atomic layer deposition grown composite dielectric oxides and ZnO for transparent electronic applications
Thin Solid Films 520, 14 (**2012**) 4694-4697.

3. S. Gierałtowska, Ł. Wachnicki, B. S. Witkowski, M. Godlewski, E. Guziewicz
Tlenki dielektryczne wytwarzane metodą osadzania warstw atomowych w niskich temperaturach dla zastosowań w elektronice jako izolatory
Elektronika: konstrukcje, technologie, zastosowania 53, 9 (**2012**) 68-70.

4. S. Gieraltowska, L. Wachnicki, B. S. Witkowski, M. Godlewski, E. Guziewicz,
Properties of thin films of high - k oxides grown by Atomic Layer Deposition at low temperature for electronic applications
Optica Applicata 43, 1 (**2013**) 17-25.

5. S. Gieraltowska, L. Wachnicki, B. S. Witkowski, E. Guziewicz, M. Godlewski
Thin films of high - k oxides and ZnO for transparent electronic devices
Chemical Vapor Deposition 19, 4-6 (**2013**) 213-220.

Zgłoszenie patentowe:

Przezroczysta struktura tranzystora polowego oraz sposób wykonania przezroczystej struktury tranzystora polowego
Data przyjęcia zgłoszenia:13 lipca 2011 r.
Nr zgłoszenia: **P.395639**
Twórcy: S. Gierałtowska, Ł. Wachnicki, E. Guziewicz, M. Godlewski

Rozdział 1

Cienkowarstwowa elektronika

1.1 Wprowadzenie

„Przezroczysta elektronika" jest nowoczesną technologią rozwijaną w celu produkcji przezroczystych układów scalonych (ang. integrated circuit, IC)[27] i urządzeń typu papier elektroniczny (ang. electronic paper, e-paper)[19,20,24]. E-papier może być używany do wyświetlania i zapisywania informacji, a także ze względu na niską cenę, został niedawno uznany jako potencjalne podłoże dla elastycznej elektroniki[25,28,29,30]. Takie rozwiązanie ograniczyłoby zużycie tradycyjnego papieru do wykonywania notatek oraz zmniejszyłoby ilości drukowanych pism.

Idea elastycznej, przezroczystej oraz wytrzymałej mechanicznie elektroniki opiera się na wykorzystaniu materiałów cienkowarstwowych z szeroką przerwą energetyczną (pasmem energii wzbronionych). Tego rodzaju materiały półprzewodnikowe i izolujące są otrzymywane na przezroczystych, wrażliwych termicznie podłożach (foliach, plastikach, polimerach itp.). Takie podłoża wymagają niskotemperaturowych procesów wytwarzania elementów elektronicznych, w większości poniżej 200°C[26]. Pierwsze prace naukowe poświęcone przezroczystym, cienkowarstwowym strukturom tranzystorowym (ang. thin film transistor, TFT) zostały opublikowane w 2003 roku[21,22,23,26].

1.2 Przezroczysta elektronika

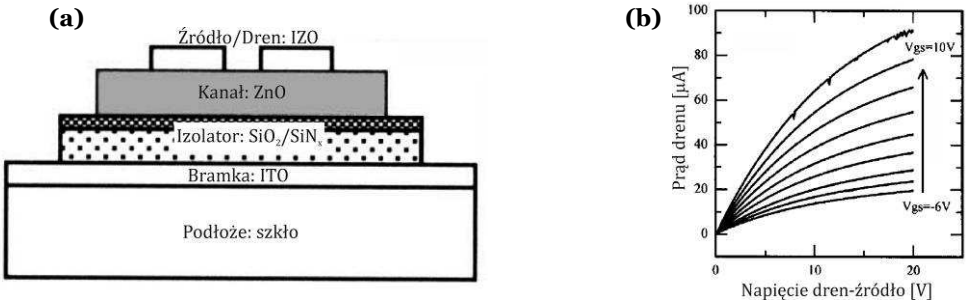
Doświadczenia ostatnich dziesięcioleci wskazują, iż postęp technologiczny, od przełomowych wyników w zakresie innowacyjnych materiałów i elementów elektronicznych do komercyjnych produktów, trwa około dwie dekady[20]. Pierwsza w pełni przezroczysta struktura tranzystorowa została zademonstrowana w 2003 roku, zatem powszechnie dostępnych urządzeń opartych na „przezroczystej elektronice" możemy się spodziewać przed 2023 rokiem. Wprowadzenie produktu na rynek sprzedaży jest związane z sekwencyjną naturą rozwoju przemysłu elektronicznego obejmującego następujące stadia zgodnie z Rys. 1. 1. Wnikliwe badania w pierwszych etapach rozwoju, będące przedmiotem niniejszej rozprawy, są niezbędne, ponieważ

prowadzą do zasadniczej oceny technologii, identyfikacji nowych, najbardziej prawdopodobnych zastosowań, a w konsekwencji do sprawnego, komercyjnego wykorzystania tej technologii.



Rys. 1. 1 Schemat sekwencyjnego rozwoju przemysłu elektronicznego[20].

Rozkwit w dziedzinie tzw. „przezroczystej elektroniki" rozpoczął się w lutym 2003 roku, kiedy zostały opublikowane sprawozdania trzech grup naukowych dotyczące cienkowarstwowych struktur tranzystorowych wykorzystujących w swojej konstrukcji materiał półprzewodnikowy – dwutlenek cynku (ZnO). Japońska grupa (S. Masuda i współpracownicy) wykorzystała technikę osadzania laserem impulsowym (ang. pulsed laser deposition, PLD[31]) do otrzymania warstwy ZnO jako kanału w budowie tranzystora na przezroczystym (szkle) oraz na krzemowym (Si) podłożu z bramką umieszczoną na dole (zgodnie z Rys. 1. 2(a))[21]. Ta aktywna warstwa o grubości 140 nm uzyskana w temperaturze 450˚C w atmosferze tlenowej charakteryzowała się małą koncentracją swobodnych nośników ($<5*10^{16}$ cm^{-3}). Przezroczysta struktura TFT została wytworzona na szklanym podłożu z wykorzystaniem tlenku indu z domieszką cyny (ITO) o grubości 100 nm pełniącego funkcję bramki, „podwójnej" warstwy izolującej zawierającej dwutlenek krzemu (SiO_2) i azotek krzemu (SiN_x) o grubości kolejno 250 nm i 50 nm, oraz tlenku cynku domieszkowanego indem (IZO) o grubości 190 nm jako obydwu elektrod (źródło i dren).



Rys. 1. 2 (a) Schemat przekroju poprzecznego, **(b)** wyjściowa charakterystyka prądowo-napięciowa przezroczystej, cienkowarstwowej struktury tranzystorowej tzw. normalnie włączonej (kanałem płynie prąd elektryczny przy zerowym napięciu bramka-źródło, V_{GS}) z SiO_2/SiN_x jako „podwójnym" izolatorem i ZnO jako aktywną warstwą kanału[21].

Warstwa ITO została naparowana (ang. evaporation[32]) na podłoże w temperaturze 300˚C, następnie za pomocą chemicznego osadzania z fazy pary (ang. chemical vapor deposition, CVD[33]) wzmocnionego plazmą w temperaturze 400˚C wykonano izolator.

Górne elektrody zostały napylone (ang. sputtering[34]) w temperaturze pokojowej na warstwę ZnO. W strukturze wykorzystano dielektryk składający się z dwóch materiałów w celu obniżenia zbyt dużych wartości prądu upływu (10^{-4} A/cm^2) obserwowanych w przypadku zastosowania „pojedynczego" izolatora - SiO_2. Przezroczysty tranzystor wykazywał średnią transmisję powyżej 80 % w przedziale widzialnym widma elektromagnetycznego. Jednak parametry elektryczne tej struktury okazały się nieco gorsze w porównaniu z nieprzezroczystym TFT wyprodukowanym na krzemowym podłożu, charakterystyka prądowo-napięciowa widoczna na Rys. 1. 2(b) nie wykazywała pełnego wysycenia. Przezroczysta struktura tranzystora polowego pracowała w trybie tzw. normalnie włączonym (kanałem płynął prąd elektryczny przy zerowym napięciu bramka-źródło, V_{GS}) i nie udało się jej wyłączyć (kanałem płynął prąd) w dostępnym zakresie napięć. Jako jedną z przyczyn pogorszenia wydajności elementu elektronicznego uznano zwiększoną chropowatość powierzchni warstwy izolującej w strukturze wykonanej na szkle.

Równolegle amerykańska grupa R. L. Hoffman, B. J. Norris i J. F. Wager[22] za pomocą napylania jonowego (ang. ion beam sputtering[34]) uzyskała aktywną warstwę ZnO o grubości 100 nm spełniającą rolę kanału w przezroczystym tranzystorze wykonanym w podobnej architekturze jak przedstawiona na Rys. 1. 2(a)[22]. Autorzy zastosowali ITO jako bramkę, źródło, dren o grubości kolejno 200, 300, 30 nm oraz tlenek glinowo-tytanowy (ATO) – 220 nm działający jako izolator. Warstwę izolującą otrzymano przy pomocy metody osadzania warstw atomowych (ang. atomic layer deposition[17], opisaną w Rozdziale 3). Struktura elektroniczna została wygrzana dwukrotnie w atmosferze tlenowej. Najpierw w wysokiej temperaturze w zakresie 600 - 800˚C celem zwiększenia oporności i poprawienia krystaliczności tlenku cynku działającego jako kanał, a także polepszenia jakości międzywierzchni kanał/izolator, następnie w 300˚C, aby poprawić przezroczystość warstw ITO. Tranzystor charakteryzował się średnią transmisją optyczną na poziomie 75 % w przedziale widzialnym widma elektromagnetycznego. Struktura pracowała w trybie tzw. normalnie wyłączonym (kanałem nie płynął prąd elektryczny przy zerowym napięciu bramka-źródło, V_{GS}) z napięciem progowym (V_T, wartość napięcia bramka-źródło, dla której w kanale zaczyna płynąć prąd elektryczny) o wartości z zakresu 10 – 20 V i wykazywał typowe charakterystyki prądowo-napięciowe dla tranzystora polowego.

Trzeci, amerykański zespół P. F. Carcia i współpracownicy[26] użyli techniki rozpylania magnetronowego przy częstotliwości radiowej (ang. radio frequency magnetron sputtering[35]) do osadzenia w temperaturze pokojowej warstw ZnO w strukturze TFT na krzemowym podłożu[26]. Tranzystor na bazie ZnO jako kanału, podobnie jak w poprzednich przypadkach, został skonstruowany z bramką na dole

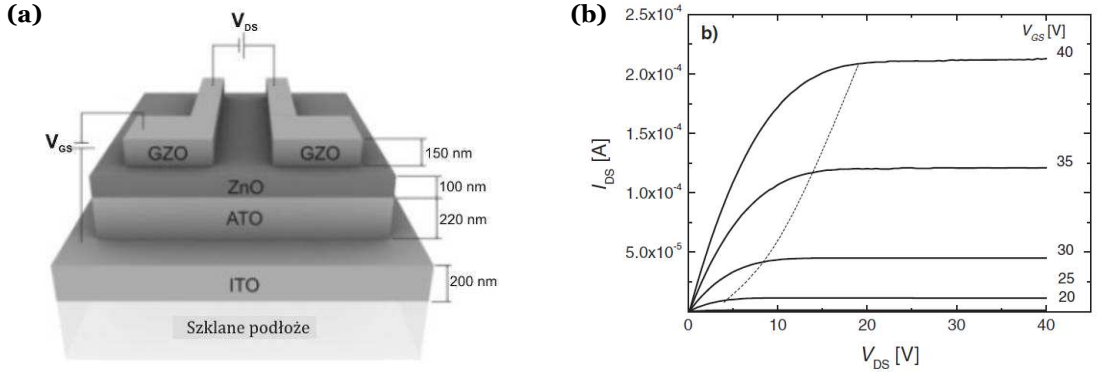
struktury z wykorzystaniem silnie domieszkowanego krzemu pokrytego w procesie termicznego utleniania 100 nanometrową warstwą tlenku krzemu, pełniącego funkcję izolatora oraz elektrod typu tytan/złoto (Ti/Au) jako źródło i dren. Element elektroniczny charakteryzował się dobrą wydajnością elektryczną, ruchliwość nośników w kanale przeważnie nie przekraczała 3 $cm^2 V^{-1} s^{-1}$, zaś stosunek natężeń prądów płynących w kanale tranzystora włączonego i wyłączonego (I_{Don}/I_{Doff}) wynosił powyżej 10^5, analogicznie jak w powyżej wymienionych przypadkach. Najważniejszym aspektem tej pracy było zaprezentowanie niskotemperaturowego procesu produkcji aktywnej warstwy w postaci tlenku cynku w cienkowarstwowych elementach elektronicznych jako potencjalnie użytecznego rozwiązania w dziedzinie „przezroczystej i elastycznej elektroniki" wykorzystującej nietrwałe termicznie podłoża.

Zaledwie kilka miesięcy po ukazaniu się pierwszych prac demonstrujących zalety przezroczystych, cienkowarstwowych elementów elektronicznych, wykorzystujących ZnO jako materiał aktywny, którym jest kanał tranzystora, Kenij Nomura i współpracownicy[23] w prestiżowym czasopiśmie Science opisali proces produkcji struktury na przezroczystym itrowo-cyrkonowym podłożu[23]. W celu poprawienia wydajności tranzystora i uzyskania niezwykle dużej ruchliwości nośników w kanale (około 80 $cm^2 V^{-1} s^{-1}$) w konstrukcji tranzystora użyto monokrystalicznej warstwy $InGaO_3(ZnO)_5$ o grubości 120 nm jako aktywnego materiału kanału, amorficznego tlenku hafnu (80 nm) jako izolatora oraz 30 nanometrowych warstw ITO jako elektrod: źródła, drenu i bramki. Wydajność struktury była doskonała: optyczna transmisja w przedziale widzialnym widma elektromagnetycznego wynosiła około 80 %, stosunek wartości natężeń prądów płynących w kanale I_{Don}/I_{Doff} - 10^6, a napięcie progowe $V_T \approx 3V$. Wszystkie tlenki zostały otrzymane techniką PLD. W odróżnieniu do omawianych wcześniej TFT naukowcy wykorzystali konstrukcję z tzw. bramką na górze struktury. Niestety, wykonanie kanału wymagało wysokich temperatur wzrostu 700°C i późniejszego wygrzewania w 1400°C. Za powód tak dobrej wydajności przezroczystego TFT uznano małą przewodność warstw tworzących kanał osiągniętą dzięki bardzo małej koncentracji nośników (~ 10^{13} cm^{-3}).

W budowie przezroczystych struktur tranzystora polowego wykorzystuje się także inne materiały aktywne jak dwutlenek cyny (SnO_2) lub ZnO domieszkowany innymi pierwiastkami. Presley i współpracownicy[36] zademonstrowali taki rodzaj elementu elektronicznego na bazie SnO_2 z warstwą ATO jako izolator i ITO jako źródło, dren i bramka. Aktywna warstwa została otrzymana metodą rozpylania magnetronowego przy częstotliwości radiowej i wygrzewana w wysokiej temperaturze 700°C. Autorzy zauważyli, iż lepszy poziom przezroczystości w świetle widzialnym (około 90 %) oraz lepsza wydajność struktury tranzystorowej zostaje osiągnięta przy

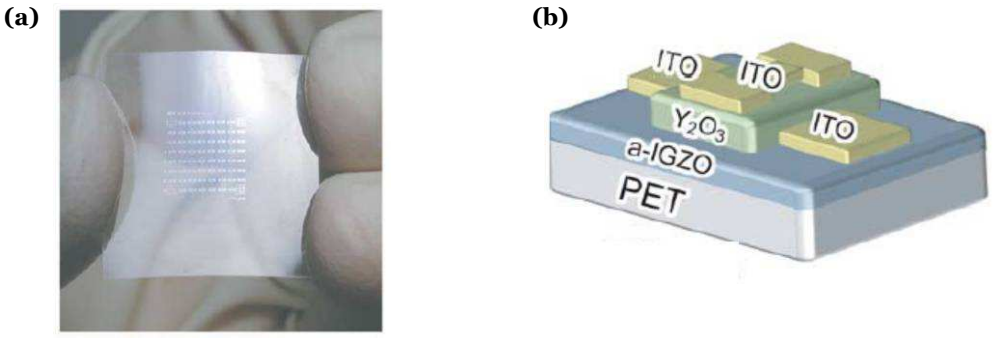
użyciu bardzo cienkiej warstwy kanału (10 – 20 nm). Zmniejszenie grubości warstwy skutkowało zmniejszeniem przewodności kanału, maksymalna ruchliwość nośników wynosiła 2 $cm^2 V^{-1} s^{-1}$, a napięcie progowe $V_T \approx 10V$. Niemal równolegle Y. Kwon i współpracownicy[37] zwrócili uwagę, że podstawowym wyzwaniem dla rozwoju przezroczystych TFT było zminimalizowanie koncentracji nośników w aktywnym kanale do $\leq 10^{16}$ cm^{-3}, co skutkowało wartością napięcia progowego równą 2.8 V. W realizacji zaproponowanej strategii zastosowano warstwę tlenku cynku domieszkowaną magnezem ($Zn_{0.9}Mg_{0.1}O$), a w późniejszych pracach także domieszkowaną azotem (ZnO:N)[38]. W obu strukturach użyto materiału izolującego utworzonego z tlenku o wysokiej stałej dielektrycznej (ang. high - *k* oxide, opisanego w Rozdziale 2) czyli, odpowiednio, HfO_2 i Al_2O_3.

Warto podkreślić, iż pierwszy przezroczysty tranzystor polowy na szklanym podłożu całkowicie wytworzony w temperaturze pokojowej i niewymagający późniejszego wygrzewania struktury został zaprezentowany przez grupę Elviry Fortunato[39,40,41]. Tranzystor został wykonany w konfiguracji z bramką ITO na dole struktury przy użyciu ATO jako warstwy izolującej, ZnO jako kanału, ITO jako bramki oraz tlenku cynkowo-galowego (GZO) jako źródła i drenu o grubościach i w konfiguracji przedstawionych na Rys. 1. 3 [40]. Warstwę aktywną oraz izolującą otrzymano za pomocą techniki rozpylania magnetronowego przy częstotliwości radiowej. Opisana przez autorów struktura TFT cechowała się bardzo dobrą wydajnością: średnią transmisją na poziomie 80 % w zakresie widzialnym widma elektromagnetycznego, idealną charakterystyką prądowo-napięciową typową dla tranzystora polowego (Rys. 1. 3), ruchliwością nośników w kanale wynoszącą około 20 $cm^2 V^{-1} s^{-1}$, napięciem progowym – 21 V, a także stosunkiem wartości natężeń prądów płynących w kanale $I_{Don}/I_{Doff} - 10^5$.



Rys. 1. 3 (a) Schemat przekroju poprzecznego, **(b)** idealna wyjściowa charakterystyka prądowo-napięciowa przezroczystej, cienkowarstwowej struktury tranzystorowej tzw. normalnie wyłączonej (kanałem nie płynie prąd elektryczny przy zerowym napięciu bramka-źródło, V_{GS}) z ATO jako kilkuskładnikowym izolatorem i ZnO jako aktywną warstwą kanału[40].

Przełomem w rozwoju „przezroczystej elektroniki" było zademonstrowanie przez wspominany już zespół K. Nomura i współpracowników[42,43] struktur TFT na elastycznych podłożach wyprodukowanych w temperaturze pokojowej, widocznych na Rys. 1. 4. Wówczas po raz pierwszy zasugerowano stosowanie amorficznego, wieloskładnikowego tlenku domieszkowanego metalami, na przykład tlenku cynku wzbogaconego w ind i gal (a - IGZO), jako aktywnego materiału kanału. Ta strategia cieszy się obecnie dużą popularnością w obszarze „przezroczystej elektroniki"[41,44]. Warstwa kanału o grubości 30 nm została osadzona techniką PLD w temperaturze pokojowej na elastycznym podłożu typu PET (politereftalan etylenu). Następnie strukturę pokryto izolatorem – tlenkiem itru (Y_2O_3) o grubości 140 nm i ITO pełniącego funkcję bramki, źródła oraz drenu. TFT został wykonany w architekturze z bramką na górze elementu elektronicznego, zgodnie z Rys. 1. 4. Struktury elektroniczne wykazały ruchliwość kanałową nośników w zakresie 6 – 9 $cm^2 V^{-1} s^{-1}$, napięcie progowe bramka-źródło $T_T \approx 1.6V$, mały prąd upływu około 10^{-10} A, stosunek natężeń prądów płynących w kanale I_{Don}/I_{Doff} na poziomie 10^3 i stabilność działania podczas zginania podłoża.



Rys. 1. 4 (a) Fotografia, **(b)** schemat przekroju poprzecznego przezroczystych struktur TFT na elastycznym, plastikowym podłożu typu PET z Y_2O_3 jako izolatorem i a-IGZO jako aktywną warstwą kanału[42].

Praca zespołu K. Nomura zapoczątkowała popularny dzisiaj trend stosowania amorficznych, wieloskładnikowych tlenków typu tlenek cynowo-cynkowy (ZTO)[45,46], IZO[47,48] lub GIZO[49,50,51] (lub IGZO) jako warstw kanału w strukturach TFT. Takie tranzystory charakteryzowały się znakomitymi parametrami elektrycznymi, wartość ruchliwości nośników w kanale wynosiła powyżej 10 $cm^2 V^{-1} s^{-1}$, zaś stosunek wartości natężeń prądów płynących w kanale I_{Don}/I_{Doff} – 10^7. Dodatkową zaletą półprzewodników zawierających ind jest możliwość otrzymywania ich w bardzo niskich temperaturach, bliskich temperaturze pokojowej. Niestety materiały te mają również zasadnicze wady. Jedną z nich jest rosnąca cena indu, ze względu na niedobór tego metalu w przyrodzie w stosunku do zwiększonego zapotrzebowania. Ponadto,

stwierdzono szkodliwe działania związków indu na zdrowie zwierząt i ludzi na przykład poważne uszkodzenia płuc[52,53,54].

Powyższy przegląd literaturowy wskazuje, iż „przezroczysta elektronika" stanowi przedmiot intensywnych badań od 2003 roku. Od tego momentu pojawiło się wiele prac, które demonstrują właściwości różnego rodzaju przezroczystych struktur elektronicznych. Między 2003 a 2013 rokiem ukazało się około 1000 publikacji poświęconych tej tematyce[55]. Cienkowarstwowe elementy elektroniczne są wykonane różnymi metodami wzrostu (CVD, ALD, PLD, rozpylania magnetronowego itp.) z zastosowaniem rozmaitych parametrów procesu ich otrzymywania (temperatury wzrostu, temperatura wygrzewania itp.). Struktury TFT wykorzystują SnO_2, ZnO lub wieloskładnikowe tlenki typu IGZO jako materiał aktywny, którym jest kanał tranzystora polowego. ITO stanowi typowy materiał pełniący funkcję elektrod: bramki, źródła oraz drenu. Jako przezroczyste izolatory używa się często SiO_2, tlenków o wysokiej stałej dielektrycznej (Al_2O_3, TiO_2, HfO_2, Y_2O_3) lub materiałów składających się z kilku dielektryków[56,57] (będących przedmiotem rozważań niniejszej rozprawy[58]). Niestety, w większości przypadków, do prawidłowego funkcjonowania elementu elektronicznego, warstwy półprzewodnikowe i izolujące wymagają stosunkowo wysokich temperatur wytwarzania i/lub późniejszego wygrzewania w temperaturach często powyżej 300˚C. Takie warunki poważnie kolidują z możliwością zastosowania w obszarze „przezroczystej i elastycznej elektroniki" stosującej nietrwałe termicznie podłoża. Należy podkreślić, że ten kierunek rozwoju elektroniki przewiduje przeprowadzenie optymalizacji procesu wytwarzania w bardzo niskiej temperaturze wszystkich komponentów struktur elektronicznych m.in. elektrod, izolatora i kanału.

1.3 Przezroczyste tlenki półprzewodnikowe

Przezroczyste tlenki półprzewodnikowe (ang. transparent semiconducting oxides, TSO) są obiecującą grupą materiałów do zastosowań w elementach elektronicznych, które z powodzeniem mogą być wykorzystywane w wyświetlaczach[20,24,27], ale także w zupełnie nowych obszarach, jak na przykład wspominany już papier elektroniczny[25,26,28,29]. Kwestiami kluczowymi okazują się tu możliwości wytwarzania takich półprzewodników charakteryzujących się stosunkowo gładką powierzchnią w niskotemperaturowych procesach. Minimalizowanie chropowatości powierzchni komponentów struktur elektronicznych ogranicza powstawanie pułapek i centrów rozpraszania (jak defekty i granice ziaren) w międzywierzchniach izolator/półprzewodnik w strukturach elektronicznych, a tym

samym zwiększa ruchliwość nośników prądu warstw przewodzących i poprawia wydajność tych elementów[21,22,40,41,57].

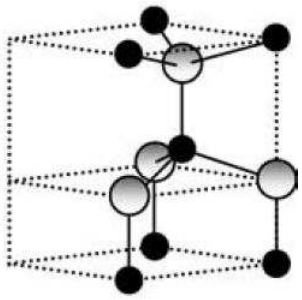
Jedyną możliwością wykonania przezroczystych elementów elektronicznych jest wykorzystanie tlenków półprzewodnikowych głównie ZnO, a także SnO_2, In_2O_2 i związanych z nimi materiałów. TSO łączące w sobie dużą lub małą przewodność z dużą przezroczystością (> 80 %) w zakresie widzialnym są szeroko wykorzystywane w różnych zastosowaniach (wyświetlaczach, bateriach słonecznych, powłokach optycznych itp.) od ponad pół wieku[59,60,61]. Tlenki te charakteryzują się szeroką przerwą energetyczną i są bardzo atrakcyjnymi materiałami dla rozwoju przezroczystych elementów elektronicznych, ponieważ mogą być syntezowane w postaci cienkich warstw w niskich temperaturach, czyli w warunkach, które są kompatybilne z wymaganiami różnych przezroczystych podłoży, w tym szkła.

Pierwsze próby cienkowarstwowych struktur tranzystorowych na bazie TSO przeprowadzono w latach 60-tych[62], natomiast dopiero czterdzieści lat później, wraz z pojawieniem się prac, takich jak: S. Masuda[21], R. L. Hoffman[22], P. F. Carcia[26], K. Nomura[23] i ich współpracowników (omówionych w Podrozdziale 1.2) pojawiło się znaczne zainteresowanie na całym świecie tematyką „przezroczystej elektroniki" zarówno w środowiskach akademickich, jak i w przemyśle. Warto podkreślić, iż w większości przypadków przedstawione struktury TFT zostały skonstruowane na bazie ZnO pełniącego funkcję aktywnej warstwy kanału. Oprócz demonstracji prototypów wyświetlaczy przez kilka firm od 2005 roku (Samsung Electronics, LG Electronics, AU Optronics i wielu innych), korporacja Samsung zaprezentowała w 2010 roku największy na świecie telewizor z technologią trójwymiarową (ang. three-dimensional, 3D) o przekątnej 70 - cali. Przedstawiciele firmy twierdzą, iż jest to pierwsze urządzenie wykonane w technologii TFT opartej na omawianych tlenkach półprzewodnikowych, obsługujące dużą gęstość pikseli - ekran o rozdzielczości 3840 x 2160. Pierwszy przezroczysty wyświetlacz został wytworzony na podstawie konwencjonalnej technologii amorficznego krzemu domieszkowanego wodorem (a-Si:H) już w 2005 roku[63]. Jednak dopiero w 2011 roku Samsung ogłosił masową produkcję przezroczystych wyświetlaczy ciekłokrystalicznych (ang. liquid crystal display, LCD) umożliwiających użytkownikowi patrzenie przez nie jak przez szkło i zużywających 90 % mniej energii w porównaniu do tradycyjnego panelu LCD.

Narodziny „przezroczystej elektroniki" są zwykle kojarzone z pojawieniem się raportów prezentujących struktury TFT na bazie ZnO (ZnO-TFT) w latach 2001 - 2003. Główną zaletą użycia ZnO jest możliwość otrzymywania warstw półprzewodnikowych tego związku o dobrej jakości w relatywnie niskich temperaturach (poniżej 100°C,

a nawet w temperaturze pokojowej) na różnych podłożach takich jak amorficzne szkło czy plastik[39,64,65].

Tlenek cynku jest związkiem grup II-VI, występującym w przyrodzie w postaci minerału zwanego „cynkitem" o barwie przechodzącej od żółtej do czerwonej ze względu na obecność pewnych ilości manganu i innych pierwiastków. ZnO wykorzystywany do badań opisywanych w niniejszej pracy jest czysto syntetycznym materiałem w formie cienkich warstw. Tlenek ten krystalizuje preferencyjnie w strukturze wurcytu z heksagonalną komórką elementarną, zgodnie z Rys. 1. 5. Jeden jon cynku jest w otoczeniu tetraedrycznym czterech jonów tlenu i odwrotnie. Elementarne wektory translacji **a** i **b** są równej długości i leżą w płaszczyźnie x - y tworząc kąt 120˚, natomiast **c** jest równoległy do osi z. Wartości parametrów sieci krystalicznej w temperaturze pokojowej wynoszą $a = b \approx 0.3249$ nm, $c \approx 0.5206$ nm, zaś stosunek c/a dla struktury idealnej wynosi 1.633[66]. Znane są także inne fazy krystaliczne dla ZnO, kubiczna struktura blendy cynkowej oraz soli kuchennej. Struktura blendy cynkowej może być stabilna tylko poprzez wzrost na odpowiednich kubicznych podłożach, zaś fazę soli kuchennej można uzyskać w warunkach wysokich ciśnień (10 GPa)[67,68].



Rys. 1. 5 Komórka elementarna krystalicznej struktury ZnO. Kolorem szarym oznaczono atomy Zn, zaś czarnym – O[68].

Tetraedryczna geometria struktury wurcytu jest charakterystyczna dla kowalencyjnego wiązania chemicznego z hybrydyzacją sp^3. Jednak ZnO wykazuje również znaczny jonowy charakter wiązania. Dolna granica (dno) pasma przewodnictwa jest utworzona głównie z pustych stanów 4s jonów Zn^{2+}, zaś górna granica (wierzchołek) pasma walencyjnego z zapełnionych orbitali 2p jonów O^{2-}. Ponadto efektem oddziaływania spin-orbita oraz wpływu pola krystalicznego jest rozszczepienie pasma walencyjnego na trzy podpasma. Przerwa energii wzbronionych między dnem pasma przewodnictwa a wierzchołkiem pasma walencyjnego wynosi około 3.4 eV. W związku z powyższym, ZnO jest szeroko-przerwowym, przezroczystym półprzewodnikiem z prostą przerwą energetyczną w obszarze bliskiego ultrafioletu (UV). Prosta przerwa energetyczna wynika z faktu, iż ekstrema, czyli maksimum pasma

walencyjnego i minimum pasma przewodnictwa, są położone w środku strefy Brillouina (k = 0), w punkcie Γ [69]. Z kolei z faktu rozszczepienia pasma walencyjnego na trzy podpasma wynika, że można zaobserwować trzy serie ekscytonów* wynikające z przejść z rozszczepionych podpasm walencyjnych do pasma przewodnictwa. Energia wiązania ekscytonu dla ZnO w przybliżeniu wynosi 60 meV[70].

Istotnym wyzwaniem dla technologii wytwarzania tlenku cynku i dla części innych szeroko - przerwowych materiałów stosowanych w elementach elektronicznych jest możliwość łatwego domieszkowania zarówno na typ p, jak też na typ n. Tlenek cynku o strukturze wurcytu jest naturalnie, bez intencjonalnego domieszkowania półprzewodnikiem typu n. Natomiast domieszkowanie przeciwnego typu jest trudno osiągalne. Takie właściwości elektryczne wynikają z położenia poziomu Fermiego względem pasma przewodnictwa i walencyjnego oraz z obecności zaburzeń idealnej stechiometrii na skutek związanych z tym rodzimych defektów takich jak luki (wakanse) tlenowe i cynk międzywęzłowy oraz na skutek pojawienia się zanieczyszczeń (np.: wodoru)[68,71].

Wspomniane przewodnictwo elektryczne materiału zależy od koncentracji nośników ładunku elektrycznego i ich ruchliwości zgodnie ze wzorem:

(1. 1) $$\sigma = \frac{1}{\rho} = q\left(\mu_n n + \mu_p p\right)$$

dla półprzewodników z elektronami i dziurami jako nośnikami prądu,

(1. 2) $$\sigma = \frac{1}{\rho} = q\mu_n n$$

dla półprzewodników typu n z elektronami jako nośnikami prądu (n >> p), gdzie σ jest przewodnością elektryczną (konduktywnością), ρ- opornością, q - ładunkiem nośników, μ_n, n, μ_p, p są odpowiednio ruchliwościami i koncentracjami elektronów i dziur[72]. Czynnikami wpływającymi na przewodność elektryczną warstw tlenkowych są parametry wytwarzania (np.: temperatura wzrostu, temperatura wygrzewania), koncentracja defektów samoistnych oraz stosowane domieszki. Zmiany tych elementów mogą spowodować zmianę zarówno koncentracji, jak i ruchliwości nośników ładunku elektrycznego.

Właściwości elektryczne warstw ZnO otrzymanych w niskiej temperaturze (≤ 300˚C) bez intencjonalnego domieszkowania i bez stosowania dodatkowych procesów wygrzewania celem wprowadzenia aktywnych domieszek mogą być

*Ekscyton - stan wzbudzenia w półprzewodniku lub izolatorze, powstały na skutek kulombowskiego oddziaływania elektron-dziura[69].

kontrolowane w szerokim zakresie. Typowa koncentracja wolnych elektronów w cienkich polikrystalicznych warstwach tlenku cynku o grubości poniżej 1 μm zawiera się w przedziale $10^{16} – 10^{19}$ cm^{-3}, a ich maksymalna ruchliwość może osiągnąć wartość około 40 $cm^2 V^{-1} s^{-1}$ [73,74,75,76]. Natomiast dla grubszych polikrystalicznych warstw (1-2 μm) ruchliwość nośników ładunku elektrycznego, wyznaczona w temperaturze pokojowej, może osiągnąć wartość około 100 $cm^2 V^{-1} s^{-1}$ [77]. zaś dla monokryształów nawet 200 $cm^2 V^{-1} s^{-1}$ [78]. Niższe wartości ruchliwości nośników są spowodowane rozpraszaniem na granicach ziaren lub chropowatością powierzchni/międzywierzchni[76,77]. Warto zauważyć, w celu porównania dostępnych materiałów półprzewodnikowych do zastosowań w cienkowarstwowych strukturach elektronicznych, iż ruchliwość nośników ładunku prądu elektrycznego w najpopularniejszym półprzewodniku przemysłu elektronicznego - krzemie wynosi 1 $cm^2 V^{-1} s^{-1}$ dla amorficznego materiału lub mieści się w zakresie 50 – 100 $cm^2 V^{-1} s^{-1}$ dla polikrystalicznego materiału.[79] Należy także podkreślić, iż produkcja takiego niskotemperaturowego (< 500˚C) polikrystalicznego krzemu jest często znacznie kosztowniejsza niż otrzymywanie cienkich warstw ZnO[41].

Intencjonalne domieszkowanie ZnO celem wzmocnienia przewodnictwa typu n jest dobrze opracowane, polega na podstawianiu pierwiastków z III grupy: Al[80,81,82], Ga[83,84], In[85,86] (atomów posiadających jeden elektron więcej w powłoce walencyjnej niż atom, który zastępują) jako płytkich i wydajnych donorów w miejsce kationów Zn. Powstałe materiały znane jako przezroczyste tlenki przewodzące (ang. transparent conductive oxides, TCO) typu ZnO:Al czy ZnO:Ga są obiecującymi alternatywami dla ITO do zastosowań jako przezroczyste kontakty w elementach elektronicznych i bateriach słonecznych[87,88]. Przewodnictwo elektryczne TCO (ponad 10^4 S/cm) jest maksymalizowane poprzez połączenie zwiększonej koncentracji swobodnych elektronów nawet na poziomie kilka razy 10^{21} cm^{-3} i ich ruchliwości zmieniającej się w przedziale 20 - 80 cm^{-3} na skutek rozpraszania na zjonizowanych domieszkach[87]. Duża koncentracja nośników, która jest efektem silnego domieszkowania donorowego, powoduje, iż poziom energii Fermiego znajduje się w paśmie przewodnictwa, a nie w przerwie wzbronionej, co w konsekwencji wywołuje obniżenie energii tworzenia akceptorów i następuje proces samokompensacji[89].

Domieszkowanie tlenku cynku na typ p stanowi duże wyzwanie. Trudności wynikają z licznych przyczyn. Wprowadzone domieszki akceptorowe mogą być kompensowane przez niskoenergetyczne rodzime defekty, takie jak cynk międzywęzłowy[90], luki tlenowe[91] lub zanieczyszczenia (takie jak wodór) ze skłonnością do domieszkowania na typ n[68]. Dane doświadczalne demonstrują niestabilność przewodnictwa typu p w ZnO, powrót do przewodnictwa typu n następuje w ciągu kilku

dni[92]. Innymi czynnikami ograniczającymi zdolność domieszkowania półprzewodnika mogą być mała rozpuszczalność domieszki w materiale[93,94] lub poziomy zanieczyszczeń położone zbyt głęboko w przerwie wzbronionej[95]. Otrzymanie ZnO typu p jest bardzo trudne i możliwe poprzez zastąpienie jonów Zn pierwiastkami z grupy i takimi jak Li, Na, K, Cu, Ag[96,97,98] lub podstawienie w miejsce atomów o elementów z grupy V - N, P, Sb, As[99,100,101,102]. Jednak wiele z tych domieszek tworzy głębokie poziomy akceptorowe i nie przyczynia się w wystarczającym stopniu do przewodnictwa typu p[68].

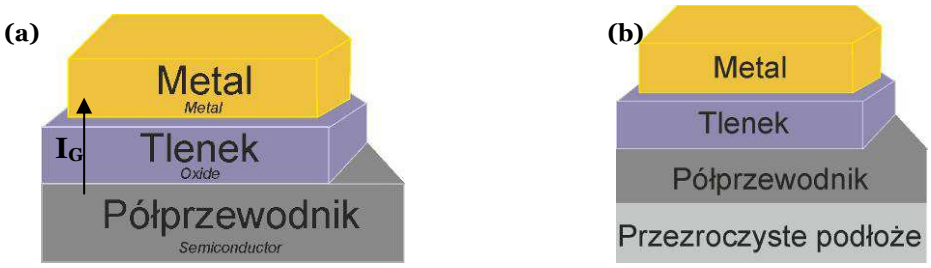
1.4 Struktury elektroniczne z izolatorem

W celu opracowania urządzeń elektronicznych, odpowiednie materiały muszą być otrzymywane, przetwarzane oraz zintegrowane ze sobą w taki sposób, aby tworzyć różne typy elementów elektronicznych. Z kolei elementy te muszą być tak dobrane, zaprojektowane, wykonane i sprzężone, aby konstruować układy, które w połączeniu będą stanowiły wydajne urządzenia. Z tego punktu widzenia przygotowanie elementu elektronicznego stanowi drugi etap w drodze do powstania komercyjnego produktu zgodnie z Rys. 1. 1. Możliwości rozwoju przezroczystych technologii będą zależeć od różnorodności, wydajności i kosztów wytwarzania takich elementów elektronicznych. Rezystory, heterozłącza, złącza p - n, kondensatory i tranzystory to najważniejsze typy elementów stosowanych do budowy układów elektronicznych.

W ramach pracy doktorskiej wytworzone i scharakteryzowane zostały podstawowe półprzewodnikowe elementy elektroniczne wymagające do swojej konstrukcji materiałów izolujących, czyli kondensatory typu MOS (z ang. metal – oxide – semiconductor → metal – tlenek - półprzewodnik) na monokrystalicznym podłożu półprzewodnikowym oraz cienkowarstwowe struktury kondensatorowe (ang. thin film capacitor, TFC) i tranzystorowe (ang. thin film transistor, TFT) na bazie ZnO wykonane na przezroczystym, nieprzewodzącym podłożu (szkło kwarcowe). Wytwarzane proste struktury testowe (kondensatory i tranzystory) pozwoliły na zweryfikowanie hipotez dotyczących właściwości badanych materiałów izolujących i półprzewodnikowych w interakcji z podłożami, na których są one osadzone. Charakteryzacja warstw izolujących i półprzewodnikowych oraz konstrukcja powstających na bazie takich materiałów testowych elementów elektronicznych ukierunkowane były przede wszystkim na przyszłe potencjalne zastosowania w obszarze tzw. „przezroczystej elektroniki".

Wspomniane struktury metal – tlenek - półprzewodnik realizuje się przez rozdzielenie elektrody metalowej od półprzewodnika za pomocą cienkiej warstwy

izolatora (dielektryka). Najczęściej funkcję dielektryka pełni warstwa tlenkowa. W niniejszej rozprawie kondensatory MOS wykonane na półprzewodnikowym podłożu (w większości na krzemie, ale także na arsenku galu) zostały wykorzystane do przetestowania jakości warstw dielektrycznych jako materiałów izolujących. Pomiary elektryczne takich struktur dostarczają bardzo cennych informacji o jakości i niezawodności wykorzystywanego rodzaju dielektryka podbramkowego. Schemat typowego kondensatora MOS przedstawiony został na Rys. 1. 6(a).



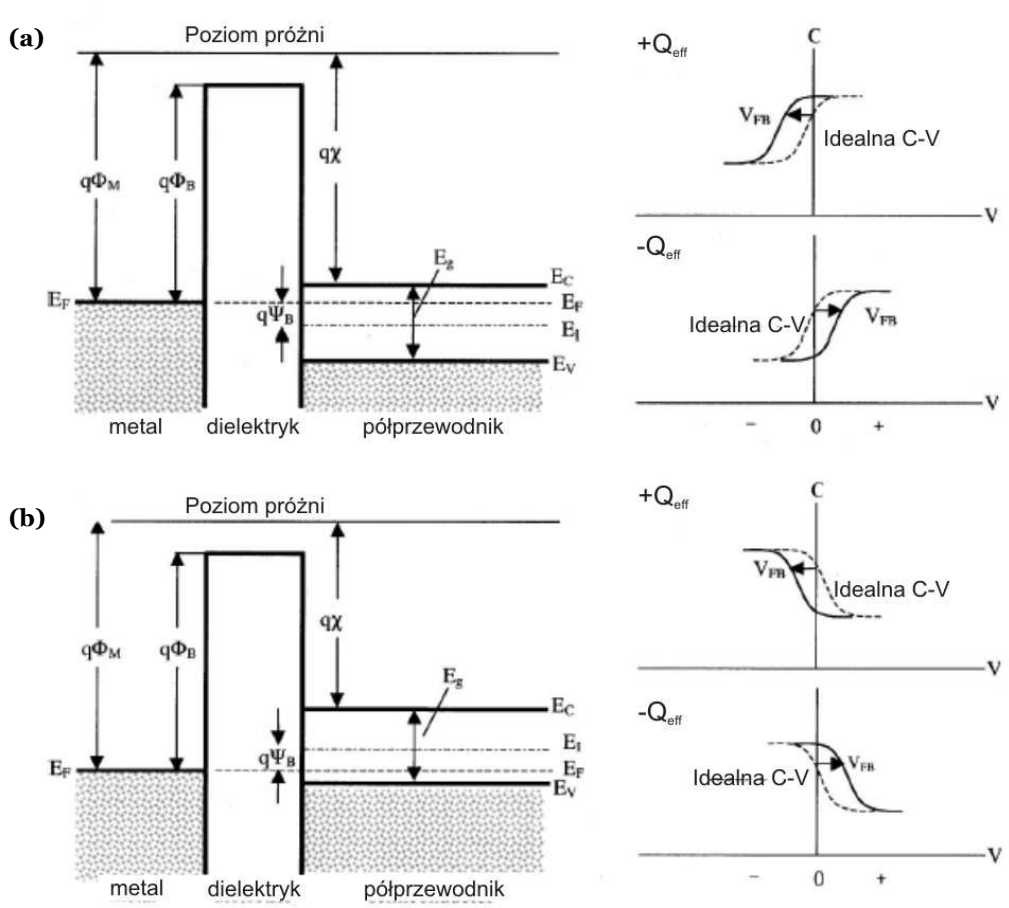
Rys. 1. 6 Schemat **(a)** typowego kondensatora typu metal – tlenek - półprzewodnik (MOS) i **(b)** cienkowarstwowej struktury kondensatorowej, TFC na przezroczystym, nieprzewodzącym podłożu. W obu strukturach materiał tlenkowy pełni funkcję izolatora. Natężenie prądu upływu, czyli prądu przepływającego przez warstwę izolującą pomiędzy elektrodą metalową a półprzewodnikiem oznaczono jako I_G.

Taki rodzaj elementów elektronicznych, a w szczególności cienkowarstwowe struktury kondensatorowe wykonane na przezroczystym podłożu, zaprezentowane na Rys. 1. 6(b) są także najbardziej przydatnymi elementami do badania powierzchni półprzewodników. Większość problemów praktycznych dotyczących niezawodności i stabilności wszystkich przyrządów półprzewodnikowych jest ściśle związana z warunkami powierzchniowymi, a dokładnie ze stanem międzywierzchni w strukturach elektronicznych. Zrozumienie fizyki powierzchni za pomocą kondensatorów ma ogromne znaczenie dla prawidłowego funkcjonowania elementu elektronicznego[72].

Struktura metal – izolator – półprzewodnik została po raz pierwszy zaproponowana w 1959 roku w pracy autorstwa amerykańskiego inżyniera J. L. Moll'a[103], a także w publikacji W. G. Pfann'a i C. G B. Garrett'a[104]. Natomiast w 1960 roku omawiana struktura została z powodzeniem wykonana przez J. R. Ligenza i W. G. Spitzera z wykorzystaniem dwutlenku krzemu (SiO_2) jako warstwy izolującej wytworzonej w procesie termicznego utleniania powierzchni krzemu (Si)[105]. Taka struktura MOS oparta na technologii krzemowej jest zasadniczym elementem tranzystorów polowych, a tym samym układów scalonych i większości innych urządzeń elektronicznych. To właśnie krzem jest podstawowym materiałem wykorzystywanym w przemyśle półprzewodnikowym. Materiał ten zdobył przewagę nad innymi półprzewodnikami (np.: germanem), ponieważ poddany procesom termicznego utleniania posiada zdolność stosunkowo łatwego formowania na powierzchni

naturalnej, dobrze z nim współdziałającej amorficznej warstwy izolującej w postaci dwutlenku krzemu (SiO_2). Dotychczasowy niezwykle dynamiczny rozwój technologii elektronicznej bazującej na krzemie jest uważany za technologię przełomu XX wieku.

Warto zatem rozważyć podstawowe właściwości struktury MOS. Napięcie zewnętrzne do struktury doprowadza się za pomocą dwóch elektrod – metalicznej bramki wykonanej z aluminium, złota lub silnie domieszkowanego krzemu i kontaktu omowego* z półprzewodnikiem. Z powodu mnogości zjawisk zachodzących w strukturze metal – izolator – półprzewodnik, stosuje się uproszczony model określany jako model idealnej struktury.



Rys. 1. 7 Energetyczny diagram pasmowy i związane z nim wysokoczęstotliwościowe (≥ 1 MHz) charakterystyki pojemnościowo-napięciowe (C - V) dla idealnej struktury metal-izolator(tlenek)-półprzewodnik skonstruowanej przy użyciu półprzewodnikowego podłoża **(a)** typu n i **(b)** typu p. Dla takich idealnych złącz, brak polaryzacji napięciem zewnętrznym ($V_G = 0$) oznacza, iż układ znajduje się w stanie płaskich pasm energetycznych. W rzeczywistych strukturach w izolatorze (dielektryku) znajduje się ładunek efektywny dodatni ($+Q_{eff}$) lub ujemny ($-Q_{eff}$) powodujący konieczność zastosowania napięcia zewnętrznego o wartości V_{FB} (tzw. napięcia płaskich pasm), aby układ znalazł się w stanie płaskich pasm i odpowiadający przesunięciu charakterystyki C - V[72,106,107].

*Kontakt omowy – kontakt (złącze, styk) wykazujący liniową zależność między natężeniem prądu, który płynie przez ten kontakt, a przyłożonym napięciem.

Założenia tego modelu zdefiniowane są następująco:

1. Izolator (tlenek) nie zawiera nośników ładunku elektrycznego, a jego opór jest nieskończony. Z tego założenia wynika, iż zewnętrzne napięcie przyłożone do struktury powoduje jedynie powstanie powierzchniowych ładunków (o przeciwnych znakach) na granicy półprzewodnika z izolatorem i metalu z izolatorem, natomiast przez warstwę dielektryczną nie przepływa prąd.
2. Układ znajduje się w stanie równowagi termodynamicznej, poziom Fermiego ma jedną stałą wartość w całym obszarze złącza. Energetyczny diagram pasmowy idealnej struktury przy użyciu półprzewodnikowego podłoża typu n i typu p przy braku przyłożonego napięcia zewnętrznego został przedstawiony na Rys. 1. 7.
3. Po połączeniu obszarów metal – izolator – półprzewodnik różnica energii między pracą wyjścia* dla metalu (Φ_M) i półprzewodnika (Φ_{MS}) odpowiada całkowitemu spadkowi napięcia między elektrodą bramki a półprzewodnikiem (określanemu jako napięcie kontaktowe) i jest równa zeru przy braku polaryzacji napięciem zewnętrznym (braku napięcia przyłożonego do bramki, V_G=0) [72,106,107]:

(1. 3) $$\Phi_{MS} = \Phi_M - \left(\chi + \frac{E_g}{2q} - \Psi_B \right) = 0 \text{ dla półprzewodnika typu n,}$$

(1. 4) $$\Phi_{MS} = \Phi_M - \left(\chi + \frac{E_g}{2q} + \Psi_B \right) = 0 \text{ dla półprzewodnika typu p.}$$

Zgodnie z powyższymi równaniami i Rys. 1. 7, Φ_M jest pracą wyjścia z metalu, w niniejszej rozprawie wykorzystano Φ_M dla złota (Au) – 5.1 eV[108]; χ - powinowactwem elektronowym dla półprzewodnika, dla krzemu (Si) – 4.05 eV[108], E_g – szerokością przerwy energetycznej w półprzewodniku, dla Si – 1.12 eV[108], q – ładunkiem elementarnym, Φ_B –barierą potencjału pomiędzy metalem i dielektrykiem, Ψ_B – różnicą potencjałów pomiędzy poziomem Fermiego, E_F i poziomem Fermiego w półprzewodniku samoistnym, E_i (ang. intrinsic Fermi level). W temperaturze 0 K poziom Fermiego w półprzewodniku samoistnym przypada dokładnie w środku przerwy energetycznej. W złączu, które spełnia wyżej wymienione warunki, energie pasm wzdłuż całej struktury są płaskie, jak pokazano na Rys. 1. 7 przy braku polaryzacji zewnętrznym napięciem $V_G = V_{FB} = 0$, gdzie V_{FB} (ang. flat band voltage) jest napięciem

*Praca wyjścia - najmniejsza energia potrzebna do wyprowadzenia elektronu z ciała stałego do otaczającej je przestrzeni. Parametr ten charakteryzuje powierzchnię przewodnika lub półprzewodnika. Określa zdolność danego materiału do emisji elektronów pod wpływem różnych czynników. Praca wyjścia określa także stykową różnicę potencjałów (napięcie kontaktowe), a jej wartość jest rzędu kilku elektronowoltów (eV).

płaskich pasm (wymaganym napięciem, które należy przyłożyć do bramki, aby poziomy Fermiego w metalu i półprzewodniku się wyrównały, a pasma energetyczne w obszarze półprzewodnika się wyprostowały).

W rzeczywistych kondensatorach MOS poziomy Fermiego metalu i półprzewodnika zostaną wyrównane poprzez różnicę energii równą różnicy ich prac wyjścia ($V_{FB} \neq 0$), należy także uwzględnić poprawkę wynikającą z istnienia ładunku efektywnego (Q_{eff}) w izolatorze, według następującej zależności[72,106,107]:

(1. 5) $$V_{FB} = V_G = \Phi_{MS} \pm \frac{Q_{eff}}{C},$$

gdzie C jest pojemnością kondensatora płaskiego w stanie akumulacji (do powierzchni półprzewodnika przyciągane są nośniki większościowe). Pojemność kondensatora przyjmuje wówczas wartość maksymalną zgodną ze wzorem[72, 106,109]:

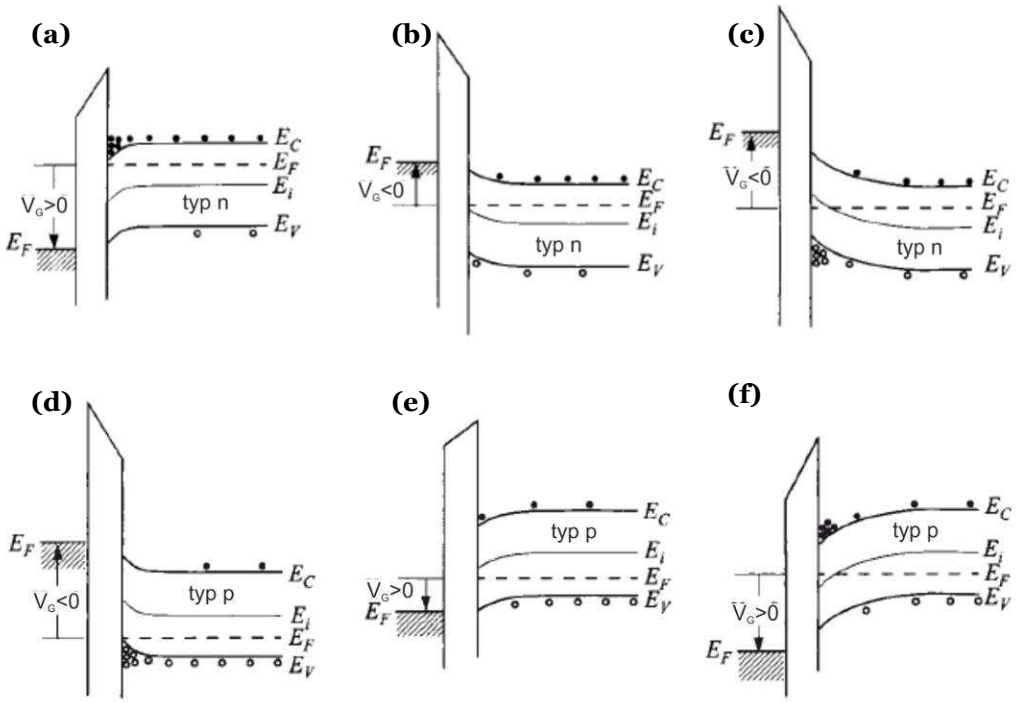
(1. 6) $$C = A_G C_{ox} = \frac{A_G \varepsilon_0 k_{ox}}{t_{ox}},$$

gdzie C_{ox} jest jednostkową pojemnością dielektryka (tlenku) wyrażona w F/cm², A_G - powierzchnią metalicznej bramki, k_{ox} – względną przenikalnością elektryczną dielektryka (określaną często w literaturze anglojęzycznej jako stała dielektryczna – ang. dielectric constant), ε_o – przenikalnością elektryczną próżni (= 8,84*10^{-14} F/cm), t_{ox} – grubością dielektryka.

Korzystając z powyższych zależności, znając C, Φ_{MS} oraz V_{FB} można wyznaczyć wartość i znak ładunku efektywnego w izolatorze, a więc ładunku będącego sumą wszystkich ładunków pułapek w objętości warstwy dielektrycznej oraz w obszarze na styku warstwy półprzewodnika i dielektryka (czyli pułapek w międzywierzchni). Znak ładunku efektywnego jest zatem istotny, ujemny ładunek koreluje się ze znakiem plus w równaniu (1. 5), natomiast dodatni ładunek – ze znakiem minus. Rys. 1. 7 pokazuje, iż dla efektywnego dodatniego ładunku w warstwie izolującej wartość napięcia płaskich pasm jest ujemna i następuje przesunięcie wysokoczęstotliwościowej (≥ 1MHz) charakterystyki pojemnościowo - napięciowej (C - V) w stronę wartości ujemnych w stosunku do krzywej C - V dla idealnej struktury kondensatorowej wykorzystującej zarówno półprzewodnik typu n jak i typu p. Podobnie, dodatnia wartość napięcia płaskich pasm jest wymagana dla ujemnego ładunku w dielektryku.

Następnie należy także rozważyć zjawiska zachodzące w idealnej strukturze metal – izolator (tlenek) - półprzewodnik, gdy do metalicznej elektrody zostanie doprowadzone napięcie elektryczne (V_G), zakładając, że półprzewodnikiem jest materiał o przewodnictwie typu n. Gdy struktura MOS jest spolaryzowana, napięcie zewnętrzne odłoży się częściowo na warstwie izolującej, a częściowo na półprzewodniku jako

potencjał powierzchniowy, co w konsekwencji wywoła zmianę właściwości elektrycznych warstwy półprzewodnika zlokalizowanej tuż przy powierzchni izolatora. Wówczas formowanie się warstwy przypowierzchniowej półprzewodnika może zachodzić na trzy sposoby: akumulacji (Rys. 1. 8 (a)), zubożenia (Rys. 1. 8(b)) i inwersji (Rys. 1. 8(c)) nośników prądu[72,106].



Rys. 1. 8 Energetyczny diagram pasmowy dla idealnej struktury metal – izolator (tlenek) - półprzewodnik dla różnych napięć zewnętrznych ($V_G \neq 0$) w warunkach **(a,d)** akumulacji, **(b,e)** zubożenia, **(c,f)** inwersji przy użyciu półprzewodnikowego podłoża o przewodnictwie typu n **(a,b,c)** i typu p **(d,e,f).** E_C – dolna krawędź pasma przewodnictwa, E_V – górna krawędź pasma walencyjnego, E_F – poziom energii Fermiego, E_i – poziom energii Fermiego w półprzewodniku samoistnym (w temperaturze 0 K jest położony w środku przerwy energetycznej)[72].

Gdy $V_G > 0$, czyli powierzchnia półprzewodnika typu *n* jest naładowana dodatnio (Rys. 1. 8(a)), zachodzi zwiększenie koncentracji nośników większościowych - elektronów (nośników naładowanych ujemnie) w warstwie przypowierzchniowej. Krawędzie pasm energetycznych półprzewodnika zakrzywiają się „w dół", wówczas krawędź pasma przewodnictwa w obszarze przypowierzchniowym znajduje się bliżej poziomu Fermiego. Struktura znajduje się wówczas w stanie akumulacji, warstwa przypowierzchniowa półprzewodnika jest *wzbogacona w nośniki większościowe*.

Gdy $V_G < 0$, czyli przy niewielkim ujemnym naładowaniu powierzchni półprzewodnika typu *n* (Rys. 1. 8(b)), ładunek ujemny powierzchni zaczyna odpychać ładunki większościowe (tutaj: elektrony) w pobliżu powierzchni półprzewodnika. Krawędzie pasm energetycznych półprzewodnika zaginają się „w górę". Warstwa przypowierzchniowa półprzewodnika zostaje pozbawiona ładunków większościowych

i zwiększa swoją szerokość, natomiast koncentracja nośników mniejszościowych jest zaniedbywalna. Pojawia się zatem obszar *warstwy zubożonej w nośniki większościowe*.

Spadek ujemnego napięcia zewnętrznego V_G (Rys. 1. 8(c)) powoduje oprócz odpychania ładunków większościowych, przyciąganie ku powierzchni półprzewodnika ładunków mniejszościowych (tutaj: dziur). Ładunki mniejszościowe powodują zmniejszanie w warstwie przypowierzchniowej półprzewodnika ładunku ujemnego. Pasma energetyczne zakrzywiają się mocniej ku górze, tak że w pobliżu powierzchni poziom Fermiego jest położony poniżej środka przerwy energetycznej. Następuje zjawisko, w którym ładunek mniejszościowych nośników w warstwie przypowierzchniowej staje się większy od ładunku większościowych nośników. Zachodzi *inwersja* czyli *odwrócenie typu przewodnictwa* (z typu n na typ p). Warstwa przypowierzchniowa zawiera większą ilość ładunków mniejszościowych, a zatem wytworzyła się *warstwa inwersyjna*. Analogiczne procesy zachodzą w strukturze MOS z półprzewodnikiem typu p, gdy do metalicznej elektrody będzie doprowadzone napięcie zewnętrzne, co pokazano na Rys. 1. 8(d,e,f).

Pomiary elektryczne (charakterystyk prądowo - napięciowych I - V i pojemnościowo - napięciowych C - V) rzeczywistych struktur kondensatorowych dostarczają informacji o jakości zastosowanej warstwy izolującej i o stanie międzywierzchni izolator-półprzewodnik, czyli o właściwościach powierzchni półprzewodnika w interakcji z izolatorem. Charakterystyki C - V zamieszczone na Rys. 1. 7 pokazują, iż w stanie wzbogacenia ($V_G << 0$) i znacznej inwersji ($V_G >> 0$) pojemność kondensatora MOS słabo zależy od napięcia zewnętrznego V_G. Największe zmiany pojemności zachodzą w stanie zubożenia. Wykorzystując wysokoczęstotliwościowe wykresy pojemności w funkcji napięcia dla rzeczywistych struktur MOS można z nich odczytać napięcie płaskich pasm V_{FB}, znając całkowitą pojemność kondensatora w stanie płaskich pasm C_{FB}, którą określa zależność[72]:

(1. 7)
$$C_{FB} = A_G \frac{C_{ox} C_{sFB}}{C_{ox} + C_{sFB}}.$$

Pojemność półprzewodnika w stanie płaskich pasm C_{sFB} wyraża się wzorem[72]:

(1. 8)
$$C_{sFB} = \frac{\varepsilon_0 k_s}{L_D},$$

w którym k_s jest względną przenikalnością elektryczną półprzewodnika (dla krzemu, Si w niniejszej rozprawie przyjęto wartość 11.9[72]), L_D – długością drogi Debye'a, którą można obliczyć jako[72]:

(1. 9)
$$L_D = \sqrt{\frac{kT}{q} * \frac{\varepsilon_0 k_s}{qN}},$$

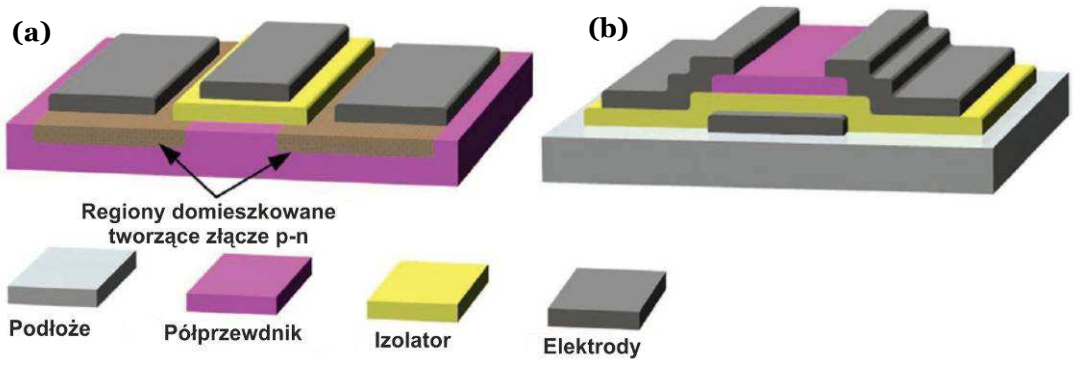
gdzie k jest oznaczeniem stałej Boltzmanna wynoszącej $8.617342*10^{-5}$ eV/K, T – temperatury absolutnej (300 K), q – ładunkiem elementarnym ($e = 1{,}602177*10^{-19}$ C), zaś N – koncentracją domieszek w półprzewodniku (donorów lub akceptorów). W niniejszej pracy zastosowano krzem o koncentracji donorów 10^{18} cm^{-3}. Znając koncentrację domieszek w półprzewodniku można obliczyć wyżej wymienione wartości i wyznaczyć napięcie płaskich pasm, a w konsekwencji wartość ładunku efektywnego, czyli istotne parametry charakteryzujące struktury MOS.

Ważnym parametrem struktur MOS jest także napięcie V_T określane mianem napięcia progowego. Przy zwiększeniu napięcia doprowadzanego do metalicznej bramki do wartości przekraczającej napięcie progowe ($V_G > V_T$) przy powierzchni półprzewodnika powstaje warstwa inwersyjna składająca się w większości z nośników mniejszościowych (elektronów dla półprzewodnika typu p, dziur dla półprzewodnika typu n). W takich warunkach następuje inwersja przewodnictwa elektrycznego warstwy przypowierzchniowej półprzewodnika i powstaje tak zwany kanał z przewodnictwem elektronowym (dla półprzewodnika typu p) lub dziurowym (dla półprzewodnika typu n).

Z uwagi na omówione właściwości struktur MOS zostały one wykorzystane jako zasadnicze komponenty struktur tranzystorowych typu MOSFET (ang. metal – oxide – semiconductor field effect transistor). Ta technologia produkcji tranzystorów polowych z izolowaną bramką i obwodów układów scalonych stanowi obecnie fundament każdego komercyjnego urządzenia elektronicznego. Drugim rodzajem tranzystorów polowych z izolowaną bramką są cienkowarstwowe struktury tranzystorowe (ang. thin film transistor, TFT). Podczas gdy elementy elektroniczne MOSFET wykonywane na monokrystalicznych podłożach krzemowych są wykorzystywane w wysokowydajnych zastosowaniach, jak układy scalone, struktury TFT bazujące na cienkich warstwach polikrystalicznego lub amorficznego półprzewodnika są najczęściej stosowane w aktywnych matrycach wyświetlaczy ciekłokrystalicznych (ang. liquid crystal display, LCD), a także w niedawno wprowadzonych na rynek komercyjny wyświetlaczach skonstruowanych w oparciu o diody organiczne (ang. organic light emitting diode, OLED)[41,110].

Od 2003 roku trwają intensywne badania dotyczące przezroczystych struktur TFT jako potencjalnych elementów przezroczystych wyświetlaczy, które mogą być używane w laptopach, interaktywnych tabletach, szybach samochodowych czy w elektronicznym papierze[20]. Wymienione dwa typy tranzystorów polowych są podobne w zakresie działania, a także pod względem wykorzystywanych do ich tworzenia rodzajów materiałów. Jednak analiza konstrukcji tych struktur zestawionych na Rys. 1. 9 pokazuje, iż istnieją między nimi istotne różnice. Po pierwsze, podczas gdy

w budowie tranzystorów TFT używa się izolującego podłoża, często szkła, w przypadku MOSFET wykorzystywana jest krzemowa płytka pełniąca funkcję zarówno podłoża jak i półprzewodnika. Na skutek tego, większa wydajność jest w sposób naturalny osiągana dla struktur MOSFET biorąc pod uwagę, że nośniki ładunku elektrycznego (elektrony) przemieszczają się w monokrystalicznym półprzewodniku, a nie w polikrystalicznych lub amorficznych warstwach półprzewodnikowych. Temperatury wytwarzania obu struktur są także zupełnie inne. Typowe temperatury do wytworzenia warstwy dielektrycznej w elemencie elektronicznym MOSFET przekraczają 1000°C. Natomiast temperatury otrzymywania TFT są ograniczane przez takie parametry, jak temperatura topnienia podłoża, która dla większości podłoży szklanych nie przekracza 600 - 650°C[111], natomiast dla podłoży przezroczystych i elastycznych nie przekracza 200°C[26]. Ponadto, tranzystory typu MOSFET wykorzystują złącze p - n w obszarach źródła i drenu, które nie występują w TFT. Ta właściwość powoduje istotną różnicę w pracy tranzystorów, nawet jeśli działanie obu struktur opiera się na efekcie polowym umożliwiającym sterowanie przewodnością półprzewodnika w pobliżu jego połączenia z dielektrykiem (w pobliżu międzywierzchni półprzewodnik-dielektryk). W TFT efekt ten osiąga się poprzez warstwę półprzewodnikową wzbogaconą w większościowe nośniki prądu elektrycznego (w stanie akumulacji), natomiast w MOSFET obszar inwersji musi być utworzony blisko tej międzywierzchni, a przewodząca warstwa typu n jest otrzymywana w krzemowym podłożu typu p[41].



Rys. 1. 9 Porównanie typowych struktur **(a)** MOSFET i **(b)** TFT[41].

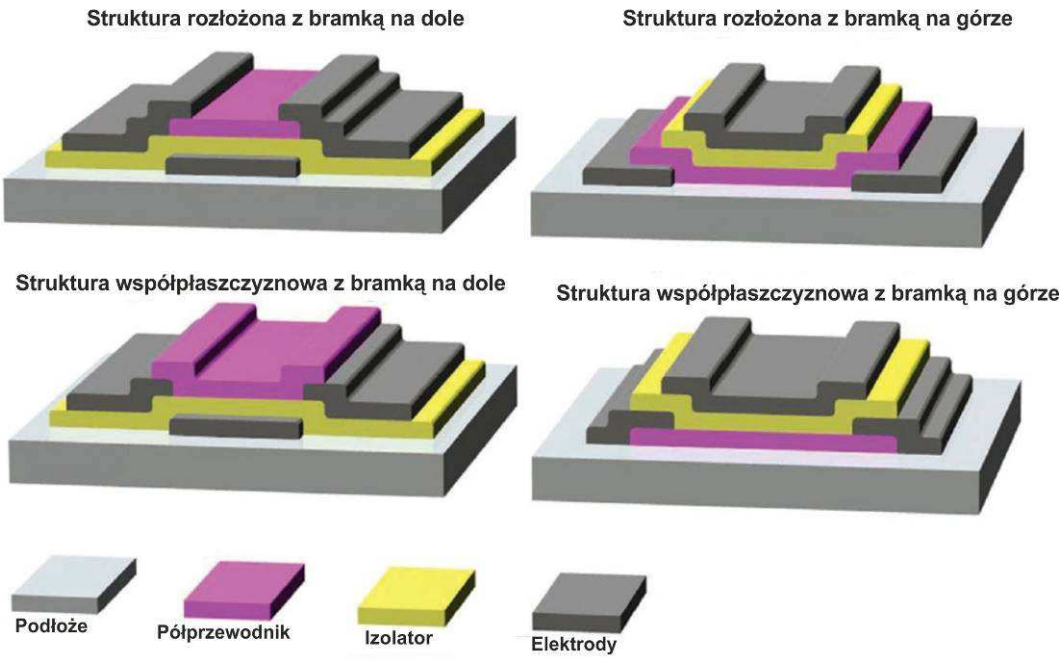
Tranzystor polowy jest najstarszym elementem elektronicznym i ma już ponad 80 lat. Wynalazek został opatentowany w 1930 roku przez J. E. Lilienfeld'a[112] oraz w 1935 roku przez O. Heil'a[113], ale w tym czasie niewiele było wiadomo na temat materiałów półprzewodnikowych i technik próżniowych do produkcji cienkich warstw. Doniesienia te przedstawiały koncepcję kontrolowania przepływu prądu w materiale pod wpływem poprzecznego pola elektrycznego, jednak nie istnieją dowody na temat konstrukcji struktury w tamtym okresie. Fizyk J. E. Lilienfeld w swoich patentach

zaprezentował teorię tranzystora polowego określanego jako MOSFET, w którym materiał izolacyjny (tlenek glinu) został wprowadzony między półprzewodnik (siarczek miedzi) i elektrodę (aluminium, Al)[112]. Warto podkreślić, iż podana grubość warstwy izolującej wynosiła 100 nm, podobne grubości dielektryków są stosowane w strukturach TFT obecnie, także w niniejszej rozprawie[114]. Praktyczna realizacja struktur opisanych w patentach została opóźniona do czasu, kiedy opracowano odpowiednie materiały i technologie.

Pierwszy cienkowarstwowy tranzystor polowy został wykonany ponad trzydzieści lat później przez Paula K. Weimer'a[115,116]. Autor naparowywał w próżni cienką warstwę metalu (złota, Ag) na powierzchnię szklanego podłoża. Po trawieniu lokalnym z zastosowaniem fotolitografii powstawały elektrody źródła i drenu. Następnie także metodą próżniową osadzał warstwę polikrystalicznego materiału półprzewodnikowego w postaci siarczku kadmu (CdS). W ostatnim etapie naparowywał metalową elektrodę bramki – Al na górze struktury. Pierwsze tranzystory otrzymywane w taki sposób nie funkcjonowały zbyt dobrze. W kolejnych doświadczeniach Paul K. Weimer umieścił warstwę izolującą w postaci tlenku krzemu między bramką i materiałem półprzewodnikowym, a uzyskane bardzo dobre wyniki opisał w 1962 roku w pracy zatytułowanej „The TFT — a New Thin-Film Transistor"[116]. Rezultaty zwróciły uwagę świata, a zastosowany przez P.K. Weimera koplanarny (współpłaszczyznowy) sposób otrzymywania struktur elektronicznych jest wykorzystywany do dziś w produkcji układów scalonych. Materiał półprzewodnikowy używany w omówionym elemencie elektronicznym charakteryzował się dużą opornością elektryczną. Jak później dowiedziono jest to wymóg, aby uzyskać efekt polowy i umożliwić modulację przewodności indukowanych ładunków poprzez warstwę izolującą[117].

Tranzystory cienkowarstwowe są trójelektrodowymi polowymi elementami elektronicznymi z izolowaną bramką, których zasada działania bazuje na modulacji prądu płynącego w półprzewodniku (kanale) umieszczonym pomiędzy dwiema elektrodami (źródłem i drenem). Warstwa izolująca znajduje się pomiędzy materiałem półprzewodnikowym i poprzeczną elektrodą (bramką). Sterowanie prądem w kanale jest osiągane poprzez pojemnościową segregację nośników ładunku elektrycznego w cienkiej warstwie półprzewodnikowej wywołaną zmianami napięcia elektrycznego doprowadzonego do bramki. Zjawisko to nazywane jest efektem polowym[114]. Na Rys. 1. 10 pokazano schematy kilku typowych struktur TFT. W zależności od tego czy bramka znajduje się na górze, czy na dole struktury oraz czy źródło - dren są po przeciwnych stronach, czy na tej samej stronie półprzewodnika, struktury są określone jako rozłożone lub komplanarne (współpłaszczyznowe) z bramką na górze lub na dole według definicji Paula K. Weimer'a[118].

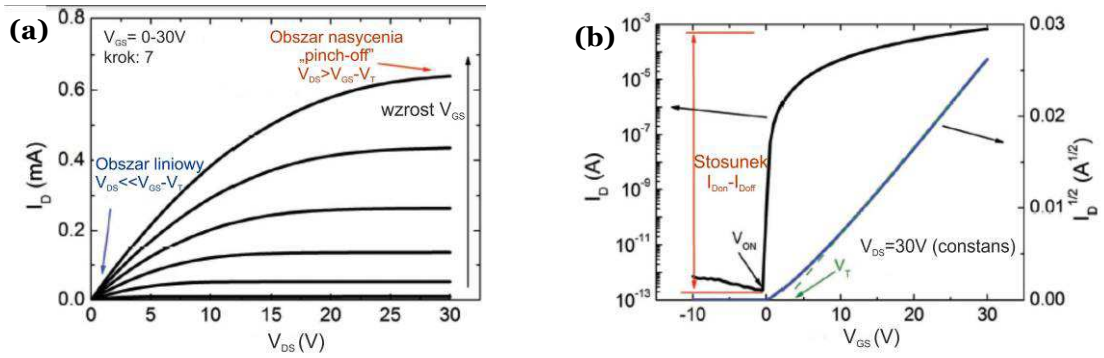
Każda z tych struktur ma zalety i wady, w dużej mierze podyktowane zastosowanymi materiałami. W przypadku, kiedy bramka wymaga wysokotemperaturowych procesów wytwarzania mogących pogorszyć właściwości materiałów (i ich międzywierzchni) osadzonych wcześniej, należy stosować konfigurację z bramką na górze[41]. Ponadto, w konstrukcjach z bramką na dole powierzchnia półprzewodnika jest wystawiona na działanie powietrza, co może powodować niepożądane efekty niestabilności. Z drugiej strony można wówczas łatwo modyfikować właściwości warstwy półprzewodnikowej, co stanowi istotną zaletę. Ze względu na sposób pracy tranzystorów, można podzielić je na dwa typy: z kanałem zubożonym (normalnie włączone), w których przy zerowym napięciu bramka-źródło (oznaczanego jako V_{GS} lub V_G) kanał istnieje oraz z kanałem wzbogaconym (normalnie wyłączone), w których kanał tworzy się, gdy napięcie bramka-źródło przekroczy charakterystyczną wartość napięcia progowego, V_T.



Rys. 1. 10 Schematy kilku najbardziej konwencjonalnych struktur TFT, w zależności od położenia bramki w tranzystorze i rozkładu elektrod (bramka, źródło, dren) względem półprzewodnika[41].

Właściwości struktur TFT najłatwiej można zilustrować za pomocą ich statycznych charakterystyk prądowo-napięciowych. Z charakterystyk wyjściowych i przejściowych widocznych na Rys. 1. 11 można wyznaczyć m. in. ruchliwość nośników prądu w kanale (μ), napięcie progowe, czy stosunek maksymalnej i minimalnej wartości natężenia prądu płynącego w kanale I_{Don}/I_{Doff}. Minimalna wartość I_{Doff} zależy od poziomu szumów urządzenia pomiarowego lub od natężenia prądu upływu I_G (prądu przepływającego przez warstwę izolującą) w strukturze tranzystorowej, a maksymalna

I_{Don} - od materiału półprzewodnikowego. Stosunek tych natężeń I_{Don}/I_{Doff} (zgodnie z Rys. 1. 11(b)) w TFT powinien wynosić powyżej 10^6. Taka duża wartość jest wymagana do ich skutecznego wykorzystania jako przełączników elektronicznych[119].



Rys. 1. 11 Typowe **(a)** wyjściowe i **(b)** przejściowe charakterystyki uzyskane dla struktury TFT z kanałem o przewodnictwie typu n[41].

Na wykresie zależności natężenia prądu płynącego w kanale I_D (prąd drenu) od napięcia dren-źródło (oznaczanego jako V_{DS} lub V_D) przy zastosowaniu różnych wartości napięć V_{GS} czyli charakterystyce wyjściowej (Rys. 1. 11(a)) można wyróżnić dwa obszary pracy tranzystora. Pierwszy region to obszar liniowy dla niskich napięć dren-źródło, wówczas charakterystyki przebiegają prawie liniowo przez początek układu współrzędnych. Dla wyższych napięć V_{DS} ustala się stała wartość natężenia prądu płynącego w kanale, która jest niezależna od zmian napięcia. W tym obszarze nasycenia koncentracja nośników ładunku elektrycznego w kanale maleje i jest on „zaciskany".

Natężenie prądu płynącego w kanale tranzystora między źródłem a drenem jest określane poprzez ruchliwość nośników ładunku elektrycznego w kanale, szerokość kanału (W), długość kanału (L), pojemność tlenku izolującego, napięcie progowe i napięcia zewnętrzne doprowadzane do struktury zgodnie z zależnością[72]:

(1. 10)
$$I_D = \frac{W}{L}\mu C_{ox}(V_{GS} - V_T)V_{DS}\,.$$

Wartość napięcia progowego odpowiada napięciu V_{GS}, dla którego jest formowana warstwa przewodzącego kanału pomiędzy elektrodami źródła i drenu. Wartość tę można wyznaczyć z charakterystyki przejściowej tranzystora polowego (Rys. 1. 11(b)), która tworzona jest poprzez pomiar natężenia prądu drenu I_D w funkcji napięcia bramka-źródło przy stałym napięciu V_{DS}.

Ruchliwość nośników w kanale μ, której wartość można wyznaczyć z zależności (1. 10), jest związana z efektywnością transportu nośnika prądu elektrycznego w materiale i determinuje bezpośrednio maksymalną wartość natężenia prądu drenu oraz częstotliwość pracy elementu elektronicznego. Na ruchliwość nośników w kanale

wpływa kilka mechanizmów rozpraszających, takich jak drgania sieci krystalicznej, zjonizowane domieszki, granice ziaren i inne defekty strukturalne[120].

Opisywane w literaturze cienkowarstwowe tranzystory[117] wykonywane są najczęściej na następujących podłożach: szkło, polimer, szafir lub krzem. Funkcję kanału w tych strukturach pełni przezroczysty tlenek półprzewodnikowy charakteryzujący się podwyższoną opornością elektryczną, osiągniętą poprzez zredukowanie koncentracji nośników ładunku elektrycznego do bardzo małych wartości, idealnie ~ 10^{14} cm^{-3} [20]. Natomiast elektrody (bramka, źródło i dren) są formowane z ITO, ZnO, Si lub warstw metalicznych (Al, Cr, Pt czy Au) o małej oporności elektrycznej. Jako warstwy izolujące wykorzystywane są najczęściej takie materiały, jak SiO_2, SiN_x, Al_2O_3, HfO_2, warstwy wieloskładnikowe lub materiały organiczne. W celu utrzymania prądu upływu na akceptowalnym poziomie (zwykle < 1 nA), grubość warstwy dielektrycznej musi być odpowiednio duża, zwykle co najmniej 100 nm. Wówczas napięcie dostarczane do bramki wynosi około 10 V lub więcej. Napięcie doprowadzane pomiędzy dren i źródło jest często w podobnym zakresie[117]. Warstwy dielektryczne będące głównym przedmiotem badań tej pracy, w ostatecznym elektronicznym przyrządzie półprzewodnikowym pełnią kluczową rolę warunkującą prawidłowe działanie struktur TFC, a w szczególności TFT. Z tego powodu wykonanie dobrej jakości warstwy izolującej jest dużym wyzwaniem technologicznym.

Rozdział 2

Materiały o wysokiej stałej dielektrycznej

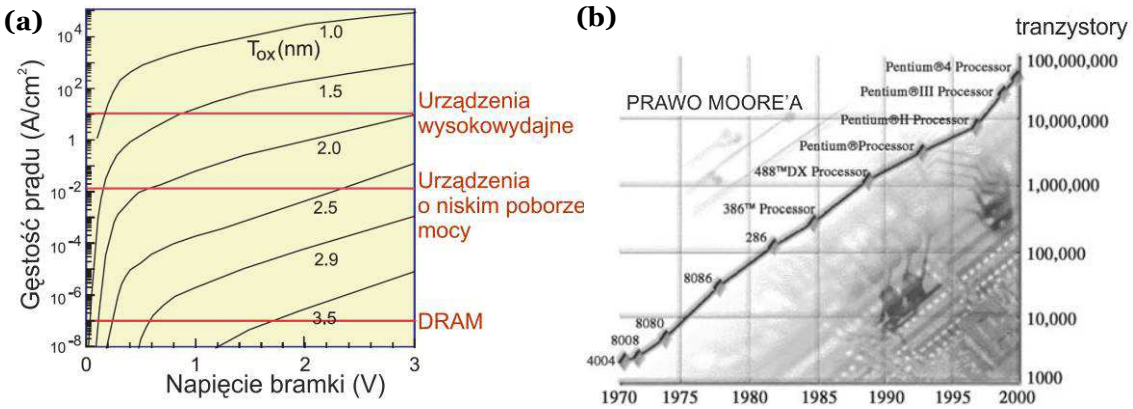
2.1 Wprowadzenie

Tlenki o wysokiej stałej dielektrycznej (ang. high - *k* oxides) charakteryzują się stałą dielektryczną czyli statyczną względną przenikalnością elektryczną większą niż stała dielektryczna dwutlenku krzemu, SiO_2, która wynosi 3.9[5,72]. Pełnią one funkcję izolatora i są powszechnie wykorzystywane do produkcji urządzeń półprzewodnikowych (procesorów, pamięci masowych). Właściwości dielektryków „high - *k*" sprawiły, iż zastępują one do niedawna najpopularniejszy tlenek podbramkowy czyli amorficzny dwutlenek krzemu (SiO_2) w układach scalonych o dużym stopniu miniaturyzacji[5,117,121,123,124,125]. Materiały te (Al_2O_3, ZrO_2, HfO_2, SrO, MgO, La_2O_3, TiO_2) cieszą się także dużym zainteresowaniem jako warstwy izolujące dla zastosowań w nowej dziedzinie elektroniki w tzw. „przezroczystej elektronice"[20,117]. Zaprezentowane w niniejszej pracy połączenie niskiej temperatury wytwarzania, przezroczystości oraz dobrej jakości (np.: gładkiej powierzchni) warstw izolujących sprawia, iż elementy elektroniczne wykorzystujące takie dielektryki są bardzo obiecujące jako materiały dla następnej generacji przezroczystej i elastycznej elektroniki.

2.2 Zastosowanie i właściwości tlenków „high - *k*"

Omawiane w niniejszej pracy tlenki o wysokiej stałej dielektrycznej są szeroko badane i stosowane w mikroelektronice oraz w „przezroczystej elektronice"[5,19,20,21,22,23,26,121,122,123]. Właściwości tych materiałów sprawiły, iż stały się one doskonałą alternatywą dla SiO_2 w produkcji kolejnych generacji układów scalonych w standardzie technologicznym 45, 32 i 22 nm wykonywanych w technologii CMOS (ang. complementary MOS)[124,125], omówionej w Rozdziale 1. Postęp w miniaturyzacji sprawił, iż właściwości SiO_2, jako izolatora okazały się ograniczeniem do dalszej redukcji wymiarów struktur tranzystorowych realizowanej poprzez zmniejszanie długości bramki, a także grubości materiału izolującego i złącza. Głównie dzięki takiemu fizycznemu skalowaniu elementów układów scalonych jest możliwa

nieustająca poprawa wydajności urządzeń elektronicznych wytwarzanych w systemie CMOS i w konsekwencji szybki postęp przemysłu półprzewodnikowego. Z tego powodu, odpowiedni dobór izolatora oraz technologia jego wytwarzania są jednymi z najważnieszych czynników warunkującymi poprawę wydajności urządzeń półprzewodnikowych.



Rys. 2. 1 (a) Wykres gęstości prądu upływu w funkcji napięcia dla różnych grubości warstw SiO_2 jako izolatora z zaznaczonymi granicznymi wartościami prądu upływu dla urządzeń o wysokiej wydajności i o niskim poborze mocy, a także dla pamięci półprzewodnikowych[4,5,121]. **(b)** Zależność ilości tranzystorów zintegrowanych w kolejnych generacjach mikroprocesorów od roku produkcji tych układów[1,123].

Powodem wpomnianej zamiany materiału izolującego w tranzystorach MOS, będących komponentami układów scalonych, był niepokojący wzrost prądu upływu przez cienką (poniżej 2 nm) amorficzną warstwę tlenku podbramkowego (SiO_2), który przekraczał 1 A/cm² przy 1 V, co skutkowało nieakceptowalnie dużymi stratami mocy układów[5,107,121]. Graniczna akceptowalna wartość prądu upływu przy wytwarzaniu układów scalonych w technologii CMOS wynosi $1.5*10^{-2}$ A/cm² przy 1 V, natomiast w pamięciach operacyjnych DRAM (ang. Dynamic Random Access Memory) – 10^{-7} A/cm² przy 1 V, jak pokazano na Rys. 2. 1(a)[4,5,121].

Przytoczona wcześniej względna przenikalność elektryczna jest bezwymiarową wielkością o wartości charakterystycznej dla danego materiału. W niniejszej rozprawie wielkość ta oznaczana jako k_{ox} określa elektryczne właściwości dielektrycznych warstw tlenkowych. W zmiennym polu elektrycznym względna przenikalność elektryczna (określana także terminem funkcji dielektrycznej) zależy od częstości zmian tego pola[126]. Natomiast w jednorodnym stałym polu elektrycznym wielkość ta określana jest jako statyczna względna przenikalność elektryczna materiału dielektrycznego, w bieżącej pracy zwana także stałą dielektryczną i oznaczana k.

W opisie makroskopowym pojemność kondensatora o danej geometrii (tutaj płaskiego opisanego w Podrozdziale 1.4) wypełnionego badanym dielektrykiem jest k_{ox} razy większa od pojemności kondensatora próżniowego (niewypełnionego). Taki wzrost pojemności kondensatora płaskiego jest spowodowany częściową kompensacją ładunku

zgromadzonego na okładkach kondensatora przez ładunki związane na powierzchni dielektryka tlenkowego powstałe (wyindukowane) na skutek jego polaryzacji, wówczas zachodzą następujące związki[126]:

(2. 1) $$\vec{D} = \varepsilon_0 \vec{E} + \vec{P} = \varepsilon_0 k_{ox} \vec{E},$$

gdzie ε_0 = 8,84*10^{-14} F/cm jest przenikalnością elektryczną próżni, wektor D oznacza indukcję elektryczną i reprezentuje gęstość powierzchniową ładunku indukowanego w dielektryku, wektor natężenia pola elektrycznego E został zdefiniowany jako siła działająca na jednostkowy ładunek, wektor polaryzacji P określa moment dipolowy* jednostki objętości dielektryka[126,127].

Dla pól elektrycznych o wysokiej częstości (czyli fal elektromagnetycznych) równanie (2. 1) przyjmuje postać[127]:

(2. 2) $$\vec{D} = \varepsilon_0 k_{ox}(\omega) \vec{E}(\omega)$$

i definiuje funkcję dielektryczną $k_{ox}(\omega)$, która jest podstawową charakterystyką dielektryków tlenkowych (o których mowa w bieżącej pracy) związanych ze strukturą elektronową i stałymi optycznymi tych materiałów[126,127]. W idealnym materiale dielektrycznym, gdzie nie ma swobodnych ładunków, ciągłe zmiany pola elektrycznego wywołują ciągłe przesunięcia ładunków polaryzacyjnych, które nazywamy prądem przesunięcia. Gęstość prądu przesunięcia zależy od częstości zmian pola elektrycznego, czyli w stałym polu elektrycznym prądu przesunięcia nie ma. Przez rzeczywiste dielektryki może płynąć prąd (zgodny w fazie z polem elektrycznym) zwany prądem przewodzenia, który dostarcza informacji o stratach energii podczas polaryzacji dielektryka. Energia ta rozprasza się w dielektryku i ujawnia się w postaci wydzielanego ciepła[128]. Wówczas wypadkowa gęstość prądu w dielektryku jest sumą prądu przesunięcia i przewodzenia[127].

Celem uwzględnienia wymienionych efektów polaryzacji i strat energii w dielektryku wprowadza się funkcje zespolone, a dokładniej – funkcje częstości. Funkcje te są stosowane przy analizie właściwości optycznych dielektryków. Zespolona przenikalność elektryczna wyrażona jest wzorem[127]:

(2. 3) $$\hat{\varepsilon}(\omega) = \varepsilon_1(\omega) + i\varepsilon_2(\omega),$$

gdzie $\varepsilon_1(\omega)$ jest częścią rzeczywistą funkcji dielektrycznej i opisuje dyspersyjne

*Elektryczny moment dipolowy - wektorowa wielkość fizyczna charakteryzująca dipol elektryczny, czyli układ dwóch ładunków elektrycznych o tych samych wartościach bezwzględnych, ale przeciwnych znakach[126].

własności dielektryka (czyli zależność od częstości pola elektrycznego), a $\varepsilon_2(\omega)$ - częścią urojoną funkcji dielektrycznej odpowiadającą za straty energii elektrycznej np.: dysypację (rozpraszanie) energii falii elektromagnetycznej w ośrodku.
Zespolony współczynnik załamania jest określany jako[127]:

(2. 4) $$\hat{n}(\omega) = n(\omega) + i\kappa(\omega),$$

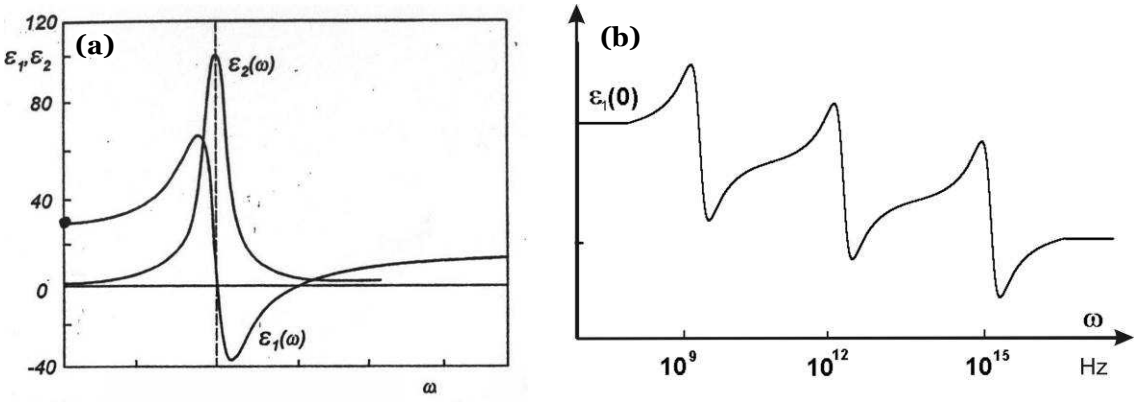
gdzie $n(\omega)$ jest rzeczywistym współczynnikiem załamania, a $\kappa(\omega)$ - współczynnikiem ekstynkcji (tłumienia).
Dla powyższych zespolonych funkcji optycznych zachodzą następujące relacje[127]:

(2. 5) $$\hat{\varepsilon}(\omega) = \hat{n}^2(\omega),$$

(2. 6) $$\varepsilon_1 = n^2 - \kappa^2,$$

(2. 7) $$\varepsilon_2 = 2n\kappa.$$

Pełna informacja o oddziaływaniu światła z ośrodkiem (tutaj dielektrykiem) zawarta jest w jego funkcjach optycznych. Ustalenie zależności tych funkcji od częstości wymaga zbadania mechanizmów wspomnianego oddziaływania na poziomie atomowym, wówczas materiał dielektryczny jest traktowany jako zbiór naładowanych oscylatorów oddziałujących z polem fali elektromagnetycznej[127]. Zależności funkcji dielektrycznej od częstości zostały przedstawione na Rys. 2. 2.



Rys. 2. 2. (a) Przebieg funkcji dielektrycznej w pobliżu częstości rezonansowej oraz **(b)** wykres zależności części rzeczywistej funkcji dielektrycznej od częstości (dla wielu częstości rezonansowych)[127].

Wykresy zależności $n(\omega)$ oraz $\kappa(\omega)$ zarejestrowane dla analizowanych w niniejszej rozprawie materiałów dielektrycznych zostały zaprezentowane w Podrozdziale 4.6.

Jak wcześniej zauważono o właściwościach optycznych materiału w poszczególnym obszarze widomowym decydują procesy mikroskopowe aktywne w tym obszarze. Analizowane w bieżącej rozprawie materiały dielektryczne, a także półprzewodnikowe charakteryzują się wartością przerwy energetycznej powyżej 3 eV,

a zatem promieniowanie w zakresie widzialnym (długości fali: 380-780 nm, częstości: 10^{14} - 10^{15} Hz) nie może być przez nie pochłonięte, a w konsekwencji wykazują dużą przezroczystość w tym zakresie. O kolorze ciał stałych decydują procesy odpowiedzialne za absorpcję i odbicie promieniowania z obszaru widzialnego[126]. Zawsze wówczas gdy dany materiał odbija (lub pochłania) promieniowanie widzialne w sposób selektywny skład widmowy promieniowania odbitego (lub przechodzącego) będzie inny niż padającego światła białego, co przejawi się odpowiednim zabarwieniem materiału.

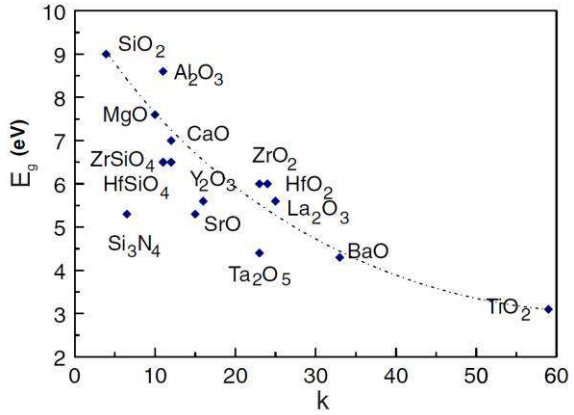
Zaprezentowane na Rys. 2. 3 wartości stałych dielektrycznych, *k* dielektryków w formie kryształów zostały obliczone dla różnych faz krystalicznych tych materiałów. W idealnym dielektryku nie ma swobodnych nośników prądu, zatem dyskutowane jest tylko oddziaływanie pola elektromagnetycznego z ładunkami jonów sieci krystalicznej. Ponadto komórkę elementarną takiego kryształu tworzą jony o odpowiednich ładunkach dodatnich lub ujemnych. Ze względu na przeciwne ładunki jonów, pole elektryczne będzie je wychylać w przeciwnych kierunkach, wówczas należy wziąć pod uwagę poprzeczne fonony* optyczne. O fononach optycznych mówimy wtedy, gdy w trakcie drgań sąsiednich rdzeni atomowych w krysztale wytwarza się moment dipolowy. Poprzeczne fonony optyczne mogą bezpośrednio oddziaływać z falą elektromagnetyczną padającą na rozważany ośrodek[129].

Równania (2. 2), (2. 3) i (2. 5) pozwalają na analizę zależności funkcji dielektrycznej, a w konsekwencji współczynnika załamania od częstości padającego promieniowania. Gdy częstość fali elektromagnetycznej rośnie to funkcja dielektryczna dąży do wartości tak zwanej elektronowej względnej przenikalności elektrycznej wynikającej z polaryzacji pojedynczych jonów i jest równa optycznej względnej przenikalności elektrycznej[121,127]. Natomiast gdy dielektryk znajduje się w stałym polu elektrycznym, funkcja dielektryczna osiąga wartość określaną jako statyczną przenikalność elektryczną. Wielkość ta jest sumą dwóch składowych. Pierwsza składowa jest wspomnianą wyżej elektronową względną przenikalnością elektryczną, która jest również optyczną względną przenikalnością elektryczną. Wartość ta jest

*Fonony - kwazicząstki, które wprowadza się w celu opisu drgań rdzeni atomowych w kryształach. W przypadku uporządkowania długozasięgowego fonony odpowiadają falom (zaburzeniom) rozchodzącym się swobodnie w ośrodku. Przy założeniu, iż z danym węzłem sieci krystalicznej związane są dwa atomy, wówczas można wyróżnić dwa rodzaje drgań. W pierwszym przypadku atomy w węźle poruszają się w tym samym kierunku (są w fazie) i określane są jako fonony akustyczne, zaś w drugim przypadku poruszają się w kierunkach przeciwnych i zwane są fononami optycznymi. Ponadto jeśli atomy drgają w kierunku rozchodzenia się fali noszą nazwę drgań podłużnych, jeśli zaś prostopadle do tego kierunku to nazywane są drganiami poprzecznymi[126,129].

równa kwadratowi współczynnika załamania i wynosi 4 – 5 dla szerokoprzerwowych materiałów tlenkowych, a zatem nie jest głównym źródłem dużej wartości stałej dielektrycznej materiałów określanych jako „*high - k*". Wartość stałej dielektrycznej wynika bowiem z wkładu drugiej składowej związanej z budową materiału dielektrycznego. Duża wartość tej składowej wynika z dużego ładunku jonów w dielektryku i/lub małej częstości poprzecznych fononów optycznych[121].

(a)



(b)

	k	E_g (eV)
Si		1.1
SiO_2	3.9	9
Si_3N_4	7	5.3
Al_2O_3	9	8.8
Ta_2O_5	22	4.4
TiO_2	80	3.5
$SrTiO_3$	2000	3.2
ZrO_2	25	5.8
HfO_2	25	5.8
$HfSiO_4$	11	6.5
La_2O_3	30	6
Y_2O_3	15	6
a-$LaAlO_3$	30	5.6

Rys. 2. 3 (a) Wykres i **(b)** tabela zawierające zestawienie wartości obliczonych stałych dielektrycznych (*k*) i eksperymentalnych szerokości przerw energii wzbronionych (E_g) dla amorficznego SiO_2 i dla materiałów „high-k" w formie kryształów[121].

Stosowane w konstrukcji elementów elektronicznych, izolatory o grubości zaledwie kilku nanometrów generowały trudności z wytwarzaniem i pomiarem tych warstw, a także spowodowały spadek niezawodności i wytrzymałości urządzeń elektronicznych. Praca tranzystorów polowych z izolowaną bramką zależy od pojemności elektrycznej. Innymi słowy zwiększenie wydajności pracy tranzystora, a tym samym wzrost natężenia prądu płynącego w kanale, jest kontrolowany poprzez pojemność elektryczną izolatora, zgodnie z równaniem (1. 10). Większa pojemność izolatora może zostać osiągnięta poprzez zmniejszenie grubości (t_{ox}) tej warstwy, $C_{ox} \propto k_{ox}/t_{ox}$ (według wzoru (1. 6)). Jednak cieńsza warstwa tlenku stanowi mniej skuteczną barierę dla wymiany nośników ładunku między kanałem tranzystora (półprzewodnika) i elektrodą bramki. Powoduje to zwiększenie prądu upływu wynikające bezpośrednio z efektu tunelowania elektronów przez tlenek podbramkowy. Prąd tunelowy wzrasta wykładniczo ze spadkiem grubości izolatora[107,121]. Rozwiązaniem powyższych problemów oraz sposobem na zwiększenie pojemności izolatora, a tym samym wydajności i niezawodności urządzeń elektronicznych, okazało się zastosowanie fizycznie grubszych warstw materiałów izolujących o wartości stałej dielektrycznej (statycznej względnej przenikalności elektrycznej) większej od wartości stałej dielektrycznej amorficznego SiO_2, czyli powyżej 3.9[5,72,121]. Wartości stałych dielektrycznych i szerokości przerw energetycznych dla potencjalnych kandydatów

mogących pełnić funkcję izolatora zostawiono na Rys. 2. 3 [5,121]. Porównanie pokazuje, iż stałe dielektryczne tlenków zmieniają się odwrotnie proporcjonalnie do szerokości przerwy energetycznej. Dielektryki tlenkowe, charakteryzujące się ekstremalnie dużą wartością stałej dielektrycznej, wykazują wąską przerwę energetyczną, i odwrotnie.

Wprowadzenie dielektryków „high-*k*" do produkcji urządzeń elektronicznych w 2007, jak już zauważono we Wstępie, określa się jako najważniejszą zmianę w technologii tranzystorowej od końca lat sześćdziesiątych i jest jedną z kilku strategii opracowanych w celu umożliwienia dalszej miniaturyzacji elementów elektronicznych, potocznie określaną jako rozszerzenie prawa Moore'a[2]. Ta empiryczna zależność pokazuje, iż liczba tranzystorów w układzie scalonym zwiększa się w kolejnych latach zgodnie z trendem wykładniczym, co zostało zilustrowane na Rys. 2. 1(b). Rzeczywiście, zmniejszenie wymiarów umożliwia umieszczenie większej liczby tranzystorów w układzie scalonym, co powoduje wzrost mocy obliczeniowej procesorów.

Relatywnie większa wartość względnej przenikalności elektrycznej oznacza większą polaryzowalność materiału, czyli większą zdolność tworzenia dipoli elektrycznych lub orientacji już istniejących dipoli (równolegle do linii sił zewnętrznego pola) w reakcji na przyłożone pole elektryczne[122]. Polaryzowalność jest cechą atomu, natomiast względna przenikalność elektryczna zależy od sposobu ułożenia atomów w materiale dielektrycznym[126]. W wyniku polaryzacji następują zmiany w rozkładzie ładunków wewnątrz dielektryka, co w konsekwencji prowadzi do powstania w dielektryku wewnętrznego pola elektrycznego, które częściowo równoważy przyłożone pole zewnętrzne. Makroskopowo większa względna przenikalność elektryczna objawia się zwiększeniem pojemności elektrycznej kondensatora wypełnionego dielektrykiem. Całkowitą polaryzowalność można podzielić na trzy części: elektronową, jonową oraz dipolową[126]. Polaryzowalność jest określona przede wszystkim poprzez zdolność do przemieszczania się elektronów względem jąder atomów w polu elektrycznym, czyli przez polaryzowalność elektronową. To przemieszczanie się jest spowodowane przejściami elektronowymi, zgodnymi z dozwolonych operacjami symetrii, do wolnych stanów elektronowych w różnych przestrzennych konfiguracjach elektronowych. Polaryzacja jonowa jest związana z przesunięciem w polu elektrycznym w różne strony jonów dodatnich i ujemnych względem pozycji równowagowych. Polaryzowalność dipolowa pochodzi od cząsteczek mających stały moment dipolowy, który może zmienić orientację w zewnętrznym polu elektrycznym[126]. Wartość względnej przenikalności elektrycznej wynika z wkładu polaryzowalności elektronowej, jonowej i dipolowej[122]. Skutkiem polaryzacji jest wyindukowanie elektrycznego momentu dipolowego pod wpływem zewnętrznego pola elektrycznego[122]. Natomiast przy częstościach optycznych funkcja dielektryczna jest

najbardziej związana z polaryzowalnością elektronową. Dla wysokich częstości wkład polaryzowalności dipolowej i jonowej jest mały z powodu bezwładności cząsteczek i jonów[126].

Tlenek glinu (Al_2O_3), dwutlenek hafnu (HfO_2), dwutlenek cyrkonu (ZrO_2), a także dwutlenek tytanu (TiO_2) są materiałami dielektrycznymi, które zaliczają się do grupy tlenków o wysokiej stałej dielektrycznej i są potencjalnymi kandydatami do zastosowań jako warstwy izolujące, jednak wykazują odmienne właściwości fizyko-chemiczne. Wiązania występujące w tlenkach „high - *k*" mają głownie charakter jonowy[121].

Al_2O_3 jest tlenkiem metalu III grupy układu okresowego. Dno pasma przewodnictwa jest utworzone głównie z pustych stanów 3s i 3p atomu glinu, zaś wierzchołek pasma walencyjnego z zapełnionych orbitali 2p atomu tlenu[121]. Przerwa energetyczna dla tego materiału w strukturze szafiru wynosi 8.8 eV[121]. Jednak tlenek glinu wykonany metodą osadzania warstw atomowych cechuje się mniejszą gęstością i węższą przerwą energii wzbronionych o wartości z zakresu 6.2 - 6.4 eV [130]. Wadą tego dielektryka jest stosunkowo mała wartość stałej dielektrycznej. Statyczna względna przenikalność elektryczna wynosi bowiem około 9 [5]. Al_2O_3 wykonany metodami osadzania cienkich warstw jest amorficzny nawet po wygrzewaniu w wysokich temperaturach (~ 1000°C)[131].

Cyrkon i hafn są pierwiastkami z IV grupy, a warstwy tlenków tych metali, czyli ZrO_2 oraz HfO_2, łatwo krystalizują i występują w strukturze jednoskośnej, tetragonalnej i kubicznej. Dno pasma przewodnictwa w ZrO_2 jest zbudowane z orbitali 4d atomu cyrkonu, a w HfO_2 z 5d atomu hafnu, zaś wierzchołek pasma walencyjnego ze stanów 2p atomu tlenu[121]. Materiały te charakteryzują się przerwą energii wzbronionych o wartości około 5.8 eV [132] oraz wartością stałej dielektrycznej wynoszącą około 20 [5]. Zauważono, iż dwutlenek cyrkonu łatwiej reaguje z krzemem, dlatego w produkcji kolejnych generacji układów scalonych w standardzie technologicznym 45, 32 i 22 nm wykorzystywano warstwy tlenkowe bazujące na dwutlenku hafnu[121,133].

TiO_2 jest również związkiem chemicznym pierwiastków z grup IV-VI. Dwutlenek tytanu tworzy krystaliczną strukturę tetragonalną i charakteryzuje się bardzo dużą wartością stałej dielektrycznej - 80 [5,107,121]. Przerwa energetyczna dla tego tlenku jest stosunkowo wąska i wynosi 3.5 eV[121]. Krawędź pasma przewodnictwa jest formowana ze stanów d atomu tytanu, zaś wierzchołek pasma walencyjnego z orbitali 2p atomu tlenu[121]. Przerwa energii wzbronionych (E_g) w wymienionych dielektrykach jest formowana między walencyjnymi stanami 2p atomu tlenu i stanami atomu metalu (w większości przypadków orbitalami d) w dolnej granicy pasma przewodnictwa[121].

Materiały cechujące się otwartymi powłokami elektronowymi d wykazują węższą przerwę energetyczną E_g[122].

Tlenki „high - *k*" są wytwarzane za pomocą próżniowych technik osadzania cienkich warstw. Cienkie warstwy są uzyskiwane na powierzchni materiału zwanego podłożem. W komorze wzrostu w reaktorze umieszcza się podłoże, na którym w zadanej temperaturze hodowana jest warstwa. Źródła atomów podgrzewane są do temperatur bliskich temperaturom topnienia materiału źródła, co umożliwia uwalnianie atomów podgrzanego materiału. Konstrukcja urządzeń pozwala większości atomów dotrzeć do podłoża, na którym osadzają się cienkie warstwy. Celem otrzymania wybranych tlenków „high - *k*", będących przedmiotem rozważań zawartych w bieżącej pracy, została wykorzystana metoda osadzania warstw atomowych (ang. atomic layer deposition, ALD). Szczegóły dotyczące technik i warunków wytwarzania cienkich warstw dielektrycznych zostały zawarte w Podrozdziale 3.3.

2.3 Optymalna warstwa izolująca

Rola tlenków dielektrycznych jest często niedoceniana w stosunku do tlenków półprzewodnikowych. Jest to jednak nieuzasadnione, ponieważ dielektryki pełnią niezwykle istotną funkcję z perspektywy działania struktur elektronicznych. Ich właściwości decydują o nagromadzeniu ładunków w przypowierzchniowej warstwie półprzewodnika. Istnienie defektów na międzywierzchni dielektryk/półprzewodnik, jak i wewnątrz warstwy izolującej ogranicza wydajność i niezawodność elementów elektronicznych, m. in. Zwiększając prąd upływu i obniżając ruchliwość nośników w kanale tranzystora. Tym samym wykonanie dobrej jakości warstwy izolującej często stanowi większe wyzwanie niż opracowanie warstwy kanału w strukturze tranzystorowej. Optymalny izolator wykorzystywany do konstrukcji elementów elektronicznych powinien charakteryzować się bardzo dobrymi właściwościami elektro-fizycznymi, czyli amorficzną strukturą, maksymalną gładkością, małym prądem upływu, dużą wytrzymałością dielektryczną, stosunkowo dużą wartością względnej przenikalności elektrycznej, małą ilością defektów, a także stabilnością w kontakcie z półprzewodnikiem i szeroką przerwą energetyczną[5,20, 121,123].

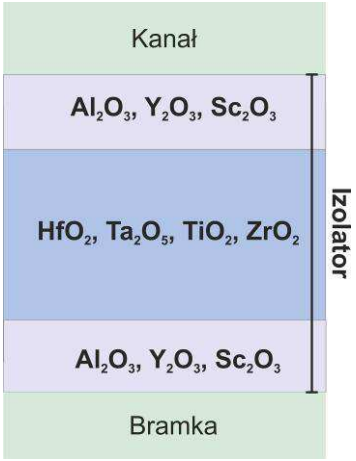
W konstrukcji większości elementów elektronicznych, w szczególności przezroczystych struktur, są wykorzystywane tlenkowe warstwy izolujące składające się z jednego materiału, jak np.: SiO_2, Al_2O_3, HfO_2, ZrO_2 czy Y_2O_3 (właściwości dielektryków zestawiono na Rys. 2. 3). Można wyróżnić dwie główne wady stosowania takiego rozwiązania. Po pierwsze, dielektryki, nawet wytwarzane w niskotemperaturowych procesach, często mają tendencję do krystalizowania[107,147,144].

Amorficzny izolator ma taką przewagę nad krystalicznym, że zapewnia gładką powierzchnię, która gwarantuje dobrze określone międzywierzchnie w strukturach elektronicznych, co wpływa na ruchliwość nośników ładunku elektrycznego w półprzewodniku (w kanale tranzystora). Ponadto użycie amorficznych warstw pozwala uniknąć problemów związanych z obecnością granic ziaren, które obniżają wydajność, wytrzymałość i niezawodność elementów elektronicznych, powodując zwiększony prąd upływu, lokalne obniżenie względnej przenikalności elektrycznej oraz zwiększoną wzajemną dyfuzję jonów i zanieczyszczeń między stykającymi się warstwami.[20,147] Drugą istotną wadą jest wspominana już odwrotna zależność stałej dielektrycznej i wytrzymałości dielektrycznej[134], pokazana na Rys. 2. 3. Tlenki o stosunkowo dużej wartości stałej dielektrycznej charakteryzują się zazwyczaj wąską przerwą energetyczną (wielkością związaną z wytrzymałością dielektryka na zastosowane pole elektryczne), a tlenki z szeroką przerwą energetyczną (z większą wytrzymałością dielektryczną) cechuje zazwyczaj relatywnie mała wartość stałej dielektrycznej. Większa wytrzymałość dielektryka oznacza większą krytyczną wartość zastosowanego pola elektrycznego, dla której następuje przebicie izolatora, czyli przepływ prądu przez izolator w strukturze elektronicznej. Reasumując powyższe właściwości tlenków „high - *k*", optymalny izolator powinien składać się z warstw kompozytowych zawierających więcej niż jeden materiał tlenkowy. Takie rozwiązanie oznacza konieczność stosowania wieloskładnikowych warstw, co powinno jednocześnie zapobiegać krystalizacji, zapewnić relatywnie dużą wartość względnej przenikalności elektrycznej i dużą wytrzymałość dielektryczną izolatora. Cel ten zostanie osiągnięty w niniejszej pracy, ponieważ w skład kompozytowego dielektryka wejdą zarówno tlenki o wysokiej stałej dielektrycznej, jak też takie o szerokiej przerwie energetycznej. Skład warstwy izolującej przedstawia schemat zaprezentowany na Rys. 2. 4.

Tlenki w postaci Al_2O_3, Y_2O_3, a także Sc_2O_3 powinny być stosowane w obszarach blisko międzywierzchni półprzewodnik-izolator czy metal-izolator, ponieważ posiadają szeroką przerwę energetyczną i ujemny ładunek efektywny[107]. Szeroka przerwa energetyczna pomaga zwiększyć wytrzymałość dielektryczną i zmniejszyć prąd upływu warstw izolujących. Natomiast ujemny ładunek efektywny w dielektryku pomaga w uzyskaniu dodatniej wartości napięcia progowego V_T w strukturach tranzystorowych z kanałem o elektronowym typie przewodnictwa elektrycznego, które jest bardzo pożądane, gdyż umożliwia prawidłowe funkcjonowanie elementów elektronicznych.

Natomiast tlenki w postaci HfO_2, Ta_2O_5, TiO_2 i ZrO_2 powinny być umieszczane w centralnej części izolatora, ponieważ są materiałami charakteryzującymi się większą polaryzowalnością, a tym samym większą wartością stałej dielektrycznej (jak pokazano na Rys. 2. 3). Stosunkowo duża wartość stałej dielektrycznej warstwy izolującej jest

konieczna do zastosowań w strukturach elektronicznych, co zostało wyjaśnione w poprzednim Podrozdziale. Jednakże, materiały te cechuje stosunkowo wąska przerwa energii wzbronionych, a w związku z tym stanowią mniejszą barierę dla przepływu nośników ładunku elektrycznego z półprzewodnika czy z metalu.

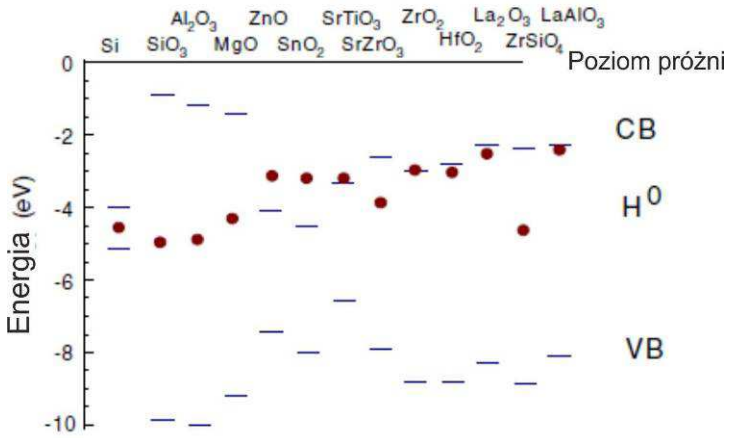


Rys. 2. 4 Przekrój poprzeczny warstwy kompozytowej stosowanej jako izolator w strukturze elektronicznej[135,136].

Cienkie warstwy tlenków o wysokiej stałej dielektrycznej są formowane często w niskotemperaturowych procesach wzrostu i poddawane dodatkowym procesom wygrzewania. W takich warunkach generowane są defekty wynikające z istnienia zaburzeń idealnej stechiometrii lub na skutek obecności zanieczyszczeń, na przykład w formie wodoru, rodzimych defektów takich jak luki (wakanse) tlenowe powstające w trakcie wzrostu lub zerwane wiązania atomowe powstające na skutek wygrzewania[137,138]. Poziomy energetyczne luk tlenowych wyznaczone dla HfO_2 i ZrO_2 znajdują się w pobliżu połowy przerwy energetycznej[139,140]. Pewną wadą tych dielektryków tlenkowych jest fakt, iż wykazują znaczące przewodnictwo jonowe związane z dyfuzją jonów tlenu[144].

Głównym źródłem wodoru jest używanie reagentów bogatych w ten pierwiastek w procesie wzrostu warstw tlenkowych. Powstaje pytanie, jak obecność wodoru wpływa na właściwości dielektryków. Wodór może występować jako składnik grup -OH. Jednak grupy te nie tworzą stanów pułapkowych położonych w obszarze przerwy energetycznej, więc są szkodliwe tylko wówczas, gdy wyzwoli się z nich jon wodoru. W większości tlenków „high - *k*" wodór występuje w roli płytkiego donora (poziomy wodoru położone są w pobliżu krawędzi pasma przewodnictwa) i może być źródłem dodatnich wartości ładunku efektywnego występującego w tych dielektrykach (jak wyjaśniono poniżej), natomiast w Al_2O_3, podobnie jak w SiO_2 jest głębokim donorem (poziomy wodoru położone są w połowie przerwy energetycznej), zgodnie z Rys. 2. 5. Poziomy wodoru w materiałach typu HfO_2, ZrO_2, TiO_2, Y_2O_3 w kontakcie z krzemem znajdują się powyżej

przerwy energetycznej krzemu. Atomy wodoru w takich strukturach mogą oddawać elektrony do półprzewodnika i wywoływać dodatni ładunek efektywny w izolatorze[137]. Natomiast poziomy wodoru w Al_2O_3 są położone poniżej przerwy energetycznej Si. Wówczas wodór jest źródłem ujemnych wartości ładunku efektywnego, ponieważ przyjmuje elektrony przepływające z półprzewodnika[137].



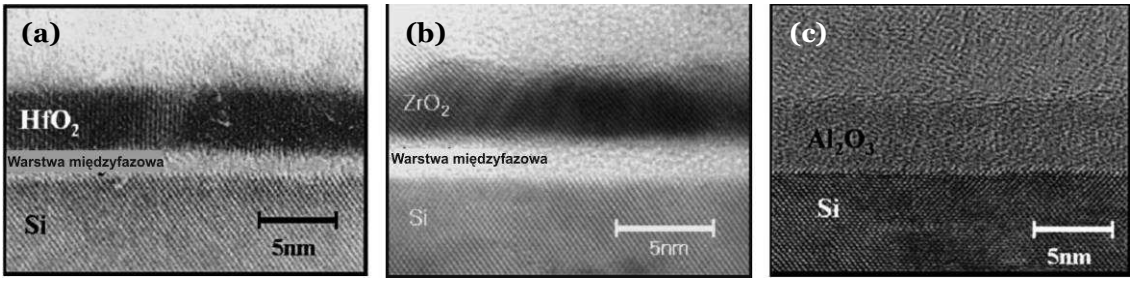
Rys. 2. 5 Poziomy energetyczne wodoru (H^0) w dielektrykach „high - *k*" w odniesieniu do półprzewodnika w postaci krzemu, Si. Wartości poziomów energetycznych względem poziomu próżni zostały uzyskane przy użyciu eksperymentalnych wartości powinowactwa elektronowego, czyli energii krawędzi pasma przewodnictwa poniżej poziomu próżni. CB – pasmo przewodnictwa, VB – pasmo walencyjne[137,141].

Występowanie defektów w dielektryku może wywoływać pojawienie się stanów energetycznych w obszarze przerwy energetycznej, co skutkuje zmniejszeniem energii ekscytacji. Wówczas przejścia elektronowe zachodzą pomiędzy pasmem walencyjnym i tymi dodatkowymi, pustymi stanami energetycznymi, a wartości przerwy energii wzbronionych okazują się mniejsze niż raportowane dla materiałów pozbawionych defektów[138].

Ponadto materiały dielektryczne stosowane jako izolatory muszą spełniać dwa ważne kryteria[142,143]. Powinny być stabilne w kontakcie z półprzewodnikiem i stanowić odpowiednią barierę dla przepływu ładunków elektrycznych z półprzewodnika do izolatora[147].

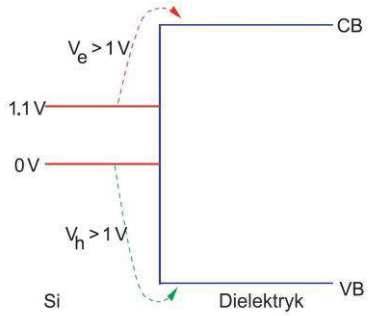
Stabilność w kontakcie z półprzewodnikiem oznacza, iż warstwy dielektryczne nie mogą reagować z materiałami półprzewodnikowymi i muszą tworzyć z nimi wysokiej jakości międzywierzchnie[144]. Granica dielektryk/półprzewodnik powinna być gładka, dobrze określona oraz pozbawiona defektów w postaci zanieczyszczeń czy dodatkowych międzywarstw. Badania demonstrują, iż dwutlenek hafnu i dwutlenek cyrkonu mają tendencję do krystalizacji nawet w niskich temperaturach wzrostu. Ponadto tworzą amorficzne międzyfazowe warstwy w kontakcie z półprzewodnikiem (zarówno z krzemem[145] jak i z ZnO[146]), zgodnie z Rys. 2. 6. Tlenek glinu występujący

w fazie amorficznej (Rys. 2. 6) nie wykazuje podobnych skłonności, ale wyłącznie dla warstw dielektrycznych wykonanych w niskich temperaturach wzrostu (300°C) metodą osadzania warstw atomowych[145,146]. Powyższe rozważania sugerują także, iż w celu zapewnienia wysokiej jakości międzywierzchni w strukturach elektronicznych z izolatorem kompozytowym w obszarach blisko międzywierzchni półprzewodnik/izolator oraz metal/izolator warto stosować Al_2O_3. Takie rozwiązanie zostało zaproponowane w ramach niniejszej rozprawy.



Rys. 2. 6 Przekroje poprzeczne warstw dielektrycznych: **(a)** HfO_2, **(b)** ZrO_2, **(c)** Al_2O_3 osadzonych na podłożach krzemowych metodą osadzania warstw atomowych (ALD) wykonane transmisyjnym mikroskopem elektronowym (ang. transmission electron microscopy, TEM)[145].

Szeroka przerwa energetyczna w izolatorach jest wymagana do uzyskania bariery potencjału w paśmie przewodnictwa i w paśmie walencyjnym (ang. band offset) o wartości powyżej 1 eV w odniesieniu do półprzewodnika (np. ZnO, Si, GaAs), jak przedstawiono na Rys. 2. 7.



Rys. 2. 7 Schemat bariery potencjału (ang. band offset) w paśmie przewodnictwa (CB) i w paśmie walencyjnym (CV) dla nośników ładunku elektrycznego pozwalającej ograniczyć przedostawanie się nośników ładunku elektrycznego (e – elektronów, h – dziur) z półprzewodnika (np.: krzemu, Si) do dielektryka[121].

Taka minimalna wartość bariery potencjału jest konieczna, aby zapobiec przedostawaniu się nośników ładunku elektrycznego (zarówno elektronów jak i dziur) z półprzewodnika do izolatora. Tylko w taki sposób dobrane struktury zapewnią dostatecznie małe prądy upływu niezbędne do prawidłowego funkcjonowania elementów elektronicznych[5,123]. W Tab. 2. 1 zestawiono obliczone wartości „band offset" w paśmie przewodnictwa (dla elektronów) dla wybranych warstw dielektrycznych w relacji z różnymi półprzewodnikami[5,147].

Tab. 2. 1 Obliczone bariery potencjału w paśmie przewodnictwa (dla elektronów) dla wybranych warstw dielektrycznych w odniesieniu do różnych półprzewodników[144,148].

	HfO_2	**ZrO_2**	$HfSiO_4$	La_2O_3 Y_2O_3 Sc_2O_3	SiO_2	**Al_2O_3**	$PbTiO_3$	Ta_2O_5
Si	**1.48**	**1.4**	**2.03**	**2.36**	**3.2**	**2.6**	**0.6**	**0.4**
Ge	1.68	1.63	2.2	2.56	3.3	2.8	0.85	0.65
AlP	0.65	0.68	1.12	1.53	2.08	1.7		-0.3
GaP	0.77	0.73	1.3	1.65	2.4	1.9		-0.25
InP	1.74	1.64	2.3	2.6	3.54	2.9		0.66
AlAs	1.05	1.0	1.6	1.9	2.7	2.2		0
GaAs	1.51	1.42	2.1	2.4	3.3	2.7	0.58	0.44
InAs	2.48	2.44	3.0	3.35	4.1	3.6		1.46
AlSb	1.05	0.98	1.6	1.9	2.77	2.2		0
GaSb	1.58	1.53	2.12	2.46	3.25	2.7	0.74	0.55
InSb	2.18	2.14	2.7	3.06	3.8	3.3		1.16
AlN	-1.5	-1.5	-1.05	-0.64	-0.1	-0.5		-2.5
GaN	1.09	1.1	1.57	1.97	2.56	2.16	0.4	0.1
InN	2.9	3.0	3.4	3.8	4.3	4.0		2.0
SiC 3*C*	1.65	1.49	2.27	2.53	3.62	2.98		0.51
SiC 6H	1.07	0.94	1.66	1.94	2.95	2.35	0.6	-0.05
ZnO	**2.2**	**2.2**	**2.7**	**3.1**	**3.7**	**3.6**		

Warstwy dielektryczne w postaci Al_2O_3, HfO_2, ZrO_2 (z wyłączeniem TiO_2) charakteryzują się barierami potencjału w paśmie przewodnictwa o wartości powyżej 2 eV w odniesieniu do ZnO i powyżej 1.4 eV do Si i GaAs. TiO_2, ze względu na wąską przerwę energetyczną (~ 3.5 eV), nie wykazuje wymaganych wartości barier potencjału w kontakcie z półprzewodnikiem. Właściwości wymienionych struktur będą analizowane w dalszej części rozprawy w Rozdziale 4.

W części eksperymentalnej niniejszej pracy zostanie przedstawiona szczegółowa analiza procesów wzrostu oraz właściwości materiałów dielektrycznych składających się z tlenku glinu (Al_2O_3), dwutlenku hafnu (HfO_2), dwutlenku cyrkonu (ZrO_2), dwutlenku tytanu (TiO_2) lub ich warstw kompozytowych, otrzymanych przy użyciu metody osadzania warstw atomowych, w celu opracowania optymalnej warstwy izolującej.

Rozdział 3

Osadzanie warstw atomowych (ALD)

3.1 Wprowadzenie

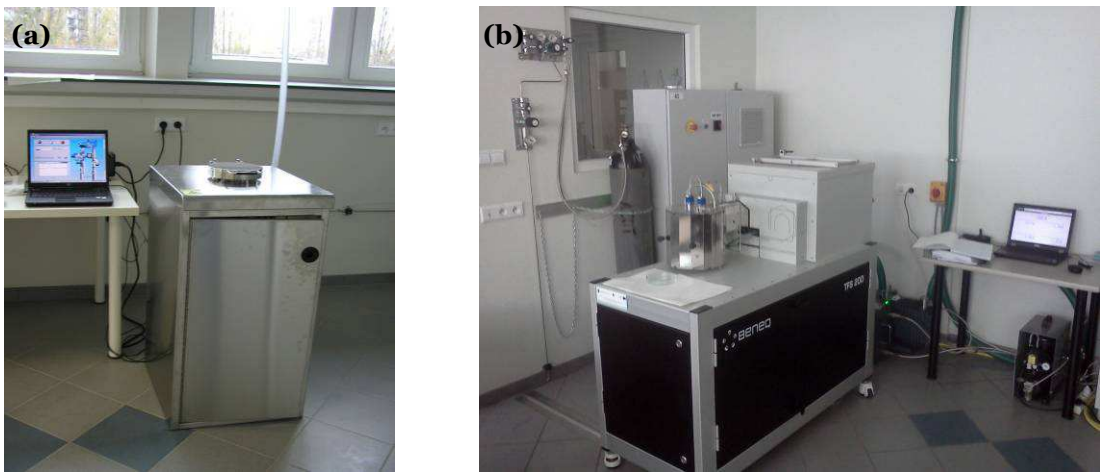
Rewolucyjny postęp w miniaturyzacji i wprowadzenie do produkcji trzech nowych generacji układów scalonych w standardach 45 nm, 32 nm oraz najnowszym 22 nm stało się możliwe dzięki wykorzystaniu technologii osadzania cienkich warstw do wytwarzania tlenków izolacyjnych[125,149]. Metoda ALD, jak podano we Wstępie, została wprowadzona w latach siedemdziesiątych przez doktora Tuomo Suntolę w Finlandii celem poprawienia jakości warstw siarczku cynku i warstw izolujących w postaci tlenku glinu używanych w wyświetlaczach elektroluminescencyjnych[17,18]. Technologia ta zapewnia jednorodne pokrycie dużych powierzchni, kontrolowany wzrost w skali nanometrowej, osadzanie warstw w niskiej temperaturze. Wspomniane właściwości techniki osadzania cienkich warstw sprawiają, iż bardzo dobrze nadaje się ona do osadzania przezroczystych, izolujących oraz półprzewodnikowych warstw do produkcji urządzeń elektronicznych.

3.2 Charakterystyka metody ALD

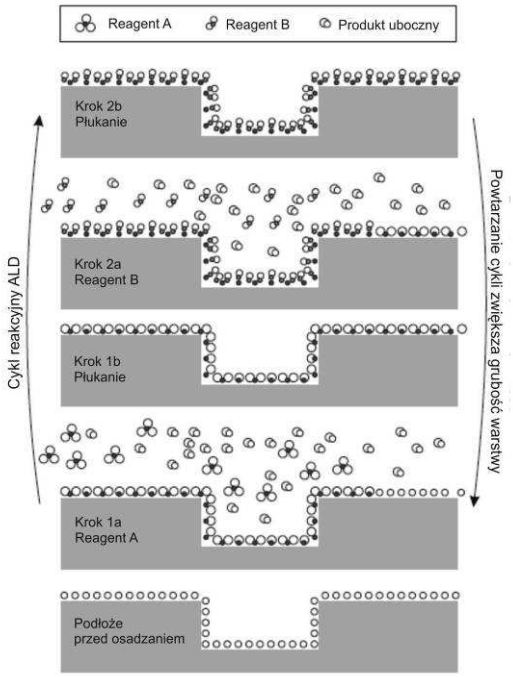
W prezentowanej pracy wykorzystano metodę osadzania warstw atomowych w celu otrzymania warstw dielektrycznych (Al_2O_3, HfO_2, ZrO_2, a także TiO_2) i półprzewodnikowych (ZnO) pełniących kluczowe funkcje w elementach elektronicznych. Osadzania tych warstw przeprowadziłam w warunkach próżni (10^{-3} Tora) w dwóch reaktorach ALD: Savannah-100 firmy Ultratech /Cambridge NanoTech oraz TFS 200 firmy Beneq, które pokazane są na Rys. 3. 1.

Technika ALD jest odmianą metody chemicznego osadzania z fazy pary (ang. Chemical Vapor Deposition, CVD) i polega na naprzemiennym podawaniu gazowych reagentów (zwanych prekursorami) do komory reakcyjnej[17,150]. W komorze na podłożu w wyniku reakcji chemicznej jest osadzana warstwa żądanego materiału. Osadzanie materiału odbywa się w cyklach, z których każdy składa się z czterech etapów, zgodnie z Rys. 3. 2: podawanie pierwszego prekursora, płukanie, podawanie drugiego prekursora, płukanie. Po każdym podaniu prekursora następuje „płukanie" czyli

przedmuchiwanie komory gazem obojętnym, aby usunąć nieprzereagowane resztki prekursora i produkty uboczne reakcji chemicznych. Dzięki sekwencyjności podawania reagentów proces ALD jest powierzchniowy, tzn. nie zachodzi w objętości komory reakcyjnej. Skutkiem tego można stosować bardzo reaktywne prekursory o dużej prężności par i otrzymywać warstwy w niskich temperaturach < 300°C. W systemie ALD warstwy mogą powstawać na skutek reakcji syntezy, pojedynczej lub podwójnej wymiany chemicznej, w zależności od rodzaju zastosowanych prekursorów.

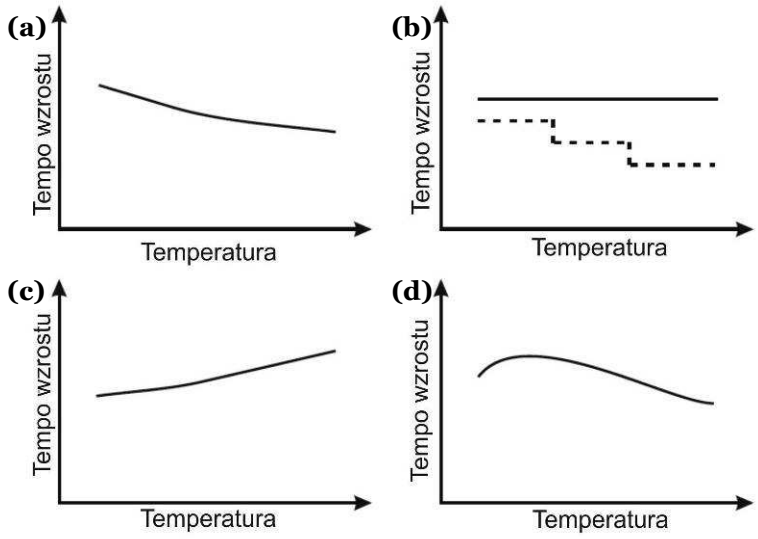


Rys. 3. 1 (a) Reaktor Savannah-100 wyprodukowany przez firmę Ultratech/Cambridge NanoTech i **(b)** reaktor TSF 200 wyprodukowany przez firmę Beneq wykorzystane do przeprowadzenia procesów osadzania ALD warstw dielektrycznych i półprzewodnikowych, będących przedmiotem analiz w bieżącej pracy.



Rys. 3. 2 Schemat przebiegu reakcyjnego cyklu w procesie ALD[158].

Technologia ALD pozwala w kontrolowany sposób otrzymywać warstwy monokrystaliczne, polikrystaliczne lub amorficzne. Kontrola wzrostu polega na możliwości sterowania parametrami technologicznymi takimi jak temperatura podłoża, czas pulsu prekursora, czas płukania po każdym prekursorze, temperatura prekursora, ilość cykli. Ponadto, metoda ALD umożliwia jednorodne pokrycie podłóż także o rozbudowanej (trójwymiarowej) powierzchni, zgodnie z Rys. 3. 2. Charakterystyczną cechą procesów ALD jest występowanie nasycenia powierzchniowego reakcji chemicznych. Dawka prekursora powinna być wystarczająco duża, aby reakcja zachodziła na całej powierzchni podłoża ze stałą, maksymalną szybkością. Tempo wzrostu (szybkość reakcji) jest definiowane jako przyrost grubości warstwy w jednym cyklu. Kluczowym parametrem w technice ALD jest temperatura wzrostu, która umożliwia kontrolowanie termodynamiki reakcji chemicznych za pomocą monitorowania tempa wzrostu dla danej warstwy. Jest to możliwe, ponieważ szybkość reakcji chemicznych zachodzących w procesie silnie zależy od temperatury wzrostu, możliwe rodzaje zależności przedstawiono na Rys. 3. 3.



Rys. 3. 3 Schematy zależności tempa wzrostu (przyrostu grubości warstwy w jednym cyklu) od temperatury podłoża w tak zwanym oknie ALD (czyli zakresie temperatur, w których proces spełnia kryteria wzrostu ALD): **(a)** tempo wzrostu zmniejsza się wraz ze wzrostem temperatury, **(b)** tempo wzrostu jest stałe w pewnych zakresach temperatur, **(c)** tempo wzrostu zwiększa się wraz ze wzrostem temperatury, **(d)** tempo wzrostu osiąga maksymalną wartość i spada wraz ze wzrostem temperatury[151,158].

Powyższe właściwości sprawiają, iż proces wzrostu ALD jest samoograniczający się, a wydajność reakcji powierzchniowych czyli tempo wzrostu i struktura cienkich warstw zależą od temperatury i rodzaju podłoża oraz prekursorów i reaktora, zastosowanych podczas wzrostu. Ponieważ grubość warstw tlenkowych (np.: izolujących) stosowanych w komercyjnych elementach elektronicznych, w wielu przypadkach, spadła do kilku nanometrów, dlatego główna wada ALD czyli stosunkowo wolne tempo wzrostu, nie

jest tutaj istotna. Ponadto może być ona rekompensowana przez możliwość osadzania warstw na podłożach o dużych powierzchniach[18].

Metoda osadzania warstw atomowych jest coraz szerzej stosowana do wytwarzania struktur elektronicznych ze względu na jej unikatowe właściwości[150]:

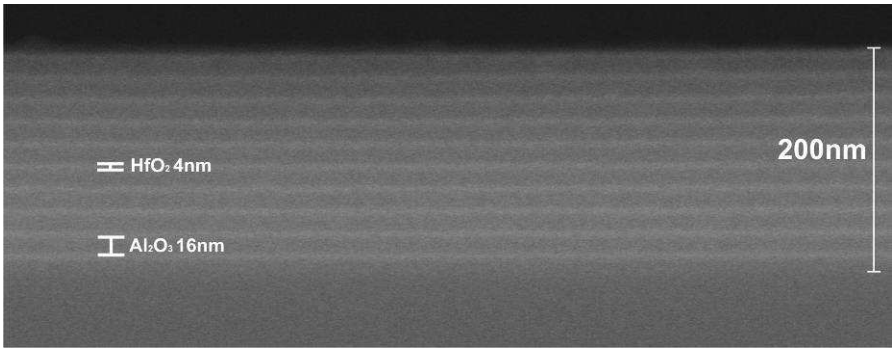
1. Samoograniczający proces wzrostu. Grubość warstwy zależy jedynie od ilości cykli, co pozwala na łatwą i dokładną kontrolę procesu wzrostu nawet na dużych powierzchniach.
2. Sekwencyjność podawania prekursorów. Kontakt prekursorów w procesie ALD następuje dopiero na powierzchni podłoża, co eliminuje reakcje w fazie gazowej, dzięki czemu można otrzymywać wysokiej jakości warstwy w niskich temperaturach przy użyciu bardzo reaktywnych prekursorów.
3. Szeroki zakres temperaturowy pozwala na tworzenie warstw w różnych temperaturach, przy maksymalnym wykorzystaniu właściwości prekursorów.
4. Niskie koszty procesu ALD (niska cena reaktorów i prekursorów w odniesieniu do innych metod otrzymywania cienkich warstw).

3.3 Otrzymywanie cienkich warstw dielektrycznych

Tlenki dielektryczne wykorzystywane w konstrukcji elementów elektronicznych jako izolatory są otrzymywane za pomocą różnych metod osadzania cienkich warstw: chemicznego osadzania z fazy pary (ang. chemical vapor deposition, CVD)[152], epitaksji z wiązki molekularnej (ang. molecular beam epitaxy, MBE)[153], rozpylania magnetronowego przy częstotliwości radiowej (ang. radio frequency magnetron sputtering)[154] oraz osadzania warstw atomowych (ALD)[155]. Warstwy „high - *k*" wykonywane są często w temperaturach z zakresu 300 - 600°C. Najpopularniejszymi technikami wzrostu na skutek możliwości osadzania jednorodnych warstw izolujących w niższych temperaturach są ALD (temperatury wzrostu z zakresu 110 - 200°C)[156] i rozpylanie magnetronowe (temperatura pokojowa)[157].

Warstwy ALD charakteryzują się bardzo dobrymi właściwościami dielektrycznymi i najlepszą jakością powierzchni spośród izolatorów wytwarzanych przy użyciu innych metod[40,107,123]. Fakty te, a także gwarancja uzyskiwania gęsto upakowanych warstw o małej koncentracji defektów przy jednoczesnej kontroli grubości w skali nanometrowej (Rys. 3. 4) oraz niskie koszty procesu ALD zmotywowały wiele grup naukowych na świecie (także grupę, w której wykonana została bieżąca praca) do pracy nad osadzaniem tą techniką materiałów o wysokiej

stałej dielektrycznej do zastosowań w urządzeniach elektronicznych (ostatnia publikacja przeglądowa V. Miikkulainen i współpracowników[158]).



Rys. 3. 4 Zdjęcie przekroju poprzecznego 200 nanometrowej warstwy kompozytowej w postaci nanolaminatów składającej się z materiałów dielektrycznych Al_2O_3:HfO_2 otrzymanych metodą ALD na podłożu krzemowym. Grubości warstw Al_2O_3 oraz HfO_2 wynosiły odpowiednio 16 i 4 nm. Zdjęcie uzyskano przy użyciu skaningowego mikroskopu elektronowego (SEM). Nanolaminaty zostały wykonane w ramach niniejszej rozprawy doktorskiej, celem zaprezentowania możliwości łatwego kontrolowania grubości warstw tlenkowych w skali nanometrowej oraz bardzo dobrej powtarzalności procesów wzrostu ALD.

W procesach wzrostu testowano zarówno organiczne, jak i nieorganiczne prekursory[162,159]. Większość grup koncentruje swoje badania na aspektach związanych głównie ze wzrostem warstw[160], stosuje wyższe temperatury osadzania (znacznie powyżej 100°C)[145,161,162,163] i/lub stosuje dodatkowe procesy wygrzewania (300 - 800°C) po procesach wzrostu[145,156,161,162]. Podsumowanie powyższego przeglądu literaturowego zostało zestawione w Tab. 3. 1.

Tab. 3. 1 Zestawienie metod i warunków osadzania warstw dielektrycznych wykorzystywanych w konstrukcji elementów elektronicznych jako izolatory.

Rodzaj warstwy izolującej	**Metoda osadzania**	**Temperatura wzrostu (T_g)**	**Warunki wygrzewania**	**Numer Referencji**
HfO_2, HfO_2 - Al_2O_3	CVD	300, 350 °C	425˚C, 600°C w O_2, 600°C w N_2	152
HfO_2	MBE	200-500˚C	500˚C w Ar/O_2	153
HfO_2	ALD	180-600˚C	-	160
ZrO_2, Al_2O_3, wielowarstwy	ALD	110-200˚C	400˚C	156
Al_2O_3	ALD	150°C	300˚C - 60 min w O_2	161
HfO_2, Al_2O_3 – TiO_2, HfO_2 - TiO_2	ALD	500, 300°C	700˚C, 900˚C w N_2	155
Al_2O_3, HfO_2, ZrO_2, Al_2O_3/HfO_2, Al_2O_3/ZrO_2	ALD	300°C	800˚C - 10 s w N_2	145
HfO_2	ALD	170-300°C	-	163
HfO_2, HfAlO	rozpylanie magnetronowe	Temperatura pokojowa	-	157
Al_2O_3 – TiO_2	rozpylanie magnetronowe	Temperatura pokojowa	-	40

W bieżącej pracy w większości procesów ALD temperatura wzrostu izolatorów została ograniczona do wartości poniżej 100°C. Takie warunki pozwalają na wykorzystywanie tych warstw w obszarze „przezroczystej i elastycznej elektroniki" (patrz Rozdział 1). Badania naukowe w pierwszym etapie dotyczyły optymalizacji parametrów wzrostu i składu warstwy izolującej, a następnie zostały skupione na zastosowaniu ich w elementach elektronicznych, szczególnie w dziedzinie „przezroczystej elektroniki". Osiągnięcie tego celu wymaga przeprowadzenia optymalizacji procesu wytwarzania wszystkich składników elementów elektronicznych, nie tylko warstw izolujących, ale także półprzewodnikowych w bardzo niskiej temperaturze. Warto także podkreślić, iż wszystkie stosowane parametry wzrostu (opisane w dalszej części pracy) warstw tlenkowych (temperatury podłoża, temperatury prekursorów, czasy podawania prekursorów, czasy płukania komory reakcyjnej, ilości cykli) są wynikiem szeregu procesów optymalizacyjnych przeprowadzonych w ramach bieżącej rozprawy doktorskiej.

Warstwy dielektryczne zostały wytworzone metodą osadzania warstw atomowych w niskiej temperaturze. Szkło, szkło kwarcowe (SiO_2), krzem typu *n* (*n*-Si), arsenek galu typu *p* (*p*-GaAs) wykorzystywano jako podłoża, które przed osadzaniem poddano procesowi oczyszczania w płuczce ultradźwiękowej z użyciem rozpuszczalników (kolejno trichloroetylenu, acetonu i izopropanolu) oraz wody dejonizowanej. W procesie ALD zostały zastosowane następujące prekursory:

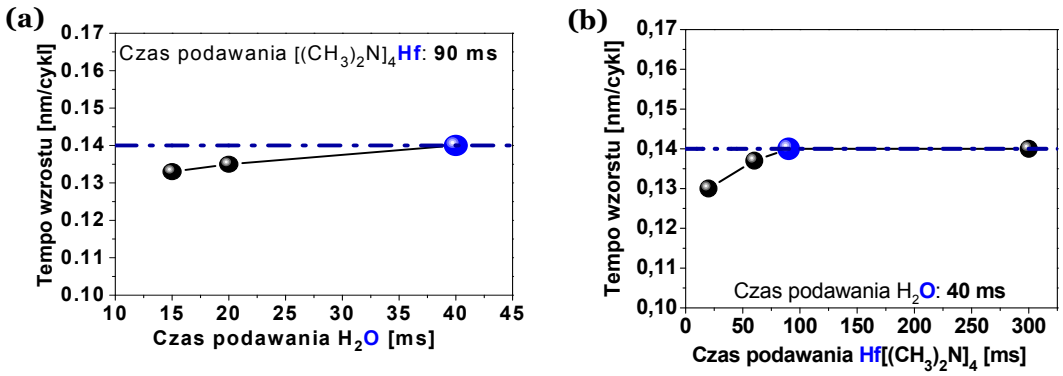
- tetrakis(dimetylamido)hafnium(IV)-TDMAH jako prekursor hafnowy
- tetrakis(dimetyloamido)zirconium(IV)-TDMAZ jako prekursor cyrkonowy,
- trimetylaluminum - TMA jako prekursor glinowy,
- chlorek tytanu jako prekursor tytanowy
- woda dejonizowana jako prekursor tlenowy.

Dielektryki „high - *k*" zostały otrzymane w reakcjach chemicznych podwójnej wymiany:

$$Hf[(CH_3)_2N]_4+2H_2O \rightarrow HfO_2+4HN(CH_3)_2$$
$$2Al(CH_3)_3+3H_2O \rightarrow Al_2O_3+6CH_4$$
$$Zr[(CH_3)_2N]_4+2H_2O \rightarrow ZrO_2+4HN(CH_3)_2$$
$$TiCl_4 + 2H_2O \rightarrow TiO_2 + 4HCl$$

przy niskiej temperaturze podłoża (T_g) z zakresu 60 - 350°C oraz sekwencyjnych pulsów prekursora metalowego i tlenowego odseparowanych od siebie okresami płukania komory reakcyjnej gazem neutralnym o czasie trwania około 10 sekund. Taka długość płukania pozwala dokładnie usunąć nieprzereagowane cząsteczki prekursora oraz produkty uboczne reakcji chemicznych z komory reaktora. W ten sposób czas

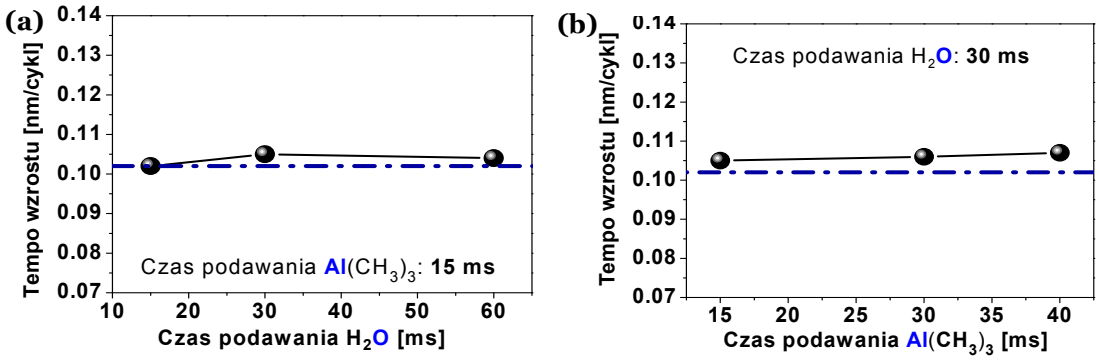
trwania kompletnego cyklu ALD dla warstw dielektrycznych wynosi około 20 s. Do płukania pomiędzy kolejnymi dozami prekursorów stosowano gaz neutralny, jakim jest azot, N_2 o wysokiej czystości – 99.9999 %. Źródła reagentów podgrzewane są do temperatur bliskich temperaturom topnienia używanych reagentów, co pozwala na uwalnianie cząsteczek podgrzanego materiału. Prekursor hafnowy i cyrkonowy występują w stanie stałym i wymagają podgrzania do temperatury 80°C. Pozostałe reagenty są w stanie ciekłym i nie potrzebują grzania. Optymalne czasy podawania (dozy) prekursorów wybrane z zakresu 10 - 200 ms zapewniają samoograniczające i jednorodne osadzanie warstw dielektrycznych. Dozy prekursora hafnowego i cyrkonowego powinny być dwukrotnie dłuższe niż dozy prekursora tlenowego, aby w zadanej temperaturze wzrostu reakcja chemiczna zachodziła na całej powierzchni podłoża ze stałą, maksymalną szybkością. Fakt ten potwierdzają, wyznaczone w ramach niniejszej rozprawy, wykresy tempa wzrostu od czasu trwania pulsu danego prekursora sporządzone na przykładzie dwutlenku hafnu osadzonego na podłożu krzemowym i pokazane na Rys. 3. 5.



Rys. 3. 5 Tempo wzrostu w funkcji czasu trwania dozy **(a)** prekursora tlenowego (H_2O) **(b)** prekursora hafnowego (TDMAH) przy zachowaniu stałych wartości pozostałych parametrów wzrostu dla warstw HfO_2 o grubości 40 nm wykonanych na podłożu krzemowym w temperaturze wynoszącej 135°C. Maksymalny tempo wzrostu wynosi 0.14 nm na cykl.

Z kolei szybkość reakcji chemicznych, w następstwie których powstają warstwy Al_2O_3 i TiO_2 słabo zależy od czasu trwania pulsów prekursorów, co przedstawiono na wykresach wyznaczonego tempa wzrostu w funkcji czasu pulsu danego reagenta przygotowanych dla tlenku glinu osadzonego na podłożu krzemowym (Rys. 3. 6).

Dla warstw materiałów „high - *k*" zbadano wpływ temperatury podłoża na szybkość reakcji chemicznych zachodzących w jednym cyklu procesu ALD. W Tab. 3. 2 zamieszczono wartości tempa wzrostu osiągnięte dla warstw dielektrycznych o grubości około 150 nm wyhodowanych na podłożu krzemowym w wybranych temperaturach 200, 150 i 85°C.



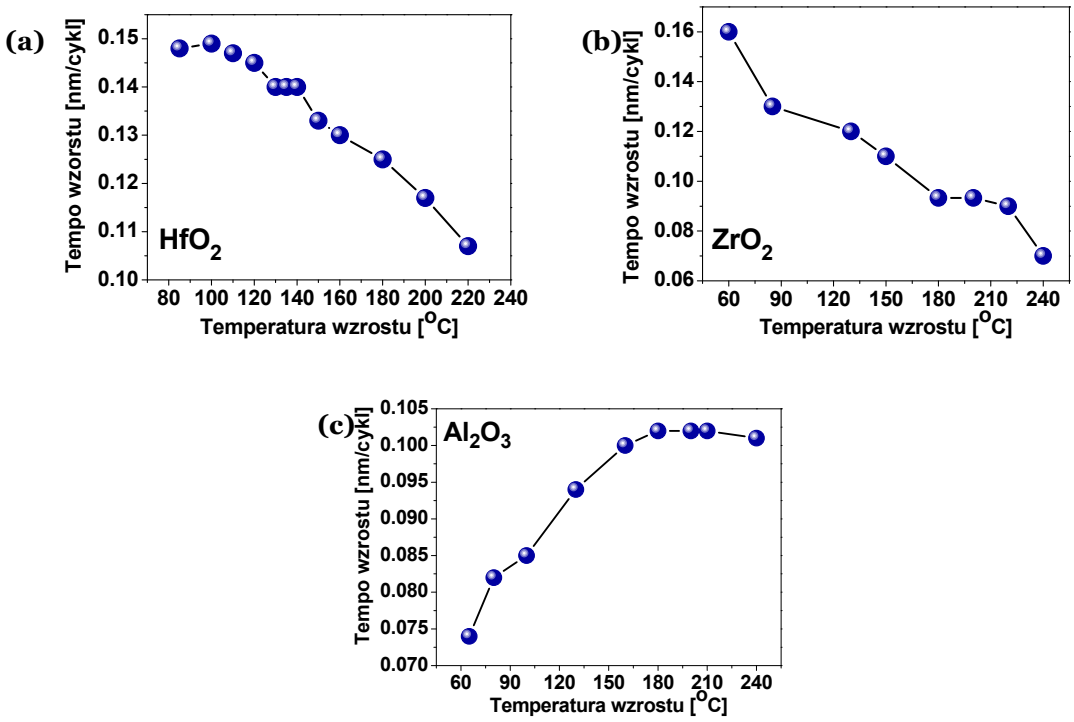
Rys. 3. 6 Tempo wzrostu w funkcji czasu trwania dozy **(a)** prekursora tlenowego (H_2O) **(b)** prekursora glinowego (TMA) przy zachowaniu stałych wartości pozostałych parametrów wzrostu dla warstw Al_2O_3 o grubości 50 nm wykonanych na podłożu krzemowym w temperaturze wynoszącej 200°C. Tempo wzrostu wynosi około 0.10 nm na cykl.

Wykresy korelacji tempa wzrostu i temperatury procesu ALD (zamieszczone na Rys. 3. 7) sporządzono dla próbek o grubości 30 – 50 nm osadzonych na podłożu krzemowym w zakresie temperatur 80 - 220°C dla HfO_2, 60 - 240°C dla ZrO_2, 60 - 240°C dla Al_2O_3, szczegóły procesów wzrostu ALD dla TiO_2 opisano w innej pracy grupy technologicznej, w której była realizowana niniejsza rozprawa doktorska[164].

Tab. 3. 2 Wartości tempa wzrostu dla warstw HfO_2, ZrO_2, Al_2O_3 i TiO_2 o grubości około 150 nm osadzonych na podłożu krzemowym w wybranych temperaturach 200, 150 i 85°C. Parametry wzrostu serii próbek dla danego materiału różniły się tylko temperaturą procesu[58,135,136,198].

	HfO_2	ZrO_2	Al_2O_3	TiO_2
Temperatura wzrostu [°C]	**Tempo wzrostu [nm/cykl]**			
200	0.11	0.09	0.10	0.05
150	0.13	0.11	0.09	0.06
85	0.15	0.13	0.08	0.07

Rys. 3. 7 i Tab. 3. 2 przedstawiają zależności tempa wzrostu od temperatury, w której warstwy danego dielektryka zostały wykonane. Zgodnie z informacjami zamieszczonymi w poprzednim Podrozdziale potwierdza się fakt, iż wydajność reakcji powierzchniowych czyli tempo wzrostu cienkich warstw tlenkowych zależy od temperatury wzrostu oraz właściwości fizyko-chemicznych prekursorów zastosowanych podczas procesu ALD. Bowiem z łatwością można dostrzec, że tempo wzrostu dla dwutlenku hafnu, dwutlenku cyrkonu oraz dwutlenku tytanu zmniejsza się wraz ze wzrostem temperatury. Powodem takiej zależności jest najprawdopodobniej zmniejszanie gęstości reaktywnych cząstek na powierzchni podłoża wraz ze wzrostem temperatury procesu. Typowym przykładem takich cząstek są grupy hydroksylowe (-OH) obecne na powierzchni warstwy tlenku po każdym cyklu ALD oraz na powierzchni podłoża krzemowego zawierającego bardzo cienką warstwę dwutlenku krzemu (patrz Rys. 4. 14 i Rys. 4. 15 w Rozdziale 4)[150].



Rys. 3. 7 Tempo wzrostu w funkcji temperatury podłoża dla warstw **(a)** HfO_2 o grubości 40 nm **(b)** ZrO_2 o grubości 30 nm **(c)** Al_2O_3 o grubości 50 nm osadzonych na podłożu krzemowym. Parametry wzrostu serii próbek dla danego materiału różniły się tylko temperaturą procesu[165].

Natomiast dla tlenku glinu widać odwrotną relację, wraz z podwyższaniem temperatury procesu zwiększa się szybkość reakcji przebiegających na podłożu w jednym cyklu ALD. W tym przypadku podwyższenie temperatury powoduje zwiększenie szybkości reakcji, ponieważ wzrasta energia kinetyczna reagujących cząstek (czyli ich szybkość oraz częstość zderzeń między nimi)[150,158], zatem dla reakcji chemicznej zachodzącej pomiędzy TMA (prekursorem glinowym) a wodą dejonizowaną (prekursorem tlenowym) rodzaj zastosowanego podłoża, a ściślej jego powierzchnia mają mniejsze znaczenie. Ponadto nie zaobserwowano znaczących zmian tempa wzrostu ze wzrostem grubości warstwy (a tym samym ilości cykli).

W większości kolejnych procesów ALD temperatura wzrostu warstw dielektrycznych do zastosowań jako izolatory została ograniczona do wartości poniżej 100°C, ze względu na właściwości tych tlenków (omówione w kolejnych Rozdziałach) oraz zamiar osadzania ich na przezroczystych, elastycznych i wrażliwych termicznie podłożach. Typowe tempo wzrostu wynosiło wówczas około 0.15 nm na cykl dla HfO_2, około 0.13 nm na cykl dla ZrO_2, około 0.08 nm na cykl dla Al_2O_3 i około 0.07 nm na cykl dla TiO_2. Warto także podkreślić, iż cienkie warstwy dielektryczne wytwarzane w takim niskotemperaturowym reżimie metodą osadzania warstwa atomowych charakteryzują

się opornością większą od 10^{10} Ω cm, zatem z powodzeniem mogą być stosowane jako warstwy izolujące w półprzewodnikowych elementach elektronicznych.

3.4 Otrzymywanie cienkich warstw półprzewodnikowych

Przezroczystym tlenkiem półprzewodnikowym wykorzystanym w konstrukcji cienkowarstwowych elementów elektronicznych w niniejszej pracy jest tlenek cynku. ZnO, ze względu na swoje właściwości przewodzące i szeroką przerwę energii wzbronionych od ponad dekady jest intensywnie badanym materiałem do zastosowań w obszarze „przezroczystej elektroniki", co zostało szczegółowo omówione w Rozdziale 1. Główną zaletą użycia ZnO jest możliwość otrzymywania dobrej jakości warstw tego materiału półprzewodnikowego o w relatywnie niskich temperaturach (< 200˚C) na wrażliwych termicznie podłożach, takich jak amorficzne szkło czy plastik. Metodami otrzymywania cienkich warstw tlenków półprzewodnikowych, które zapewniają wymagane warunki wzrostu są rozpylanie magnetronowe[26,39,40,166] oraz ALD[73,64,167,168]. Stosowanie pierwszej z nich powoduje konieczność przeprowadzenia dodatkowych procesów wygrzewania, aby uzyskać odpowiednie właściwości elektryczne warstw.

W celu uzyskania warstw tlenku cynku analizowanych w bieżącej pracy wykorzystano technikę ALD. Optymalizacja technologicznych parametrów wzrostu ZnO została opisana szczegółowo w wielu wcześniejszych publikacjach[64,74,75], a także w ostatniej przeglądowej pracy naszego zespołu badawczego[169]. Zarówno w przypadku tlenku cynku, jak i tlenków o wysokiej stałej dielektrycznej zostały opracowane niskotemperaturowe procesy ALD. Warstwy ZnO osadzono w temperaturze w zakresie od 80 do 130˚C z wykorzystaniem:

- dietylocynku - DEZ jako prekursora cynkowego
- wody dejonizowanej - H_2O lub roztworu wody amoniakalnej (20 % NH_3 w H_2O) jako prekursora tlenowego.

Szkło, szkło kwarcowe (SiO_2), krzem typu *n* (*n*-Si) użyto jako podłóż, które przed osadzaniem poddano, tak samo jak w przypadku otrzymywania tlenków „high - *k*", procesowi oczyszczania w płuczce ultradźwiękowej z wykorzystaniem rozpuszczalników (kolejno trichloroetylenu, acetonu i izopropanolu) oraz wody dejonizowanej. Prekursory utrzymywane były w temperaturze pokojowej. W trakcie procesu ALD zachodziła między nimi reakcja podwójnej wymiany:

$$Zn(C_2H_5)_2 + H_2O \rightarrow ZnO + 2C_2H_6$$
lub
$$Zn(C_2H_5)_2 + NH_3 \cdot H_2O \rightarrow ZnO + 2C_2H_6 + NH_3.$$

Warstwy ZnO zostały otrzymane przy zastosowaniu sekwencyjnych pulsów prekursora tlenowego i metaloorganicznego oddzielonych od siebie okresami płukania komory reakcyjnej gazem neutralnym według poniższych parametrów:

- czas podawania H_2O lub $NH_3 \cdot H_2O$ do komory reakcyjnej– 15 ms,
- czas płukania komory gazem neutralnym – 20 s,
- czas podawania DEZ – 60 ms,
- czas płukania gazem neutralnym – 8 s.

Do płukania pomiędzy kolejnymi dozami prekursorów stosowano gaz neutralny, jakim jest azot, N_2 o wysokiej czystości – 99.9999 %.

W Tab. 3. 3 i Tab. 3. 4 zestawiono wartości tempa wzrostu uzyskane dla warstw tlenku cynku o grubości około 100 i 40 nm otrzymanych na podłożu krzemowym w wybranych temperaturach z zakresu 80 - 130°C. Przedstawione wyniki zostały otrzymane dla ZnO wyhodowanego przy użyciu wody dejonizowanej (Tab. 3. 3) lub roztworu wody amoniakalnej (Tab. 3. 4) jako prekursora tlenowego.

Tab. 3. 3 Wartości tempa wzrostu uzyskane dla warstw ZnO o grubości około 100 i 40 nm osadzonych na podłożu krzemowym w wybranych temperaturach 130, 100 i 80°C przy użyciu wody dejonizowanej jako prekursora tlenowego. Parametry wzrostu serii próbek dla danego materiału o zadanej grubości różniły się tylko temperaturą procesu[198].

	ZnO Grubość: ~ 100 nm	**ZnO** Grubość: ~ 40 nm
Temperatura wzrostu [°C]	**Tempo wzrostu [nm/cykl]**	
130	0.17	0.17
100	0.16	0.16
80	0.13	0.13

Tab. 3. 4 Wartości tempa wzrostu uzyskane dla warstw ZnO o grubości około 100 i 40 nm osadzonych na podłożu krzemowym w wybranych temperaturach 100 i 80°C przy użyciu roztworu wody amoniakalnej jako prekursora tlenowego. Parametry wzrostu serii próbek dla danego materiału o zadanej grubości różniły się tylko temperaturą procesu.

	ZnO Grubość: ~ 100 nm	**ZnO** Grubość: ~ 40 nm
Temperatura wzrostu [°C]	**Tempo wzrostu [nm/cykl]**	
100	0.135	0.14
80	0.12	0.11

W obu przypadkach nie zaobserwowano znaczących zmian tempa wzrostu wraz ze wzrostem grubości warstwy (a tym samym ilości cykli zastosowanych w procesie ALD). Natomiast dla wyższych temperatur procesu reakcje chemiczne przebiegające na podłożu, w rezultacie których powstaje warstwa, zachodzą szybciej niż w niższych temperaturach. Ponadto łatwo można zauważyć, iż stosowanie wody dejonizowanej jako prekursora tlenowego powoduje zwiększenie tempa wzrostu warstw tlenku cynku.

Typowe tempo wzrostu dla ZnO osadzonego w temperaturze 100°C wynosi około 0.16 nm na cykl przy użyciu wody dejonizowanej i około 0.14 nm na cykl przy użyciu roztworu wody amoniakalnej.

Warto także podkreślić, iż cienkie warstwy ZnO wytwarzane w takim niskotemperaturowym reżimie (poniżej 200˚C) metodą osadzania warstwa atomowych charakteryzują się polikrystaliczną strukturą, a także bardzo dobrymi właściwościami elektrycznymi. Oporność warstw półprzewodnikowych bez intencjonalnego domieszkowania wynosi od 10^{2} do 10^{-2} Ω cm, w zależności od zastosowanych parametrów wzrostu (temperatura wzrostu, ilość cykli). Typowa koncentracja wolnych elektronów w takich polikrystalicznych warstwach tlenku cynku zawiera się w przedziale $10^{15} – 10^{18}$ cm^{-3}, a ich ruchliwość osiąga wartość około 20 $cm^{2} V^{-1} s^{-1}$ w temperaturze pokojowej. Stosowanie w procesach wzrostu roztworu wody amoniakalnej zamiast dejonizowanej zmniejsza koncentrację wolnych elektronów w tlenku cynku do poniżej 15 cm^{-3}, co przekłada się na zmniejszenie rezystywności do około 10^{3} Ω cm. Szczegółowy opis właściwości elektrycznych warstw półprzewodnikowych ZnO został zamieszczony w Podrozdziale 5.2.

Rozdział 4

Charakteryzacja warstw dielektrycznych

4.1 Wprowadzenie

Przedmiotem niniejszej rozprawy doktorskiej jest optymalizacja parametrów technologicznych otrzymywania cienkich warstw dielektrycznych czyli tlenków binarnych: dwutlenku hafnu (HfO_2), tlenku glinu (Al_2O_3) dwutlenku cyrkonu (ZrO_2) oraz dwutlenku tytanu (TiO_2), a także ich warstw kompozytowych $Al_2O_3/HfO_2/Al_2O_3$ oraz $Al_2O_3/ZrO_2/HfO_2/Al_2O_3$ do zastosowań w elementach elektronicznych jako izolatory. W tym celu została przeprowadzona charakteryzacja właściwości strukturalnych, morfologicznych i elektrycznych dielektryków otrzymanych techniką osadzania warstw atomowych. Badania właściwości elektrycznych zostały uzyskane poprzez pomiar i analizę parametrów testowych elementów elektronicznych, które wykorzystują w swojej konstrukcji izolatory w postaci tlenków o wysokiej stałej dielektrycznej i półprzewodniki takie jak krzem (Si), arsenek galu (GaAs) lub tlenek cynku (ZnO), a także, we współpracy z innymi jednostkami naukowymi, grafen[6,7,8], Si[9], węglik krzemu (SiC)[10], azotek galu (GaN)[11], struktury GaN/AlGaN[12]. Wytwarzane proste struktury testowe pozwoliły na analizę właściwości badanych materiałów dielektrycznych w interakcji z podłożami, na których były one osadzone. W celu przeprowadzenia powyższej analizy wykorzystano około 500 próbek, otrzymywanych przeze mnie w procesach technologicznych.

Warto podreślić, iż optymalny izolator (opisany w Podrozdziale 2.3) powinien charakteryzować się powierzchnią atomowo gładką, strukturą amorficzną i szeroką przerwą energetyczną, zapewniającą dużą barierę dla nośników ładunku elektrycznego, gdyż tylko takie warstwy wykazują dużą wytrzymałość dielektryczną, mały prąd upływu i relatywnie dużą wartość względnej przenikalności elektrycznej[20]. Oprócz wyżej wymienionych cech izolatora, wymaganych do zastosowań praktycznych w elektronice, niezbędna jest także dobrze określona międzywierzchnia izolator/półprzewodnik, którą łatwo można osiągnąć poprzez osadzenie amorficznej i gładkiej warstwy dielektryka na powierzchni półprzewodnika.

W 2000 roku J. Robertson dokonał przeglądu kandydatów do zastosowań jako tlenki izolujące (Al_2O_3, ZrO_2, HfO_2, SrO, MgO, La_2O_3, TiO_2)[5,121,124]. Niestety, jak podkreślono w tej pracy, wartość stałej dielektrycznej zmienia się przeciwnie do

szerokości przerwy energetycznej. Dlatego optymalnym rozwiązaniem jest wykorzystywanie dwóch lub większej liczby materiałów dielektrycznych, tworzących warstwy kompozytowe, które powinny poprawić wydajność elementów elektronicznych. Materiały charakteryzujące się szerszą przerwą energetyczną (Al_2O_3, Y_2O_3, Sc_2O_3) są pożądane blisko międzywierzchni izolator/półprzewodnik (np. kanał lub bramka w tranzystorach), ponieważ przyczynią się do zwiększenia wytrzymałości dielektrycznej oraz tłumienia prądu upływu. Zaś materiały z relatywnie większą stałą dielektryczną i węższą przerwą energetyczną powinny być stosowane w centralnej części dielektryka (HfO_2, Ta_2O_5, TiO_2, ZrO_2), jak pokazano na Rys. 2. 4.



Rys. 4. 1 Schematy przekrojów poprzecznych i opis składu warstw kompozytowych **(a)** $Al_2O_3/HfO_2/Al_2O_3$, określane jako AHA oraz **(b)** $Al_2O_3/ZrO_2/HfO_2/Al_2O_3$, określane jako AZHA otrzymywanych metodą osadzania warstw atomowych do zastosowań jako izolator w strukturze elektronicznej w ramach bieżącej rozprawy.

Skład warstw kompozytowych opisanych w bieżącej rozprawie (patrz Rys. 4. 1) został dobrany zgodnie z tymi zaleceniami, z uwzględnieniem faktu, iż HfO_2 i ZrO_2 mają tendencję do tworzenia dodatkowych międzyfazowych warstw w kontakcie z podłożem (półprzewodnikiem) w przeciwieństwie do Al_2O_3. W centralnej części izolatora zastosowano dwutlenek hafnu lub dwutlenek hafnu i cyrkonu stanowiący 80 – 90 % całej warstwy, zaś w pobliżu międzywierzchni izolator/półprzewodnik wykorzystano tlenek glinu (10 – 20 % całej warstwy). Techniką ALD otrzymano warstwy kompozytowe $Al_2O_3/HfO_2/Al_2O_3$, określane jako AHA oraz $Al_2O_3/ZrO_2/HfO_2/Al_2O_3$, określane jako AZHA gwarantujące relatywnie większą wartość względnej przenikalności elektrycznej niż Al_2O_3 oraz lepszą barierę dla przepływu nośników ładunku elektrycznego z półprzewodnika niż HfO_2 i ZrO_2.

4.2 Metody charakteryzacji

W celu zgromadzenia wyników badań przedstawionych w niniejszej rozprawie przeprowadziłam charakteryzację właściwości strukturalnych, morfologicznych, optycznych i elektrycznych warstw dielektrycznych (Al_2O_3, HfO_2, ZrO_2, a także TiO_2) oraz półprzewodnikowych (ZnO), które otrzymałam w **systemie ALD**. Kompleksową

charakteryzację wykonałam z wykorzystaniem poniżej wymienionych metod badawczych.

Morfologię powierzchni badałam przy użyciu **mikroskopu sił atomowych**[170] (ang. Atomic Force Microscope, AFM) Bruker Dimension Icon z wykorzystaniem modu „PeakForce Tapping" i sond azotkowo-krzemowych, wyposażonych w ostre igły (promień końcówki 2 nm). Tryb pomiarowy „PeakForce Tapping" jest techniką obrazowania topografii powierzchni opartą na bezpośrednim monitorowaniu sił oddziaływania pomiędzy sondą a powierzchnią badanej próbki. W odróżnieniu od trybu kontaktowego i przerywanego kontaktu, tryb ten znacząco zmniejsza siłę, a tym samym powierzchnię oddziaływania sondy z próbką, poprawiając tym samym rozdzielczość w płaszczyźnie XY skanowanego obrazu i jest mniej destruktywny dla sondy oraz badanej próbki. Powierzchnia skanowania analizowanych próbek wynosiła 2 na 2 μm oraz 10 na 10 μm. Jakość powierzchni warstw tlenkowych określiłam za pomocą wartości średniej kwadratowej (ang. Root Mean Square) chropowatości i oznaczanej w niniejszej rozprawie jako RMS. Wartość ta została wyznaczona z pomiarów wysokości AFM z powierzchni skanowania wynoszącej 10 na 10 μm. Parametr RMS jest wyrażony jako:

(4. 1)
$$RMS = \sqrt{\frac{\sum_{i=1}^{N} Z_i^2}{N}},$$

gdzie N jest liczbą punktów pomiarowych, zaś Z_i – mierzoną wartością wysokości w danym punkcie.

Wytrzymałość elektryczną oraz jednorodność cienkich warstw dielektrycznych analizowałam wykorzystując tryb TUNA (ang. Tuneling AFM). TUNA używa modu kontaktowego i przewodzących sond pokrytych platyną wyposażonych w igły o promieniu końcówki wynoszącej 20 nm. Tryb ten bada zjawisko tunelowania nośników ładunku elektrycznego, w wyniku którego następuje przepływ prądu pomiędzy powierzchnią próbki (cienkiej warstwy) a sondą przy zastosowanym stałym napięciu. Badania te służą do lokalizowania uszkodzeń elektrycznych warstw dielektrycznych, polimerów lub innych materiałów i pozwalają rejestrować bardzo małe wartości prądu elektrycznego przepływające przez cienkie warstwy rzędu pA.

Charakteryzację strukturalną wykonano za pomocą **dyfrakcji rentgenowskiej**[171] (ang. X-ray diffraction, XRD) wykorzystując dyfraktometr X'Pert MRD (ang. Materials Research Diffractometer) wyposażony w lampę rentgenowską z anodą miedzianą, hybrydowy dwuodbiciowy monochromator i detektor PIXcel. Identyfikację fazową związków tlenkowych przeprowadziłam w oparciu o bazę danych struktur krystalicznych - PDF2. Piki w widmach dyfrakcyjnych od stalowego stolika, do

którego przymocowane były mierzone próbki, zostały oznaczone jako „bg". Rozmiar ziaren (krystalitów) w cienkich warstwach ZnO (R) obliczyłam wykorzystując wyniki pomiarów XRD oraz wzór Scherrera:

(4. 2) $$R = \frac{0.9 * \lambda}{\beta \cos\theta},$$

gdzie β jest szerokością połówkową piku (szerokość refleksu w połowie jego wysokości przy danej wartości kąta θ) uzyskanego z pomiaru dyfrakcji rentgenowskiej, λ - długością fali padającej na próbkę o wartości 0.154 nm.

Właściwości strukturalne warstw tlenkowych zostały także zbadane **transmisyjnym mikroskopem elektronowym** (ang. Transmission electron microscope, TEM) FEI Titan Cubed 80 - 300 wykorzystującym napięcie przyspieszające wiązkę o wartości 300 kV. Próbki do pomiarów zostały przygotowane w systemie FIB/SEM Helios-Nanolab. TEM pozwala na odwzorowania sieci krystalicznej z rozdzielczością 100 pm w trybie obrazowania wysokorozdzielczego (HRTEM) oraz 150 pm w trybie skaningowym (STEM). Możliwe jest też badanie składu atomowego próbki za pomocą **spektroskopii promieniowania rentgenowskiego z dyspersją energii** (ang. Energy-dispersive X-ray spectroscopy, EDX).

Grubość warstw zmierzyłam za pomocą **spektroskopowego reflektometru** Nanocalc2000. **Optyczną transmisję** cienkich warstw w temperaturze pokojowej zbadałam korzystając ze spektrometru Solar CM2203 wyposażonego w lampę ksenonową (Xe), która umożliwia pobudzenie długością fali z zakresu: 260 – 820 nm.

Zdjęcia przekrojów poprzecznych i powierzchni warstw oraz struktur na podłożach krzemowych zostały wykonane za pomocą **skaningowego mikroskopu elektronowego**[172] (ang. Scanning Electron Microscope, SEM) Hitachi SU-70 przy użyciu detektora elektronów wtórnych (SE, secondary electron) oraz detektora elektronów wstecznie rozproszonych (BSE, backscattered electron). W badaniach wykorzystano napięcie przyspieszające wiązkę o wartości 15 kV.

Do analizy składu chemicznego warstw i struktur tlenkowych w funkcji głębokości użyto **spektroskopii masowej jonów wtórnych**[173] (ang. Secondary Ion Mass Spectroscopy, SIMS). Metoda ta polega na bombardowaniu wiązką jonów pierwotnych powierzchni próbki (warstwy) i wybijaniu z niej neutralnych atomów, cząsteczek i jonów (tzw. jonów wtórnych). Wybijane jony są następnie analizowane przez spektrometr masowy i dostarczają informacji o składzie chemicznym badanej próbki. W pomiarach SIMS wykorzystano układ CAMECA IMS6F z wiązką jonów pierwotnych Cs^+ o energii 5.5 eV i gęstości prądu 10^{-3} A/cm^2.

Parametry elektryczne warstw dielektrycznych badałam z wykorzystaniem struktur typu **metal-tlenek-półprzewodnik** w konfiguracji kondensatora płaskiego

(opisane w Podrozdziale 1.4)[72]. Tlenki o wysokiej stałej dielektrycznej osadziłam na podłożach półprzewodnikowych – Si, GaAs i SiO_2/ZnO (warstwy ZnO wykonano w temperaturze 100˚C i 130˚C także metodą ALD). Następnie struktury testowe o powierzchni z zakresu 0.04 - 0.09 cm^2 pokryto warstwą tytan - złoto (10 nm Ti/40 nm Au) w procesie napylania z wykorzystaniem specjalnie zaprojektowanego do tego celu, w ramach nieniejszej rozprawy, zestawu masek mechanicznych. **Charakteryzację pojemnościowo-napięciową** (C – V) przy częstotliwościach 1 MHz lub 4 MHz oraz **prądowo-napięciową** (I - V) przeprowadziłam za pomocą elektrometrów 4275A LCR Hewlett-Packard oraz Keithley 2601A, 236. Metaliczne elektrody (bramki kondensatorów) zostały wykonane także z aluminium (500 nm) metodą reaktywnego rozpylania magnetronowego (urządzenie PlasmaLab Oxford System 400) w Instytucie Mikroelektroniki i Optoelektroniki Politechniki Warszawskiej. Warstwy metalu naparowano stosując maski mechaniczne o powierzchni 0.00049 cm^2. W pomiarach charakterystyk I - V tych struktur zastosowano urządzenie firmy Keithley 4200 wyposażone w stanowisko ostrzowe firmy SUSS PM8 (Instytut Mikroelektroniki i Optoelektroniki Politechniki Warszawskiej). Opracowanie dobrej jakości warstw izolujących umożliwiło wykonanie cienkowarstwowych struktur tranzystorowych (opisanych w Podrozdziale 1.4) na bazie ZnO otrzymywanych na przezroczystym podłożu. W tych elementach elektronicznych metaliczne elektrody pełniące funkcję źródła i drenu wykonano jako warstwę tytan - złoto (3 nm Ti/10 nm Au) w procesie napylania z wykorzystaniem specjalnie zaprojektowanego do tego celu (w ramach bieżącej rozprawy) zestawu masek mechanicznych. **Pomiary elektryczne tranzystorów** przeprowadziłam za pomocą miernika Keithley 2636A. Wszystkie badania testowanych elementów elektronicznych zostały przeprowadzone w temperaturze pokojowej. Pomiary elektryczne analizowanych struktur pozwoliły określić wartości m. in. względnej przenikalności elektrycznej, jednostkowej pojemności elektrycznej i ładunku efektycznego dielektryka (tlenku) z wykorzystaniem wartości pojemności kondensatora płaskiego w stanie akumulacji, omówionych w Podrozdziale 1.4 i 2.2, a także prądu upływu i wytrzymałości dielektrycznej badanych tlenków. Natężenie prądu upływu określa prąd przepływający przez warstwę izolującą, w tym przypadku, pomiędzy elektrodą metalową a półprzewodnikiem. Wytrzymałość dielektryczna jest największą wartością natężenia pola elektrycznego, jaka może istnieć w izolatorze bez powodowania przebicia elektrycznego czyli uszkodzenia warstwy izolującej. Napięcie elektryczne, przy którym zachodzi to zjawisko, nosi nazwę napięcia przebicia. W celu łatwiejszego porównywania właściwości izolujących warstw tlenkowych w bieżącej pracy parametry te są wyrażane odpowiednio jako gęstość prądu w A/cm^2 i wytrzymałość dielektryczną w MV/cm. Technologia otrzymywania warstw

izolujących o wysokiej stałej dielektrycznej została również wykorzystana w konstrukcji struktur tranzystorowych na bazie grafenu we współpracy z Instytutem Technologii Materiału Elektronicznych (ITME). Pomiary parametrów elektrycznych tych elementów zostały wykonane w ITME i na Uniwersytecie Warszawskim.

Do wyznaczenia koncentracji nośników i ich ruchliwości w warstwach półprzewodnikowych w temperaturze pokojowej zastosowałam **pomiary efektu Halla**[174] w układzie van der Pauwa, zgodnie ze wzorem (1. 2). Badaniom poddałam warstwy tlenkowe wykonane na amorficznym podłożu kwarcowym o powierzchni 1 x 1 cm^2. Kontakty omowe (10 nm Ti/40 nm Au) do warstw ZnO wykonano w procesie napylania. W pomiarach efektu Halla zastosowałam układ pomiarowy PhysTech RH2035 z oprogramowaniem wyposażony w magnes trwały o polu $B = 0.426$ T umożliwiający pomiary próbek o oporze elektrycznym mniejszym niż $10^8\,\Omega$ oraz o koncentracji nośników z zakresu $10^{15} – 10^{21}$ cm^{-3}.

Warstwy dielektryczne zostały zbadane także za pomocą **elipsometru spektroskopowego** firmy Sentech w Instytucie Mikroelektroniki i Optoelektroniki Politechniki Warszawskiej. Pomiary wykonano przy kącie padania fali elektromagnetycznej wynoszącym 70° i w zakresie długości fali λ od 190 do 730 nm. Odpowiada to energii fotonów od 6.5 do 1.7 eV. Przyjęty model zakładał występowanie ciągłych warstw dielektrycznych. Właściwości optyczne modelowane były za pomocą funkcji Tauc-Lorentza[175,176] zastosowanej w oprogramowaniu elipsometru, która opisana jest wyrażeniami:

(4. 3)
$$\varepsilon_2(E) = \begin{cases} \dfrac{AE_0C\left(E-E_g\right)^2}{E\left(\left(E^2-E_g^2\right)^2+C^2E^2\right)}, \left(E > E_g\right) \\ 0, \left(E < E_g\right) \end{cases},$$

(4. 4)
$$\varepsilon_1(E) = \varepsilon_\infty + \frac{2}{\pi} P \int_{E_g}^{\infty} \frac{\xi\varepsilon_2(\xi)}{\xi^2 - E^2} d\xi\,,$$

gdzie, ε_1 i ε_2 to rzeczywista i urojona część funkcji dielektrycznej, E_g – przerwa energetyczna, E – energia fotonów, P – wartość główna całki, A, C, E_o, ε_∞ – parametry modelu.

Na podstawie pomiarów elipsometrycznych wyznaczono wartości współczynnika załamania i ekstynkcji w zależności od długości fali (energii fotonów). Wykorzystując powyższe zależności określiłam wartości współczynników załamania dla wybranych

długości fali oraz obliczyłam wartości przerw energetycznych badanych warstw dielektrycznych.

4.3 Badania morfologii powierzchni i struktury krystalicznej

Celem wyboru najkorzystniejszej warstwy dielektrycznej z punktu widzenia zastosowań w strukturach elektronicznych, należało zbadać wpływ różnych parametrów technologicznych procesu ALD na właściwości strukturalne dielektryków. Proces osadzania warstw atomowych jest wieloparametryczny, dlatego eksperyment został tak zaplanowany, aby zbadać wybrane parametry (temperaturę wzrostu i grubość warstw), które mogą mieć największe znaczenie dla uzyskiwanych właściwości warstw dielektrycznych. Analizowano warstwy o grubości z zakresu 30 – 430 nm wykonane w temperaturach z zakresu 60 - 250˚C. Pozostałe parametry technologiczne, do których należą czasy podawania prekursorów, czasy płukania itp. (opisane w Rozdziale 3) były jednakowe w każdym procesie otrzymywania danego materiału dielektrycznego.

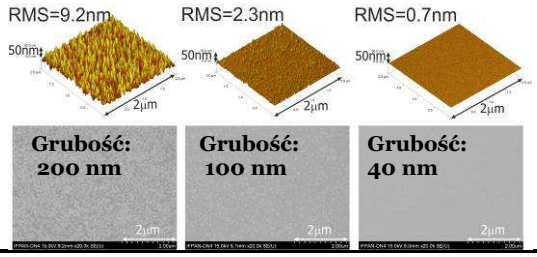
W pierwszym etapie pracy zostały przeprowadzone badania morfologii powierzchni w zależności od temperatury wzrostu (Tg) i grubości analizowanych warstw tlenkowych za pomocą mikroskopów SEM i AFM. Badane dielektryki zostały osadzone na podłożach krzemowych. Powierzchnia skanowania mikroskopu AFM wynosiła 2 na 2 μm, zaś obrazy SEM wykonano w skali 2 μm lub 1 μm. Jakość powierzchni przedstawiona na skanach z mikroskopu AFM opisano poprzez wyznaczone wartości średniej chropowatości RMS. Przekroje poprzeczne badanych warstw wykonano mikroskopem SEM w skali 400 nm.

Na podstawie pomiarów AFM i SEM zawartych w Tab. 4. 1 można stwierdzić, iż w przypadku warstw ZrO_2 i HfO_2 chropowatość powierzchni silnie zwiększa się wraz ze wzrostem grubości, zmierzona wartość RMS zwiększa się od poniżej 1 nm dla bardzo cienkich 40 nanometrowych warstw do około 10 nm dla warstw o grubości 200 nm. Dla warstw Al_2O_3 i TiO_2 nie zaobserwowano występowania tak znaczących zmian jakości powierzchni w zależności od grubości warstw dielektrycznych, RMS nie przekracza 1 nm. Tab. 4. 2 przedstawia wykresy zależności wartości średniej chropowatości powierzchni RMS od temperatury wzrostu warstw dielektrycznych ZrO_2, Al_2O_3 i HfO_2 o grubości około 45 nm.

Tab. 4. 1 Obrazy AFM i SEM oraz wyniki pomiarów wartości RMS dla powierzchni warstw dielektrycznych **(a)** ZrO_2, **(b)** Al_2O_3, **(c)** HfO_2, a także **(d)** TiO_2 o różnych grubościach z zakresu 40 – 430 nm. Warstwy zostały otrzymane na Si w procesach ALD przeprowadzonych odpowiednio w wybranych temperaturach 85, 135, 200, 85˚C[58,135,136,165,198].

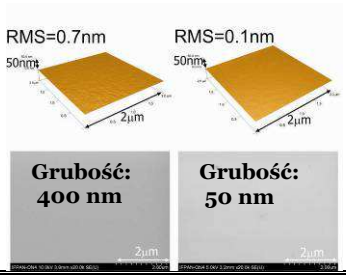
(a) ZrO_2

Temperatura wzrostu: 85˚C



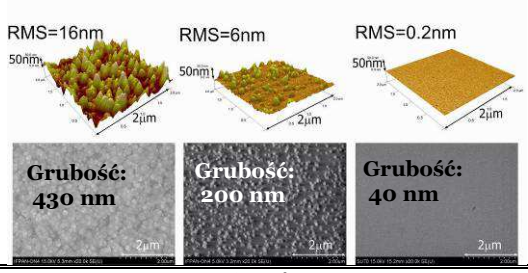
(b) Al_2O_3

Temperatura wzrostu: 200˚C



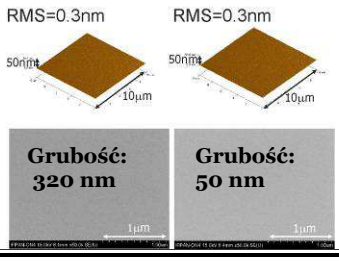
(c) HfO_2

Temperatura wzrostu: 135˚C

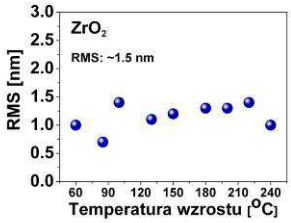
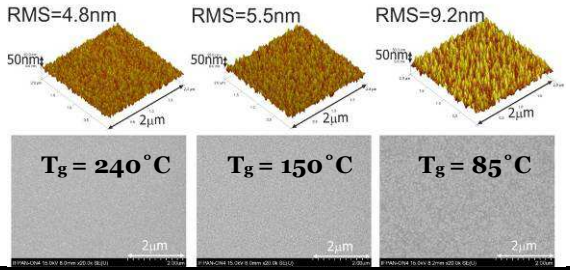
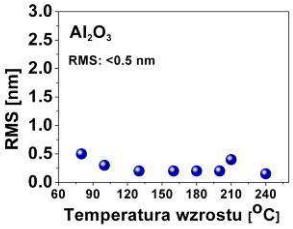
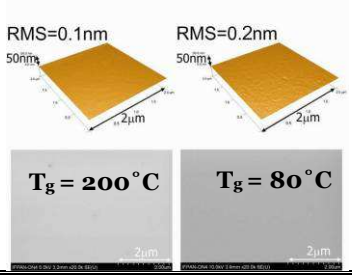
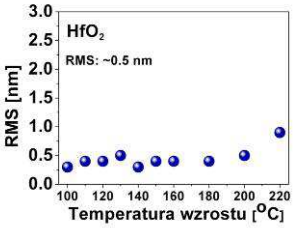
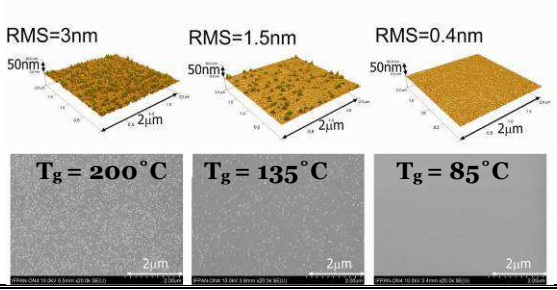
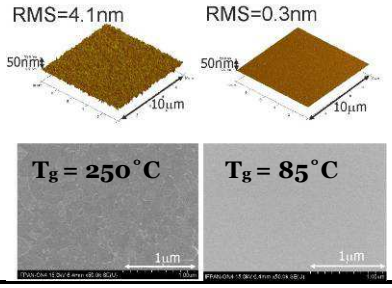


(d) TiO_2

Temperatura wzrostu: 85˚C



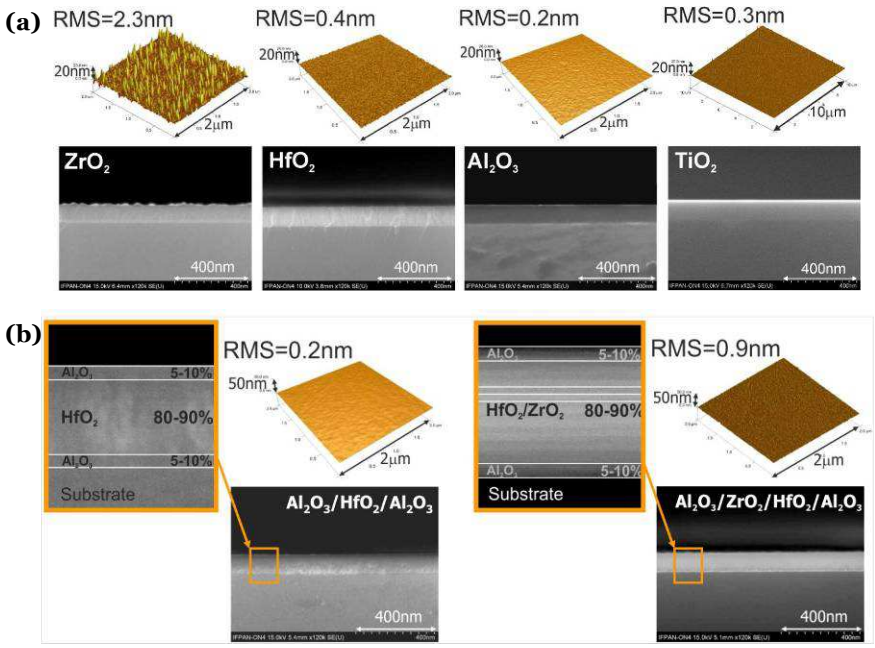
Tab. 4. 2 Wykresy zależności wartości średniej chropowatości powierzchni (RMS) od temperatury wzrostu warstw dielektrycznych **(a)** ZrO_2, **(b)** Al_2O_3 i **(c)** HfO_2 o grubości około 45 nm (lewa strona). Obrazy AFM i SEM oraz wyniki pomiarów wartości RMS dla powierzchni warstw dielektrycznych **(a)** ZrO_2, **(b)** Al_2O_3, **(c)** HfO_2, a także **(d)** TiO_2 odpowiednio o grubości 200, 50, 100, 100 nm, wykonane w różnych temperaturach z zakresu 85 - 250˚C (prawa strona). Wszystkie warstwy dielektryczne zostały otrzymane w procesie ALD na Si[58,135,136,165,198].

<table>
<tr><th colspan="2">(a) ZrO_2</th></tr>
<tr><td>Grubość: ~ 45 nm</td><td>Grubość: ~ 200 nm</td></tr>
<tr><td>
</td><td>
</td></tr>
<tr><th colspan="2">(b) Al_2O_3</th></tr>
<tr><td>Grubość: ~ 45 nm</td><td>Grubość: ~ 50 nm</td></tr>
<tr><td>
</td><td>
</td></tr>
<tr><th colspan="2">(c) HfO_2</th></tr>
<tr><td>Grubość: ~ 45 nm</td><td>Grubość: ~ 100 nm</td></tr>
<tr><td>
</td><td>
</td></tr>
<tr><th colspan="2">(d) TiO_2</th></tr>
<tr><td colspan="2">Grubość: ~ 100 nm</td></tr>
<tr><td colspan="2">
</td></tr>
</table>

Na podstawie tych wyników można stwierdzić, iż największą chropowatością powierzchni charakteryzują się warstwy dwutlenku cyrkonu, RMS wynosi około 1.5 nm, najgładszą powierzchnię wykazuje tlenek glinu, RMS – poniżej 0.5 nm. W Tab. 4. 2 zamieszczono również obrazy z mikroskopów przedstawiające topografię powierzchni badanych warstw dielektrycznych ZrO_2, Al_2O_3, HfO_2, a także TiO_2 otrzymanych metodą ALD w różnych temperaturach z zakresu 85 - 250˚C przy stałej grubości warstwy dla danego materiału. Rozpatrując morfologię powierzchni badanych warstw zauważono, iż chropowatość mierzona parametrem RMS dla ZrO_2 i Al_2O_3 zmniejsza się dwukrotnie w wyższych temperaturach osadzania (> 200˚C), odwrotnie niż dla HfO_2 i TiO_2, gdzie zmniejsza się ponad dziesięciokrotnie dla warstw wykonanych w niskich temperaturach (poniżej 100˚C).

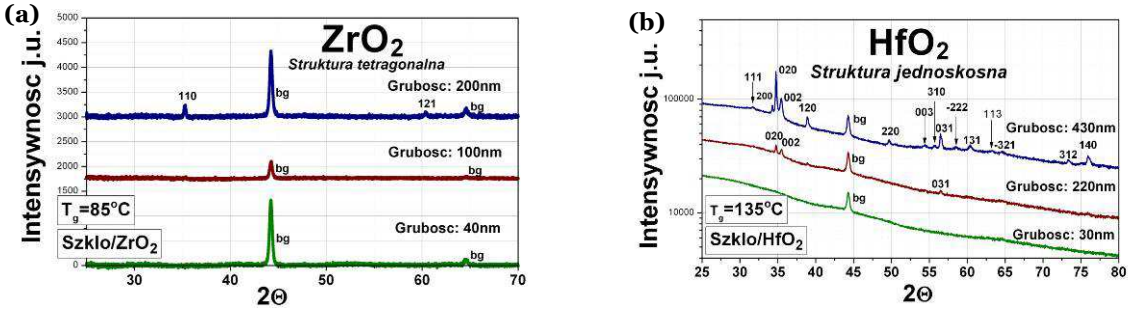
Biorąc pod uwagę przeprowadzone analizy, dokonano porównania topografii powierzchni cienkich warstw dielektrycznych: ZrO_2, Al_2O_3, HfO_2 i TiO_2, a także warstw kompozytowych AHA (10 nm/80 nm/10 nm) i AZHA (10 nm/(5 nm/5 nm)x8/10 nm) (Rys. 4. 1) o całkowitej grubości 100 nm wykonanych w niskiej temperaturze poniżej 100˚C, wyniki pomiarów przedstawiono na Rys. 4. 2. Wybór parametrów technologicznych wytwarzania dielektryków w systemie ALD był podyktowany faktem, iż w tych warunkach warstwy składające się z jednego materiału oraz warstwy kompozytowe charakteryzują się dużą gładkością (RMS: poniżej 3 nm), niezbędną do zastosowań jako izolatory. Grubość warstwy dielektrycznej musi być odpowiednio duża, zwykle około 100 nm, aby utrzymać prąd upływu w elementach elektronicznych na akceptowalnym poziomie (zwykle < 1 nA)[114]. Warto podkreślić, iż wybrana grubość warstwy izolującej jest najczęściej stosowaną w strukturach TFT[117]. Natomiast wybrana niska temperatura wzrostu pozwala przeprowadzać osadzania dielektryków na przezroczystych, elastycznych i wrażliwych termicznie podłożach.

Chropowatość powierzchni izolatorów, określona przez wartość RMS z pomiarów wysokości AFM, powinna być tak mała, jak to możliwe. Wartość RMS poniżej 0.5 nm została osiągnięta w temperaturze wzrostu 85°C zarówno dla tlenków składających się z jednego materiału (HfO_2, Al_2O_3, TiO_2) jak i dla warstw kompozytowych (AHA) – patrz Rys. 4. 2. Dielektryki tlenkowe zawierające ZrO_2, charakteryzują się większą chropowatością - wartość RMS dla ZrO_2 wynosi ponad 2 nm zaś dla AZHA – około 1 nm. Powierzchnię o maksymalnej gładkości wykazują warstwy zawierające w swoim składzie tlenek glinu czyli Al_2O_3 i AHA, wówczas wartość RMS wynosi 0.2 nm i jest równa wartości średniej kwadratowej chropowatości podłoża krzemowego. Przekroje poprzeczne wykonane mikroskopem SEM potwierdzają, iż pokrycia dielektryczne są ciągłe i jednorodne, zgodnie z Rys. 4. 2.



Rys. 4. 2 Skany powierzchni AFM z wyznaczonymi wartościami RMS oraz zdjęcia przekrojów poprzecznych SEM warstw dielektrycznych **(a)** składających się z jednego materiału: ZrO_2, Al_2O_3, HfO_2 i TiO_2 oraz **(b)** warstw kompozytowych $Al_2O_3/HfO_2/Al_2O_3$ (AHA) i $Al_2O_3/ZrO_2/HfO_2/Al_2O_3$ (AZHA) o grubości 100 nm otrzymywanych metodą ALD w temperaturze 85°C na Si[58,135,136,177].

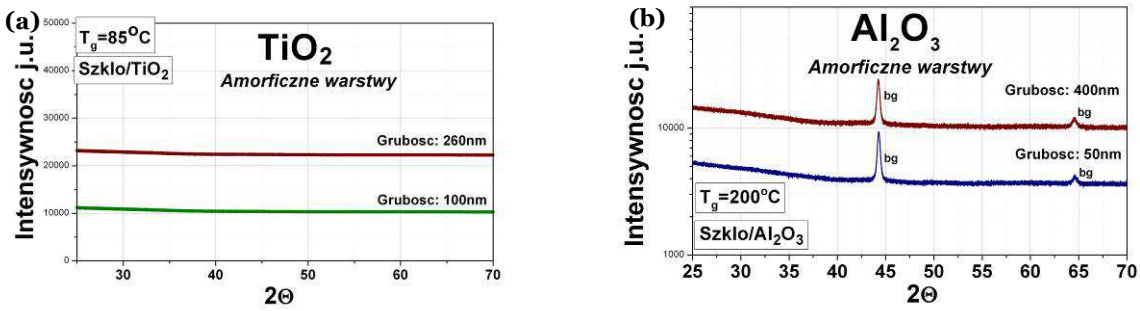
W kolejnym etapie pracy zostały wykonane badania struktury krystalicznej w zależności od temperatury wzrostu i grubości analizowanych warstw tlenkowych za pomocą dyfrakcji rentgenowskiej. Pomiar XRD był przeprowadzony w zakresie kątowym 2Θ od 20 do 80 stopni. Badane dielektryki zostały osadzone na amorficznych, szklanych podłożach. Wyniki pomiarów dyfrakcyjnych wskazują, iż struktura krystaliczna zależy od grubości warstw dielektrycznych (Rys. 4. 3). Struktura HfO_2 i ZrO_2 zmienia się od amorficznej lub słabo uporządkowanej fazy krystalicznej z rozmiarami ziaren poniżej 10 nm dla małych grubości do polikrystalicznej dla grubych warstw.



Rys. 4. 3 Wyniki pomiarów rentgenowskich (XRD) warstw dielektrycznych **(a)** ZrO_2 **(b)** HfO_2 o grubości z zakresu 30 – 430 nm otrzymanych w systemie ALD w temperaturze 85 i 135°C (kolejno) na szklanym podłożu[165].

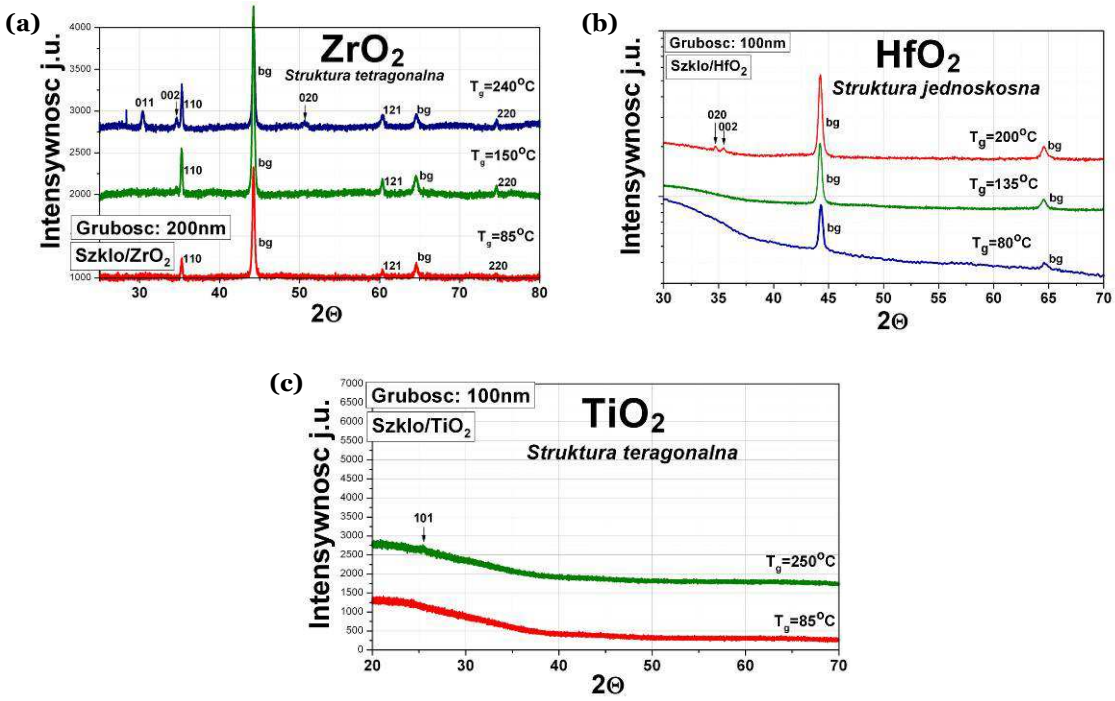
Fazę tetragonalną[178] dla ZrO_2 oraz jednoskośną[179] dla HfO_2 zaobserwowano dla warstw o grubości powyżej 200 nm otrzymywanych w niskiej temperaturze (poniżej 100˚C). Warstwy Al_2O_3 i TiO_2 są amorficzne w całym mierzonym zakresie grubości warstw (do 400 nm). Nie zarejestrowano pików od struktury w widmie dyfrakcji rentgenowskiej, co zaprezentowano na Rys. 4. 4.

Struktura krystalograficzna warstw zależy także od temperatury podłoża zastosowanej w procesie ALD. Tlenki binarne takie jak ZrO_2, HfO_2 i TiO_2 mają tendencję do krystalizowania w fazie tetragonalnej, jednoskośnej i tetragonalnej[180] (kolejno) w postaci ziaren o rozmiarze powyżej 10 nm nawet w niskiej temperaturze wytwarzania, poniżej 300˚C, zgodnie z Rys. 4. 5. Otrzymane struktury krystalograficzne tlenków o wysokiej stałej dielektrycznej uzyskanych w systemie ALD podano w Tab. 4. 3.



Rys. 4. 4 Wyniki pomiarów rentgenowskich (XRD) warstw dielektrycznych **(a)** TiO_2 **(b)** Al_2O_3 o grubości z zakresu 50 – 260 nm otrzymanych w systemie ALD w temperaturze 85 i 200˚C (kolejno) na szklanym podłożu[165].

Krystalizacja cienkich warstw izolujących jest niekorzystna ze względu na obecność granic ziaren, przez które nośniki ładunku elektrycznego mogą przepływać i tym samym zmniejszać niezawodność struktur elektronicznych zwiększając prąd upływu[19,20,107,181]. Amorficzny izolator zapewnia gładką powierzchnię (Rys. 4. 2(b)) pozbawioną granic ziaren, a tym samym gładką międzywierzchnię, co jest niezbędne do zastosowań w elementach elektronicznych. Efektywnym sposobem otrzymywania amorficznych dielektryków jest osadzanie warstw kompozytowych (zawierających dwa lub więcej materiałów). W tego rodzaju warstwach poszczególne materiały (w tym przypadku Al_2O_3, HfO_2 i/lub ZrO_2) mają znacznie mniejszą grubość i w ten sposób zapewniają amorficzną strukturę. Cienkie warstwy kompozytowe (AHA, AZHA) i Al_2O_3 nie wykazują pików dyfrakcyjnych od ich struktury nawet w warunkach wzrostu, w których pozostałe tlenki binarne (HfO_2, ZrO_2, TiO_2) krystalizują czyli dla całkowitej grubości warstwy tlenkowej powyżej 200 nm i temperatur wzrostu powyżej 100˚C, jak pokazano na Rys. 4. 6(a).



Rys. 4. 5 Wyniki pomiarów XRD warstw dielektrycznych **(a)** ZrO_2 **(b)** HfO_2 **(b)** Al_2O_3 o grubości 200, 100, 100 nm (kolejno) wykonanych techniką osadzania warstw atomowych w temperaturze z zakresu 80 - 250˚C na szklanym podłożu.

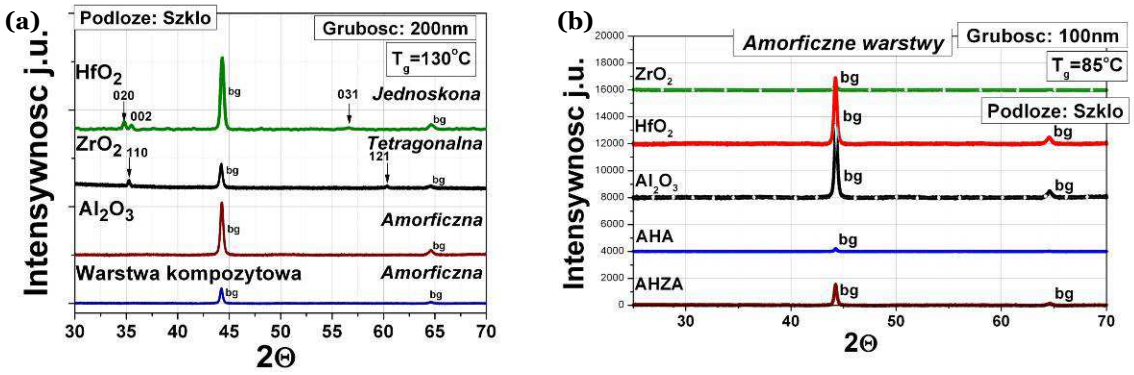
Tab. 4. 3 Otrzymane struktury krystaliczne tlenków o wysokiej stałej dielektrycznej wykonanych metodą ALD w temperaturach z zakresu 80 - 250˚C na szklanym i krzemowym podłożu[58,135,136,177,198].

Tlenki	Struktura krystaliczna
ZrO_2	Tetragonalna
HfO_2	Jednoskośna
Al_2O_3	Amorficzna
TiO_2	Tetragonalna
Warstwy kompozytowe	Amorficzna

Na podstawie przeprowadzonych do tej pory pomiarów właściwości strukturalnych materiałów tlenkowych można zauważyć, iż manewrując jedynie grubością warstwy lub temperaturą podłoża w procesie ALD z łatwością można kontrolować strukturę krystalograficzną i jakość powierzchni warstw dielektrycznych zmieniając średnią chropowatość powierzchni (RMS) od kilkudziesięciu nanometrów do kilku setnych nanometra.

Przedstawione powyżej wyniki wskazują, że do uzyskania amorficznych warstw dielektrycznych o bardzo gładkiej powierzchni, które są wymagane w strukturach elektronicznych jako izolatory, należy stosować stosunkowo cienkie warstwy (poniżej 200 nm) wytwarzane w niskiej temperaturze (poniżej 100˚C). Rys. 4. 2(b) oraz Rys. 4. 6 (b) wskazują, iż wybrane w trakcie analiz topografii powierzchni warstwy

dielektryczne o grubości 100 nm wykonane w temperaturze 85˚C są amorficzne i charakteryzują się bardzo małą średnią chropowatością powierzchni o wartości nieprzekraczającej 1 nm. Ponadto warto zaznaczyć, że zastosowanie warstwy kompozytowej, takiej jak AHA czy AZHA, zapobiega krystalizacji cienkich warstw izolatora i gwarantuje ich gładką powierzchnię o mniejszej chropowatości niż chropowatość binarnych materiałów (Al_2O_3, HfO_2, ZrO_2) o tej samej grubości. Takie poprawienie jakości powierzchni jest konsekwencją zastosowania, w składzie warstwy kompozytowej, warstw Al_2O_3, które charakteryzują się maksymalnie gładką powierzchnią (Rys. 4. 2).

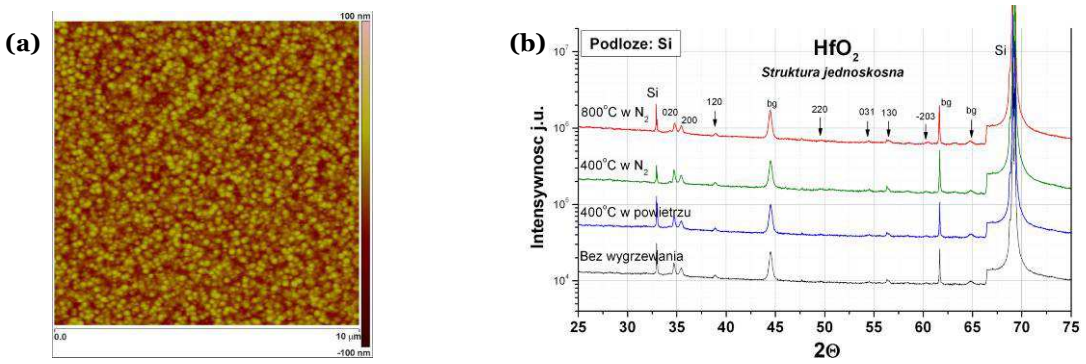


Rys. 4. 6 Wyniki pomiarów metodą dyfrakcji rentgenowskiej cienkich warstw dielektrycznych otrzymywanych metodą ALD **(a)** w temperaturze 130°C o całkowitej grubości 200 nm **(b)** w temperaturze 100°C o całkowitej grubości 100 nm na szklanym podłożu[58,135,136,198].

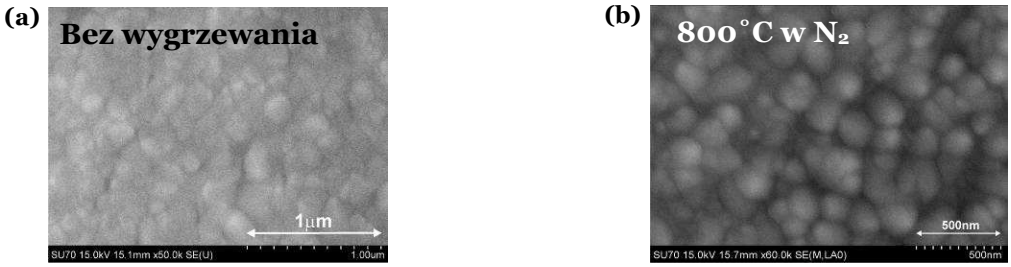
Dotychczasowe badania pokazały, iż tlenki dielektryczne otrzymywane metodą ALD mogą występować w postaci amorficznej i polikrystalicznej w zależności od specyfiki wzrostu kontrolowanej głównie za pomocą temperatury wzrostu. W kolejnym etapie pracy sprawdzono wpływ procesów wygrzewania warstw tlenkowych na ich stabilność w kontakcie z półprzewodnikiem, na którym były osadzone. Do testów wybrano warstwy amorficznego tlenku glinu i polikrystalicznego dwutlenku hafnu, ponieważ takie materiały otrzymywane metodą ALD są najczęściej wykorzystywane jako izolatory, zgodnie z doniesieniami literaturowymi[145,146] i informacjami zamieszczonymi w Tab. 3. 1.

Dielektryki o grubości 420 nm powstały w procesie ALD w temperaturze około 130˚C na podłożu krzemowym. Następnie próbki poddano godzinnym procesom wygrzewania w powietrzu w temperaturze 400˚C oraz w azocie (N_2) w temperaturze 400 i 800˚C i zbadano ich właściwości strukturalne za pomocą XRD, SEM i AFM. Pomiary morfologii powierzchni i dyfrakcji rentgenowskiej w zakresie kątowym 2Θ od 20 do 75 stopni i zostały wykonane dla trzech próbek wygrzanych w różnych warunkach i dla próbki referencyjnej (bez wygrzewania). Warstwy HfO_2 po procesie ALD charakteryzują się średnią chropowatością powierzchni na poziomie 16 nm

i polikrystaliczną strukturą jednoskośną (patrz Rys. 4. 7). Dla tego materiału nie zaobserwowano zmian wywołanych procesami wygrzewania ani w widmie dyfrakcyjnym ani w stanie powierzchni (Rys. 4. 8).



Rys. 4. 7 (a) Obrazy AFM powierzchni HfO_2 po procesie wzrostu. **(b)** Wyniki pomiarów metodą XRD cienkich warstw HfO_2 po wzroście ALD oraz wygrzewanych około godziny w temperaturze 400°C w powietrzu i w azocie oraz w 800°C w azocie. Warstwy o grubości 400 nm uzyskano w temperaturze około 130°C w procesie ALD. Powierzchnia skanowania mikroskopem sił atomowych wynosiła 10 na 10 µm.

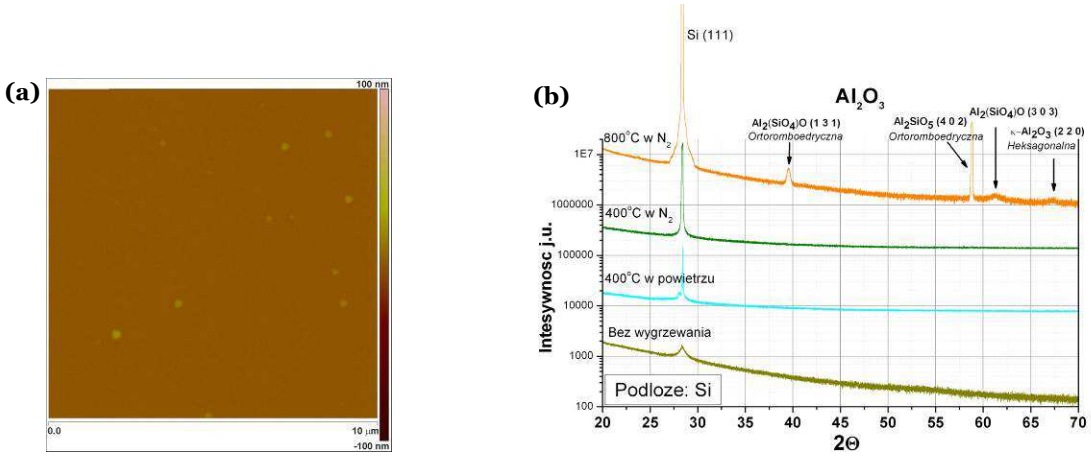


Rys. 4. 8 (a) Obrazy SEM powierzchni HfO_2 wykonane po procesie wzrostu ALD oraz **(b)** po wykonaniu procesu wygrzewania w azocie w temperaturze 800°C.

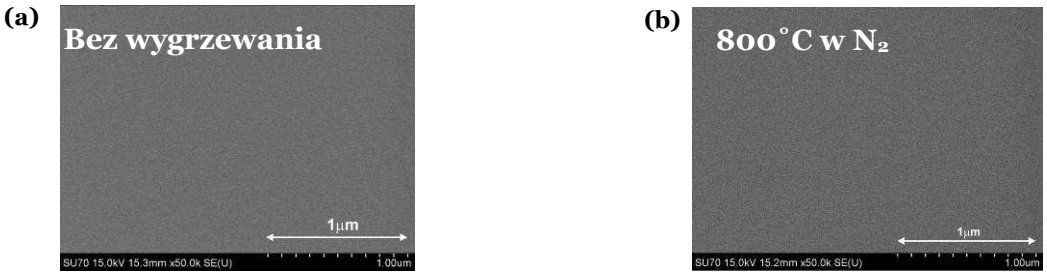
W przeciwieństwie do dwutlenku hafnu, dopiero po wygrzaniu w bardzo wysokich temperaturach (800°C) tlenek glinu wykazuje strukturę polikrystaliczną w fazie tetragonalnej[182], a także tworzy związki z krzemem w postaci krzemianu glinu - $Al_2(SiO_5)$[183,184], zgodnie z Rys. 4. 9(b) przedstawiającym wyniki badań XRD. Warstwy Al_2O_3 po procesie ALD oraz poddawane procesom wygrzewania w 400°C zarówno w powietrzu jak i azocie nie ujawniają krystalicznych pików dyfrakcyjnych. Obrazy z mikroskopów SEM i AFM ukazują bardzo gładką powierzchnię tlenku glinu o wartości RMS poniżej 1 nm (Rys. 4. 9 i Rys. 4. 10).

Przeprowadzone badania demonstrują, iż w niskich temperaturach wzrostu metodą ALD (około 130°C) dwutlenek hafnu ma tendencję do krystalizacji, zaś tlenek glinu jest amorficzny. Ponadto zgodnie z doniesieniami literaturowymi rozważanymi w Rozdziale 2, takie polikrystaliczne warstwy HfO_2 tworzą dodatkowe międzyfazowe warstwy w kontakcie z półprzewodnikiem w przeciwieństwie do Al_2O_3[145,146]. Analizowane w bieżącej rozprawie warstwy Al_2O_3 charakteryzują się gładką

powierzchnią i stanem amorficznym nawet po wygrzewaniu w wysokich temperaturach (poniżej 800°C). Jednak dielektryk ten poddany działaniu wysokich temperatur (800°C) okazuje się mniej stabilny w kontakcie z półprzewodnikiem niż polikrystaliczny HfO_2 i tworzy dodatkowe fazy krystaliczne, co uniemożliwia ich zastosowanie jako izolatory w elementach elektronicznych wymagających wysokotemperaturowych procesów przetwarzania.



Rys. 4. 9 (a) Obrazy AFM powierzchni Al_2O_3 po procesie wzrostu. **(b)** Wyniki pomiarów metodą XRD cienkich warstw Al_2O_3 po wzroście ALD oraz wygrzewanych około godziny w temperaturze 400°C w powietrzu i w azocie oraz w 800°C w azocie. Warstwy o grubości 400 nm uzyskano w temperaturze około 130°C w procesie ALD. Powierzchnia skanowania mikroskopem sił atomowych wynosiła 10 na 10 µm.



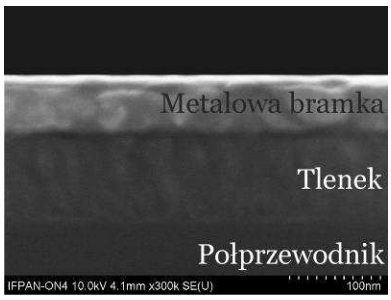
Rys. 4. 10 (a) Obrazy SEM powierzchni Al_2O_3 wykonane po procesie wzrostu ALD oraz **(b)** po wykonaniu procesu wygrzewania w azocie w temperaturze 800°C.

4.4 Wpływ właściwości strukturalnych HfO_2 na parametry elektryczne struktur kondensatorowych typu MOS

Aby potwierdzić konieczność stosowania w elementach elektronicznych izolatorów w stanie amorficznym, opisaną w poprzednim Podrozdziale, wykonano badania wpływu właściwości strukturalnych dielektryków na pomiary elektryczne struktur kondensatorowych. Do przetestowania jakości warstw dielektrycznych na przykładzie HfO_2 wykorzystano podstawowy element półprzewodnikowy, używany w technologii elektronicznej – kondensator metal – tlenek – półprzewodnik, MOS

(omówiony w Podrozdziale 1.4). Pomiary elektryczne takiego typu kondensatora dostarczają cennych informacji o jakości i niezawodności wykorzystywanego typu izolatora. Przekrój poprzeczny typowej struktury MOS, wykonywanej w ramach niniejszej rozprawy, przedstawiony został na Rys. 4. 11.

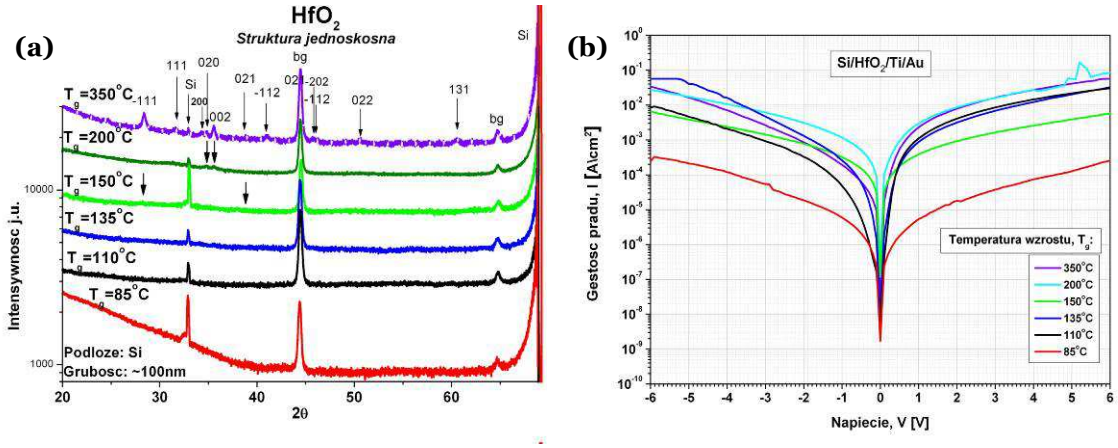
W budowie kondensatora o powierzchni 0.09 cm^2 wykorzystano podłoże krzemowe typu n (oporność około 10^{-2} Ωcm), na którym osadzono dielektryk w postaci dwutlenku hafnu, a następnie metalową bramkę (Ti/Au), zgodnie ze schematem na Rys. 1. 6(a). Warstwy dielektryczne o grubości 100 nm zostały otrzymywane metodą ALD w różnych temperaturach wzrostu z zakresu 80 - 350˚C. Pozostałe parametry technologiczne, do których należą czasy podawania prekursorów, czasy płukania itp. były takie same w każdym procesie.



Rys. 4. 11 Przekrój poprzeczny typowej struktury metal – tlenek - półprzewodnik (MOS) w konfiguracji kondensatora płaskiego z metalową bramką (np.: Ti/Au), dielektrykiem o grubości 100 nm w postaci tlenku otrzymywanego metodą ALD na półprzewodnikowym podłożu (np.: Si)[165]. Zdjęcie wykonano mikroskopem SEM.

W pierwszym etapie testów wykonano pomiary dyfrakcyjne w zakresie kątowym 2Θ od 20 do 70 stopni próbek w formie cienkich warstw dwutlenku hafnu osadzonych na krzemowym podłożu w różnych temperaturach. Zestawione wyniki widm XRD zamieszczone na Rys. 4. 12 (a) wskazują, iż im niższa temperatura wzrostu warstw HfO_2 tym mniejsze uporządkowanie dalekiego zasięgu struktury krystalicznej tych dielektryków. Polikrystaliczna struktura w fazie jednoskośnej została zaobserwowana dla warstw wykonanych w temperaturach od 135 do 350˚C. Dwutlenek hafnu osadzony w warunkach poniżej 135°C nie wykazuje pików dyfrakcyjnych od struktury krystalicznej. Rezultaty badań XRD porównano z wynikami prądu upływu, który jest ważnym parametrem określającym jakość warstw izolujących. W tym celu sporządzono pomiary charakterystyk prądowo-napięciowych struktur MOS. Na Rys. 4. 12(b) zostały zademonstrowane takie charakterystyki wyrażone jako gęstość prądu w zależności od przyłożonego napięcia zewnętrznego w kondensatorze MOS. Wyniki dowodzą, iż w szerokim zakresie napięcia elektrycznego najlepszymi właściwościami izolującymi, czyli najniższymi wartościami prądu upływu charakteryzują się warstwy dwutlenku hafnu osadzone w temperaturze poniżej 100˚C.

Celem zbadania struktury HfO_2 na poziomie atomowym wykonano pomiary transmisyjnym mikroskopem elektronowym. Efekty analiz wybranych próbek, utworzonych na krzemie w temperaturze 350, 135 i 85˚C, znajdują się na Rys. 4. 13. Niskotemperaturowy wzrost ALD (poniżej 100˚C) powoduje powstanie amorficznych warstw dielektrycznych. Im wyższa temperatura wzrostu tym wolniejsze tempo wzrostu (szczegóły w Podrozdziale 3.3) skutkujące otrzymaniem warstw polikrystalicznych o lepszej jakości krystalicznej i bardziej uporządkowanej strukturze.

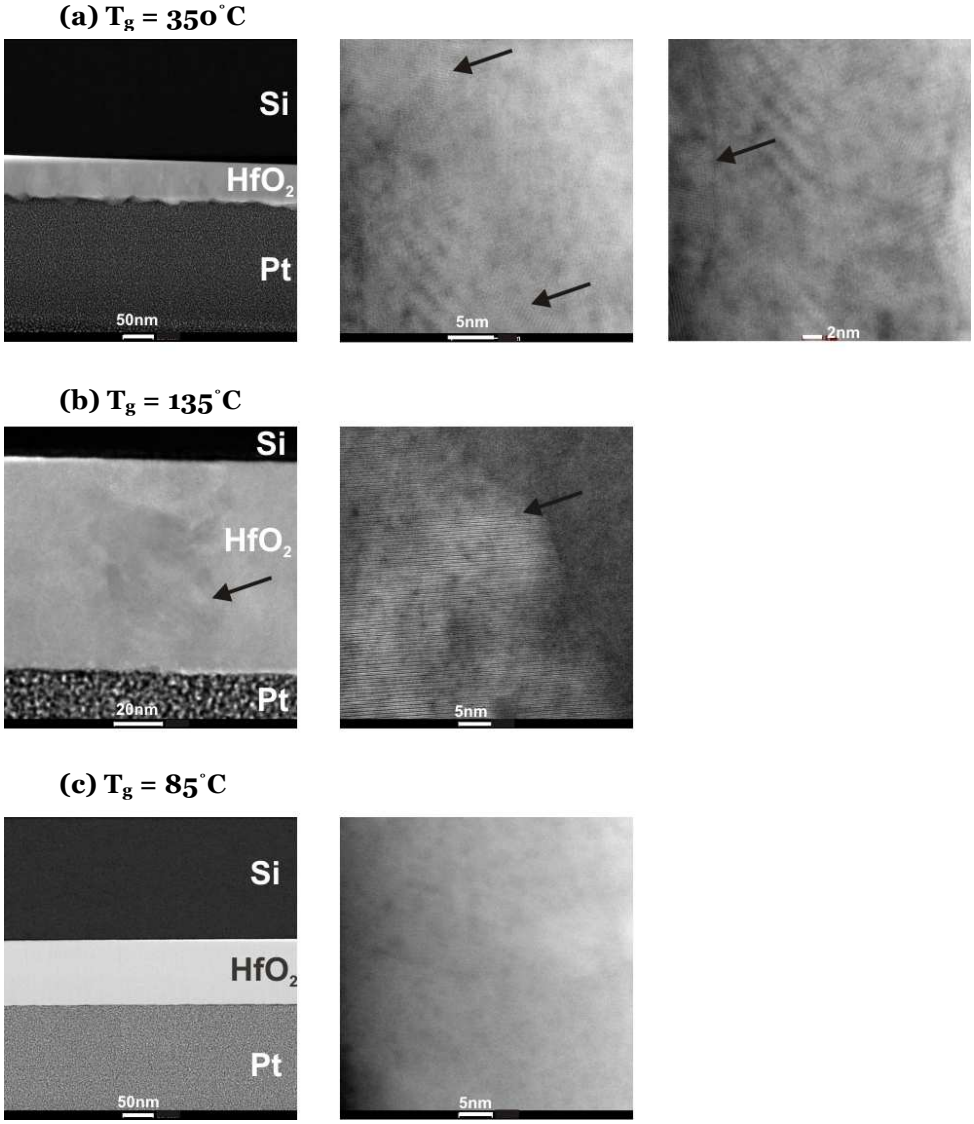


Rys. 4. 12 Zestawienie rezultatów pomiarów **(a)** XRD i **(b)** gęstości prądu w zależności od napięcia (I - V) warstw HfO_2 o grubości 100 nm wykonanych w systemie ALD w różnych temperaturach z zakresu 85 - 350˚C na krzemowym podłożu. Charakterystyki I - V sporządzono z wykorzystanie struktur kondensatorowych MOS.

Struktura warstw otrzymanych w 350˚C jest kolumnowa, zaś tych uzyskanych w 135˚C – ziarnista. Ponadto dielektryki o strukturze krystalicznej tworzą w kontakcie z półprzewodnikiem amorficzne międzyfazowe warstwy przejściowe o grubości kilku (3 – 5) nm, które zawierają hafn, tlen i krzem, zgodnie z Rys. 4. 14(a) i (b). Natomiast amorficzne warstwy charakteryzują się dobrze określoną, gładką międzywierzchnią na granicy dielektryk/półprzewodnik w postaci $HfO_2/SiO_2/Si$, a grubość warstw przejściowych nie przekracza 1 nm, co można zaobserwować zarówno na mapach, jak i na profilu rozkładu pierwiastków sporządzonych wzdłuż wybranych fragmentów na przekrojach poprzecznych badanych próbek (Rys. 4. 14(c) i Rys. 4. 15). Obecność bardzo cienkiej amorficznej warstwy SiO_2 wynika z utlenienia krzemowego podłoża na skutek kontaktu z powietrzem. Skład chemiczny został wyznaczony w miejscu styku dielektryka z krzemem za pomocą analiz EDX.

Rozpatrując wyniki pomiarów AFM badanych próbek zaobserwowano występowanie dużej ilości ziaren na powierzchni warstw dielektrycznych wykonanych w temperaturze powyżej 130˚C (patrz Rys. 4. 16). Chropowata powierzchnia niekorzystnie wpływa na wytrzymałość elektryczną, może powodować lokalne obniżenie

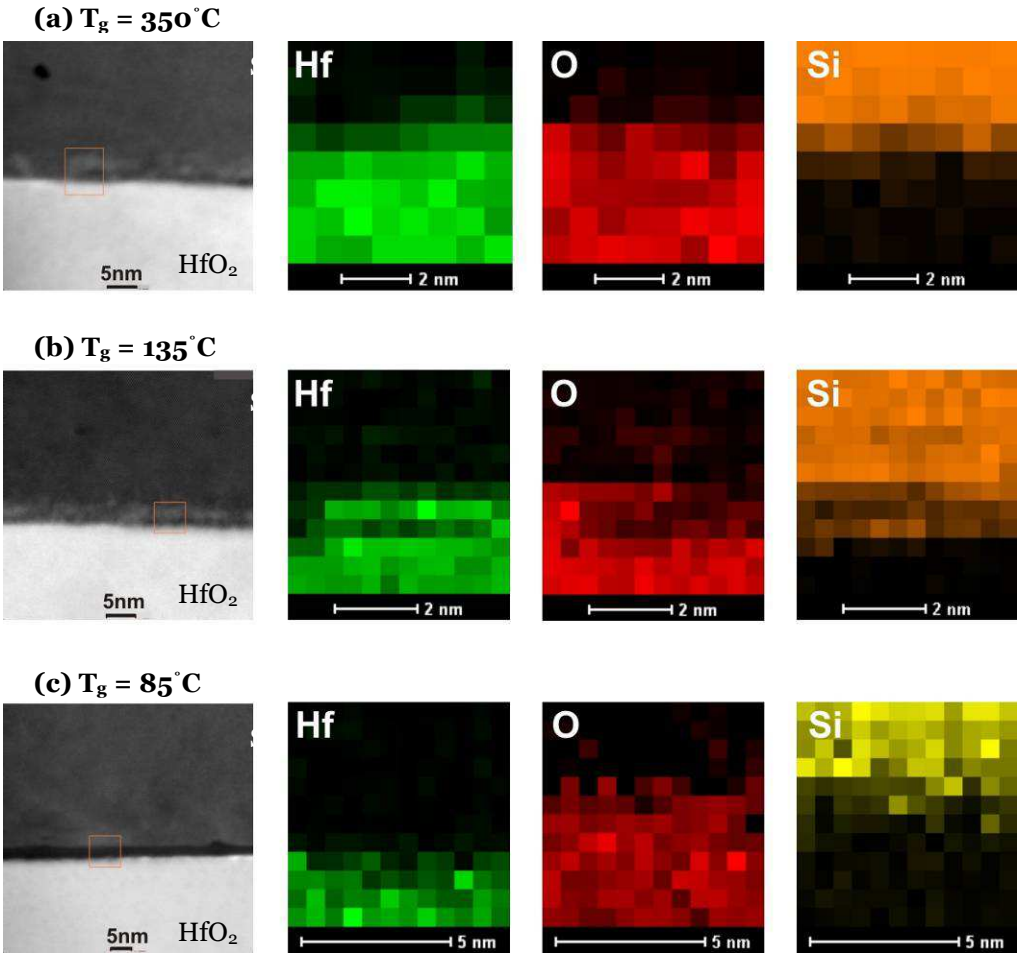
względnej przenikalności elektrycznej, a zatem skutkować kłopotami z powtarzalnością struktur elektronicznych wykorzystujących takie izolatory.



Rys. 4. 13 Obrazy TEM warstw HfO_2 otrzymanych na podłożach krzemowych w procesach ALD w temperaturze **(a)** 350°C **(b)** 135°C **(c)** 85°C. Zdjęcia TEM, wykonane w różnych powiększeniach w trybie skaningowym (STEM), przedstawiają strukturę krystaliczną warstw dielektrycznych[177].

Podsumowując dotychczasowe analizy, do zastosowań jako izolatory najkorzystniejsze jest używanie dielektryków amorficznych, ponieważ struktura krystaliczna skutkuje obecnością dodatkowych międzyfazowych warstw przejściowych na granicy dielektryk/półprzewodnik, a także chropowatą powierzchnią dielektryków, a w konsekwencji pogorszeniem wydajności elementów elektronicznych. Poprzez obniżenie temperatury wzrostu (poniżej 100°C) i zahamowanie krystalizacji warstw dielektrycznych uzyskano lepsze właściwości elektryczne kondensatorów MOS (Rys. 4. 12(b)). Wyznaczone parametry elektryczne oraz zmierzone średnie chropowatości powierzchni RMS dwutlenku hafnu przedstawione zostały w Tab. 5. 1.

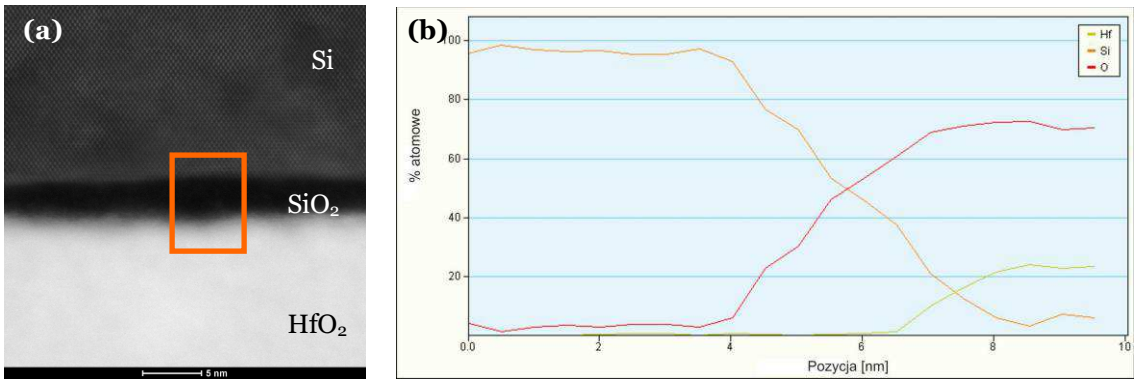
Wartość RMS chropowatości powierzchni zastosowanego w tej części eksperymentu podłoża krzemowego wynosiła 0.8 nm. Zmniejszenie temperatury wzrostu do 85˚C prowadzi do obniżenia wartości prądu upływu (do 10^{-6} A/cm²), zwiększenia wytrzymałości dielektrycznej (do 1 MV/cm), zmniejszenia chropowatości powierzchni (do wartości RMS: 1 nm), a także uzyskania amorficznej struktury dielektryków, czyli do poprawienia parametrów umożliwiających zastosowanie jako warstwy izolujące.



Rys. 4. 14 Obrazy TEM (po lewej stronie) mapy rozkładu pierwiastków Hf (zielony), o (czerwony), Si (pomarańczowy lub żółty) warstw HfO_2 otrzymanych na krzemie w procesach ALD w temperaturze **(a)** 350˚C **(b)** 135˚C **(c)** 85˚C. Badanie zawartości pierwiastków, wyrażonych w procentach atomowych, w próbkach wykonano za pomocą spektroskopii promieniowania rentgenowskiego z dyspersja energii (EDX) wzdłuż przekroju poprzecznego na granicy dielektryk/półprzewodnik (pomarańczowy kwadrat).

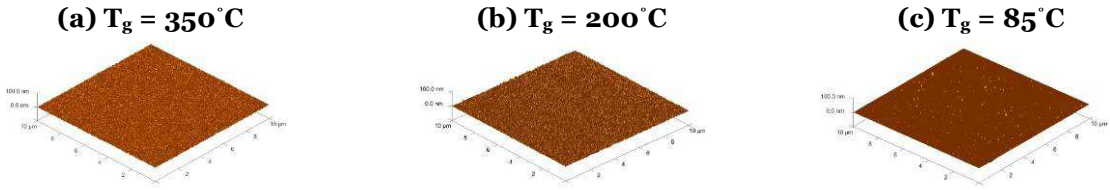
Warto także podkreślić, że warstwy krystaliczne otrzymane w temperaturze powyżej 200˚C charakteryzują się relatywnie większą wartością względnej przenikalności elektrycznej niż tlenki amorficzne. Przeprowadzone badania XRD i TEM wykazały, że takie warunki wzrostu warstw powodują poprawienie jakości krystalicznej materiałów i zwiększenia rozmiarów ziaren (patrz Rys. 4. 12(a) i Rys. 4. 13). Poprawa krystaliczności powoduje zwiększenie gęstości dipoli elektrycznych w reakcji na przyłożone pole elektryczne. To z kolei objawia się zwiększeniem pojemności

elektrycznej kondensatora wypełnionego dielektrykiem i jest odpowiedzialne za podwyższenie wartości względnej przenikalności elektrycznej[122,185,186].



Rys. 4. 15 (a) Obraz TEM w skali 5 nm i **(b)** profil rozkładu pierwiastków Hf (zielony), o (czerwony), Si (pomarańczowy) warstw HfO2 otrzymanych na krzemie w procesach ALD w temperaturze 85˚C. Badanie zawartości pierwiastków, wyrażonych w procentach atomowych, w próbkach wykonano za pomocą spektroskopii promieniowania rentgenowskiego z dyspersją energii (EDX) wzdłuż przekroju poprzecznego na granicy dielektryk/półprzewodnik (pomarańczowy kwadrat).

Wartości względnych przenikalności elektrycznych zostały obliczone według wzoru (1. 6), omówionego w Podrozdziale 1.4, wykorzystując zmierzone wartości pojemności elektrycznej kondensatorów MOS w stanie akumulacji przy częstotliwości 1 MHz.



Rys. 4. 16 Obrazy AFM powierzchni warstw HfO_2 o grubości 100 nm otrzymywanych metodą ALD na Si w temperaturze **(a)** 350°C **(b)** 200°C **(c)** 85°C. Powierzchnia skanowania mikroskopem sił atomowych wynosiła 10 na 10 µm.

Tab. 5. 1 Właściwości elektryczne struktur kondensatorowych MOS z wykorzystaniem warstw dwutlenku hafnu oraz wartości RMS dla powierzchni tych warstw. HfO_2 został otrzymywany metodą ALD w wybranych temperaturach 350, 200, 135 i 85˚C na podłożu krzemowym[177].

T_g [˚C]	Prąd upływu dla 1V [A/cm²]	Wytrzymałość dielektryczna [MV/cm]	Jednostkowa pojemność dielektryka [nF/cm²]	Względna przenikalność elektryczna ±3	RMS [nm]
350	$2.4*10^{-3}$	~ 0.6	215	18	2.9
200	$3.2*10^{-3}$	~ 0.6	200	18	3
135	$8.2*10^{-4}$	~ 1	160	17	1.6
85	$4.9*10^{-6}$	~ 1	140	17	1.0

Granica izolator/półprzewodnik w strukturach elektronicznych powinna być gładka, dobrze określona oraz pozbawiona defektów w postaci zanieczyszczeń czy dodatkowych międzywarstw, dlatego w oparciu o powyższe rozważania, w elementach elektronicznych najkorzystniej jest stosować izolatory w stanie amorficznym[144,147].

Biorąc pod uwagę wyniki wszystkich pomiarów strukturalnych i elektrycznych, jako warstwy izolujące w testowych elementach elektronicznych zostaną zastosowane amorficzne warstwy uzyskane w procesie ALD w temperaturze poniżej 100°C. Użycie takiego rodzaju izolatorów pozwala uniknąć problemów związanych z obecnością granic ziaren, które obniżają wydajność, wytrzymałość i niezawodność elementów elektronicznych, powodując zwiększony prąd upływu oraz zwiększoną dyfuzję jonów i zanieczyszczeń między stykającymi się warstwami[137].

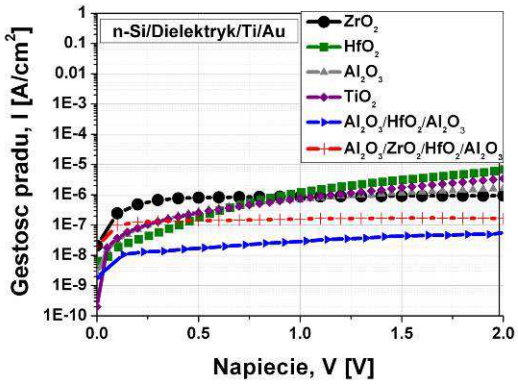
4.5 Pomiary elektryczne struktur kondensatorowych MOS

W kolejnym etapie badań należało dokonać wyboru rodzaju materiału dielektrycznego, który w ostatecznym półprzewodnikowym elemencie elektronicznym będzie najlepiej pełnił ważną rolę z punktu widzenia elektrycznego działania struktury, a mianowicie warstwy izolującej. Dielektryk ten powinien charakteryzować się dobrymi właściwościami elektro-fizycznymi takimi jak mały prąd upływu, relatywnie duża wartość względnej przenikalności elektrycznej, małe napięcie płaskich pasm (V_{FB}) czy małą wartością ładunku efektywnego (Q_{eff}). Z uwagi na przeprowadzoną dotychczas analizę właściwości strukturalnych i elektrycznych parametry wzrostu i skład warstw dielektrycznych został wyselekcjonowany dla uzyskania maksymalnej gładkości, amorficznej struktury i relatywnie dużej wartości względnej przenikalności elektrycznej. Badania wykonane w ramach bieżącej rozprawy wskazują, iż wymienionymi cechami powinien charakteryzować się optymalny izolator. Do przetestowania jakości i niezawodności wybranych warstw dielektrycznych, jak już podano, została wykorzystana struktura kondensatorowa typu MOS.

W pierwszej części eksperymentu porównano parametry elektryczne cienkich warstw binarnych dielektryków: ZrO_2, Al_2O_3, HfO_2 i TiO_2, a także ich warstw kompozytowych (patrz Rys. 4. 1) AHA i AZHA o całkowitej grubości 100 nm wykonanych metodą ALD w niskiej temperaturze 85˚C. Rezultaty pomiarów mikroskopii sił atomowych, skaningowej mikroskopii elektronowej oraz dyfrakcji rentgenowskiej tych materiałów zostały zademonstrowane na Rys. 4. 2 i Rys. 4. 6(b). Następnie wykonano struktury testowe MOS o powierzchni z zakresu 0.04 - 0.09 cm^2

wykorzystując metalową bramkę typu Ti/Au i krzemowe podłoże typu n o koncentracji donorów 10^{18} cm^{-3} i oporności około 10^{-2} Ωcm (według schematu na Rys. 1. 6(a) i przekroju poprzecznego na Rys. 4. 11).

Na Rys. 4. 17 zaprezentowane zostały charakterystyki I - V, wyrażone jako gęstość prądu w zależności od przyłożonego napięcia, struktur MOS z izolatorami, które składają się z różnych materiałów dielektrycznych. Pomiary te zostały przeprowadzone w celu sprawdzenia wielkości prądu upływu warstw tlenkowych. Wyniki dowodzą, iż najniższymi wartościami prądu upływu charakteryzują się warstwy kompozytowe, użycie których skutecznie ogranicza niekorzystny wpływ krystalizacji i zapewnia gładką powierzchnię cienkich warstw izolatora, wartość RMS wynosi poniżej 0.5 nm dla AHA i poniżej 1 nm dla AZHA (Podrozdział 4.3).



Rys. 4. 17 Typowe charakterystyki prądowo-napięciowe (I - V) struktur kondensatorowych MOS wykonanych na Si z wykorzystaniem tlenków o wysokiej stałej dielektrycznej o grubości 100 nm otrzymywanych metodą ALD w temperaturze 85°C[135,136,198].

Takie dielektryki charakteryzują się dobrą wytrzymałością dielektryczną na poziomie około 4 MV/cm, małym prądem upływu (poniżej $5*10^{-8}$ A/cm² dla AHA, poniżej $5*10^{-7}$ A/cm² dla AZHA, w porównaniu do 10^{-6} A/cm² dla tlenków binarnych). Pomiary pojemności elektrycznej kondensatorów MOS w stanie akumulacji przy częstotliwości 1 MHz pozwoliły wyznaczyć dużą jednostkową pojemność izolatorów wykonanych metodą ALD: około 160 nF/cm² dla AHA, 180 nF/cm² dla AZHA, 200 nF/cm² - ZrO_2, 170 nF/cm² - HfO_2, 280 nF/cm² - TiO_2, 70 nF/cm² - Al_2O_3, które odpowiadają relatywnie dużej wartości względnej przenikalności elektrycznej obliczonej z zależności (1. 6) i wynoszącej 19±3 dla AHA, 20±3 dla AZHA k = 23±3 - ZrO_2, k = 21±3 - HfO_2, k = 40±3 - TiO_2, k = 10±3 - Al_2O_3. Bardzo dobrą jakość warstw dielektrycznych, otrzymywanych metodą ALD w ramach tej pracy, potwierdza fakt, iż wartości te są porównywalne z wynikami stałych dielektrycznych (statycznych względnych przenikalności elektrycznych) opisywanych w literaturze dla tych materiałów w postaci kryształów[121]. Potwierdzeniem powyższych obserwacji są wyniki zebrane w Tab. 4. 4, w której zademonstrowano parametry elektryczne warstw

dielektrycznych wyznaczone na podstawie reprezentatywnych charakterystyk prądowo-napięciowych i pomiarów pojemności elektrycznej struktur MOS. Jakość amorficznych warstw dwutlenku hafnu o grubości 100 nm przetestowano także z wykorzystaniem kondensatorów MOS o powierzchni 0.04 cm^2 na podłożu z arsenku galu o przewodnictwie typu p (oporność około 10^{-3} Ω cm)[165]. Dielektryki wykazały wówczas małą gęstość prądu upływu około 10^{-8} A/cm^2, wytrzymałość dielektryczną wynoszącą około 3 MV/cm, i relatywnie dużą wartość względnej przenikalności elektrycznej - 20±3. Zastosowanie izolatora kompozytowego AHA w takich strukturach spowodowało obniżenie gęstości prądu upływu do około 10^{-9} A/cm^2 i wartości względnej przenikalności elektrycznej do 19±3, a także zwiększenie wytrzymałości elektrycznej do około 4 MV/cm.

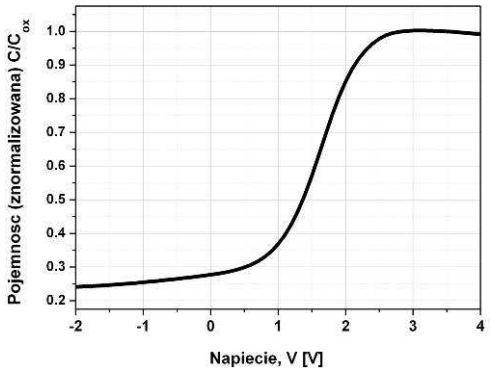
Reasumując, optymalny izolator składa się z kompozytowej warstwy AHA, ponieważ wykazuje ona bardzo małą chropowatość powierzchni o wartości RMS wynoszącej 0.2 nm i równej wartości RMS czystego podłoża, a także najniższy prąd upływu spośród badanych warstw zgodnie z Rys. 4. 17.

Tab. 4. 4 Wybrane parametry elektryczne warstw tlenkowych wynikające z przeprowadzonych pomiarów elektrycznych struktur kondensatorowych MOS. Dielektryki zostały otrzymywane metodą ALD w temperaturze 85˚C na podłożach krzemowych[135,136,177,198].

Warstwa tlenkowa	Względna przenikalność elektryczna	Wytrzymałość dielektryczna [MV/cm]	Prąd upływu dla 1 V [A/cm^2]	Jednostkowa pojemność dielektryka ± 10 % [nF/cm^2]
ZrO_2	23±3	> 2	~ 10^{-6}	200
HfO_2	21±3	< 1	~ 10^{-6}	170
Al_2O_3	10±3	~ 1	~ 10^{-6}	70
TiO_2	40±3	~ 0.5	~ 10^{-6}	280
Warstwa kompozytowa: AZHA	20±3	~ 4	~ 10^{-7}	180
Warstwa kompozytowa: AHA	19±3	~ 4	~ 10^{-8}	160

Dla struktury MOS na krzemie z tym dielektrykiem wykonano charakterystykę pojemnościowo-napięciową, której przebieg zamieszczono na Rys. 4. 18. Następnie obliczono według wzorów (1. 7) - (1. 9) i wartości stałych omówionych w Podrozdziale 1.4 całkowitą pojemność kondensatora w stanie płaskich pasm C_{FB} wynoszącą około 2.6 nF. Na podstawie tej wartości, przy wykorzystaniu wysokoczęstotliwościowych pomiarów pojemności w funkcji napięcia, odczytano napięcie płaskich pasm V_{FB}, które wynosiło około 1.7 eV. W oparciu o wyznaczoną jednostkową pojemność dielektryka i napięcie płaskich pasm została obliczona, z zależności (1. 3), (1. 5) i (1. 6), wartość

efektywnego ładunku ujemnego wynosząca około $2*10^{12}$ cm^{-2} [177]. Wartość ładunku efektywnego, a więc ładunku będącego sumą wszystkich ładunków pułapek w objętości warstwy dielektrycznej oraz w obszarze na styku warstwy półprzewodnika i dielektryka jest znacznie większa niż dla amorficznego SiO_2 (~ 10^{10} cm^{-2})[123]. Taki rezultat oznacza, iż jakość warstwy przejściowej tlenek „high - *k*"/Si jest gorsza w porównaniu z dobrze zbadanym układem SiO_2/Si z powodu występowania ładunku stałego w warstwie dielektryka i stanów pułapkowych o dużej gęstości w obszarze opisywanej międzywierzchni, najbardziej krytycznych z punktu widzenia parametrów elektrycznych elementów typu MOS[187]. Zanieczyszczeniem odpowiedzialnym za zwiększoną wartość ładunku efektywnego w dielektrykach tlenkowych uznawany jest wodór[188,137].

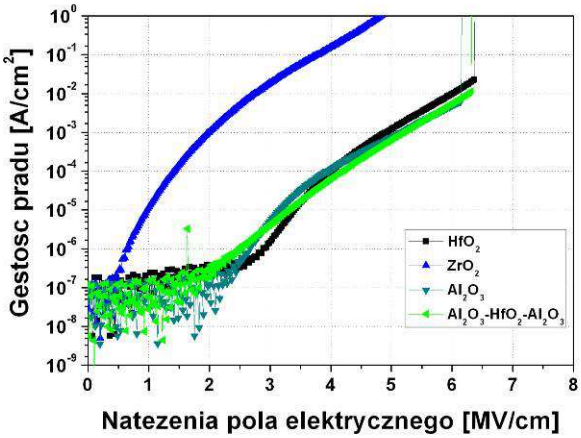


Rys. 4. 18 Charakterystyka pojemnościowo-napięciowa (C - V) struktury MOS z izolującą warstwą kompozytową $Al_2O_3/HfO_2/Al_2O_3$ o grubości 100 nm wytworzoną w niskotemperaturowym procesie ALD na podłożu krzemowym. Wartości pojemności kondensatora zostały znormalizowane. Jednostkowa pojemność izolatora tlenkowego (C_{ox}) wynosiła około 160 nF/cm². Pomiar wykonano przy częstotliwości 1 MHz.

Obecność tego pierwiastka w dwutlenku krzemu wynika z faktu, iż struktury elektroniczne z tym izolatorem są często poddawane procesom wygrzewania w obecności gazu wodorowego. Natomiast znacznie większa zawartość wodoru w tlenkach o wysokiej stałej dielektrycznej, badanych w tej rozprawie, jest spowodowana procesami osadzania warstw atomowych – ALD. Stosowane w trakcie wzrostu prekursory takie jak woda czy związki metaloorganiczne są bogate w wodór, co może prowadzić do pewnej jego zawartości w warstwach. Tego rodzaju zanieczyszczenia mogą kumulować się w bezpośrednim sąsiedztwie obszaru przejściowego dielektryk/półprzewodnik i wpływają na ilość ładunku efektywnego. Ujemna wartość ładunku efektywnego występującego warstwach kompozytowych AHA wynika najprawdopodobniej z faktu, iż w Al_2O_3 wodór jest głębokim donorem. Wówczas poziomy wodoru w warstwie Al_2O_3, występującej przy granicy dielektryk/półprzewodnik, są położone poniżej przerwy energetycznej Si i przyjmują elektrony przepływające z półprzewodnika[137].

W kolejnym etapie pracy sprawdzono właściwości izolujące bardzo cienkich warstw dielektrycznych ZrO_2, HfO_2, Al_2O_3 oraz AHA (2 nm/16 nm/2 nm) o całkowitej grubości 20 nm otrzymanych również w temperaturze 85°C. TiO_2, na skutek wąskiej przerwy energetycznej (~ 3.5 eV), nie wykazuje wymaganych wartości barier potencjału w kontakcie z półprzewodnikiem (tutaj – Si) i charakteryzuje się bardzo małą wytrzymałością dielektryczną (~ 0.5 MV/cm – zgodnie z Tab. 4. 4).

Następnie skonstruowano testowe kondensatory MOS na krzemie typu n (oporność około 10^{-2} Ωcm) o powierzchni 0.00049 cm^2 z metaliczną elektrodą bramki w postaci aluminium. Na Rys. 4. 19 zostało zademonstrowane zestawienie charakterystyk gęstości prądu w zależności od natężenia pola elektrycznego badanych warstw dielektrycznych zastosowanych w strukturach MOS. Wyniki analiz I - V zebrane w Tab. 4. 5 dowodzą, iż w szerokim zakresie pola elektrycznego najniższym prądem upływu – 10^{-8} A/cm^2 i największą wytrzymałością elektryczną na poziomie 6 MV/cm charakteryzują się dielektryki: HfO_2, Al_2O_3, AHA.



Rys. 4. 19 Gęstość prądu w zależności od natężenia pola elektrycznego kondensatorów MOS wykonanych na podłożu krzemowym z wykorzystaniem badanych warstw tlenkowych o grubości 20 nm otrzymywanych metodą ALD w temperaturze 85°C[177].

Gorsze właściwości izolujące wykazuje ZrO_2, prąd upływu wynosi około 10^{-7} A/cm^2 dla 1 V, a wytrzymałość elektryczna - poniżej 5 MV/cm. Za przyczynę takich rezultatów można uznać jakość powierzchni analizowanych warstw dielektrycznych. HfO_2, Al_2O_3, AHA demonstrują bardzo małą chropowatość powierzchni o wartości RMS wynoszącą 0.2 nm i równą wartości RMS podłoża krzemowego wykorzystanego w tej części eksperymentu. Natomiast dla warstw ZrO_2 uzyskano znacznie większe wartości RMS - około 1 nm (patrz Tab. 4. 5). Gładka powierzchnia warstw izolujących jest wymagana do zastosowań w strukturach elektronicznych, ponieważ taka powierzchnia gwarantuje dobrze określoną międzywierzchnię na granicy dielektryk/półprzewodnik, co wpływa na dobrą wydajność urządzeń elektronicznych[5,121,123].

Uzyskane parametry elektryczne najlepszych warstw izolujących potwierdzają, iż są one idealnymi kandydatami do zastosowań w komercyjnych urządzeniach elektronicznych. Wartości gęstości prądu upływu badanych dielektryków nie przekraczają oszacowanych granicznych wartości równych $1.5*10^{-2}$ A/cm² przy 1 V dla wytwarzania układów scalonych w technologii CMOS i 10^{-7} A/cm² przy 1 V w pamięciach operacyjnych DRAM, jak pokazano na Rys. 2. 1(a)[4,5,121].

Tab. 4. 5 Parametry elektryczne warstw dielektrycznych, wynikające z przeprowadzonych pomiarów elektrycznych struktur kondensatorowych MOS, oraz wartości RMS uzyskane z pomiarów AFM powierzchni tych warstw. Dielektryki o grubości 20 nm zostały otrzymywane metodą ALD w temperaturze 85˚C na podłożach krzemowych[177].

Warstwa dielektryczna	**Wytrzymałość dielektryczna [MV/cm]**	**Prąd upływu dla 1 V [A/cm²]**	**RMS [nm]**
ZrO_2	4.8	$1.7*10^{-7}$	1.0
HfO_2	6.4	$4.8*10^{-8}$	0.2
Al_2O_3	6.1	$9.0*10^{-8}$	0.2
Warstwa kompozytowa: AHA	6.3	$4.8*10^{-8}$	0.2

Pomiary AFM w elektrycznym trybie TUNA przedstawione na Rys. 4. 20 pozwoliły zbadać zjawisko tunelowania nośników ładunku elektrycznego, w wyniku którego następuje przepływ prądu pomiędzy powierzchnią bardzo cienkiej warstwy dielektrycznej o grubości 15 nm a sondą przy zastosowanym stałym napięciu (9 V). Analizie poddano najlepsze pod względem elektrycznym binarne dielektryki dwutlenku hafnu i tlenku glinu wykonane w temperaturze 85°C na krzemie. Skany AFM potwierdziły, iż amorficzne warstwy ALD charakteryzują się dużą jednorodnością, wytrzymałością dielektryczną powyżej 6 MV/cm, a także maksymalną gładkością (RMS < 0.5 nm). Nie zlokalizowano uszkodzeń elektrycznych tlenków o wysokiej stałej dielektrycznej w przeciwieństwie do referencyjnej bardzo cienkiej warstwy SiO_2, powstałej na skutek utlenienia powierzchni krzemu w kontakcie z powietrzem i zarejestrowanej w wyniku pomiarów TEM, Rys. 4. 13(c).

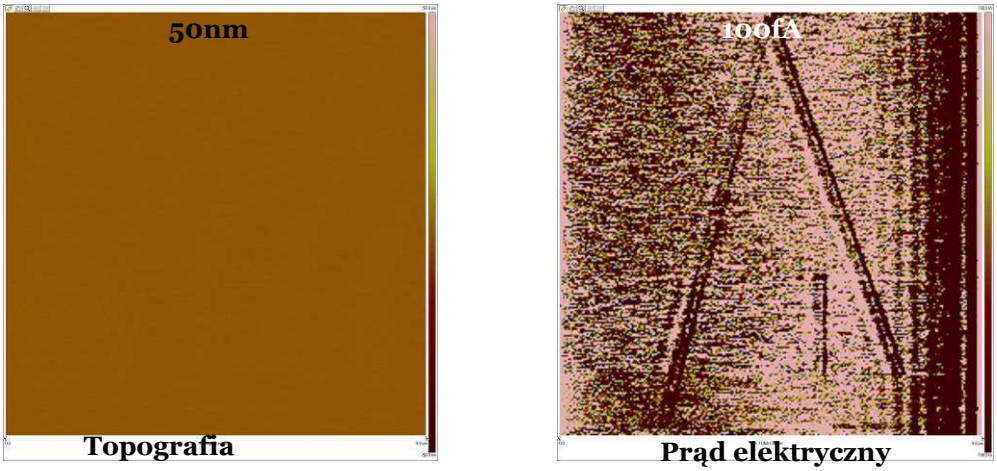
(a) HfO_2/Si



(b) Al_2O_3/Si



(c) Si



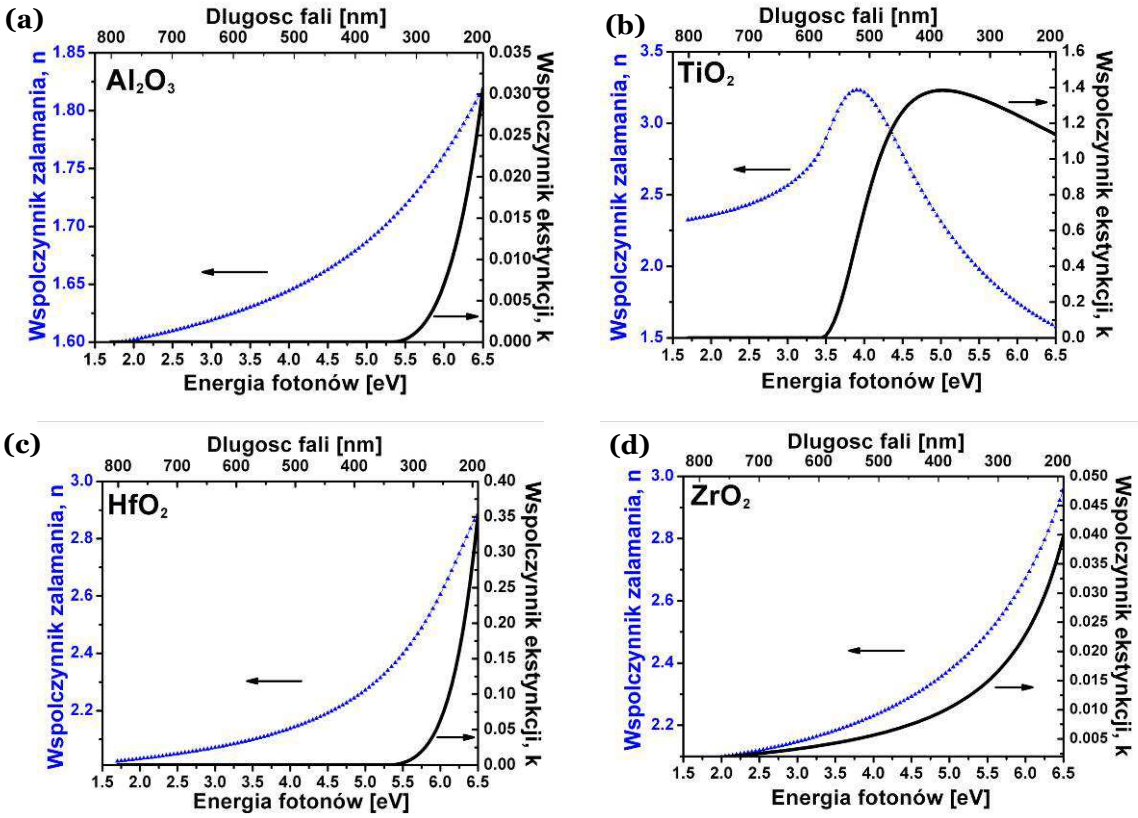
Rys. 4. 20 Obrazy AFM wykonane w trybie TUNA topografii powierzchni w skali 50 nm(po lewej) i wartości prądu elektrycznego w skali 100 pA lub 100 fA przy zastosowaniu stałego napięcia o wartości 9 V (po prawej) 15 nanometrowych warstw dielektrycznych ALD **(a)** HfO_2 **(b)** Al_2O_3 na krzemie i dla porównania **(c)** Si pokrytego bardzo cienką warstwą SiO_2 na skutek utlenienia powierzchni półprzewodnika w kontakcie z powietrzem. Powierzchnia skanowania wynosiła 10 na 10 μm.

Badania strukturalne i elektryczne pokazały, iż warstwy dielektryczne wykonane metodą ALD w niskich temperaturach, poniżej 100˚C o grubości 100 jak i 20 nm charakteryzują się jednorodnością pokrycia, amorficzną strukturą, gładką powierzchnią, małym prądem upływu, relatywnie dużą wartością względnej przenikalności elektrycznej, a także dużą wytrzymałością elektryczną. W pracy zademonstrowano wyniki potwierdzające, iż optymalne warstwy izolujące powinny stanowić dielektryki kompozytowe, złożone z dwóch lub więcej materiałów. Najlepiej sprawdziły się warstwy składające się z Al_2O_3 i HfO_2. Takie wysokiej jakości warstwy izolujące zostaną zastosowane w cienkowarstwowych strukturach półprzewodnikowych z wykorzystaniem tlenku cynku (ZnO) na przezroczystym podłożu. Wyselekcjonowane parametry technologiczne wzrostu i skład niskotemperaturowych dielektryków pozwolą przeprowadzać osadzania na przezroczystych, wrażliwych termicznie podłożach i są bardzo obiecujące dla następnej generacji przezroczystej i elastycznej elektroniki omówionej szczegółowo w Rozdziale 1.

4.6 Badania optyczne (współczynnik załamania, przerwa energetyczna)

Biorąc pod uwagę wyniki kompleksowej charakteryzacji strukturalnej i elektrycznej przeprowadzono badania optyczne amorficznych warstw dielektrycznych: Al_2O_3, HfO_2, TiO_2, ZrO_2 o grubości 100 i 20 nm wykonanych w temperaturze 85°C na podłożu krzemowym techniką ALD. Warstwy tlenków o wysokiej stałej dielektrycznej zostały zbadane za pomocą elipsometru spektroskopowego w zakresie długości fali λ od 190 do 730 nm. Odpowiada to energii fotonów od 6.5 do 1.7 eV. Pomiary elispometryczne zostały przeprowadzone w zakresie widzialnym i nadfioletu (UV-VIS), ponieważ spektroskopia w tym obszarze pozwala ustalić wartości przerwy energii wzbronionych badanych materiałów.

Na podstawie pomiarów optycznych wyznaczono wartości współczynnika załamania i ekstynkcji (szczegółowy opis tych funkcji optycznych został zamieszczony w Rozdziale 2). Zależności tych stałych optycznych warstw tlenkowych o grubości 100 i 20 nm nie wykazywały znaczących różnic. Wyniki zostały zaprezentowane na Rys. 4. 21. Wykresy stałych optycznych czterech dielektryków wykazują odmienny przebieg, najbardziej zbliżone są krzywe zarejestrowane dla HfO_2 i ZrO_2, co wynika z podobnych właściwości tych materiałów takich, jak szerokość przerwy energetycznej i wartość stałej dielektrycznej[121].



Rys. 4. 21 Współczynnik załamania, n (niebieska krzywa) oraz ekstynkcji, κ (czarna krzywa) warstw dielektrycznych o grubości 20 nm **(a)** Al_2O_3, **(b)** TiO_2, **(c)** HfO_2 i **(d)** ZrO_2 wyznaczone na podstawie pomiarów elispometrycznych przeprowadzone w zakresie widzialnym i nadfioletu (UV-VIS)[177].

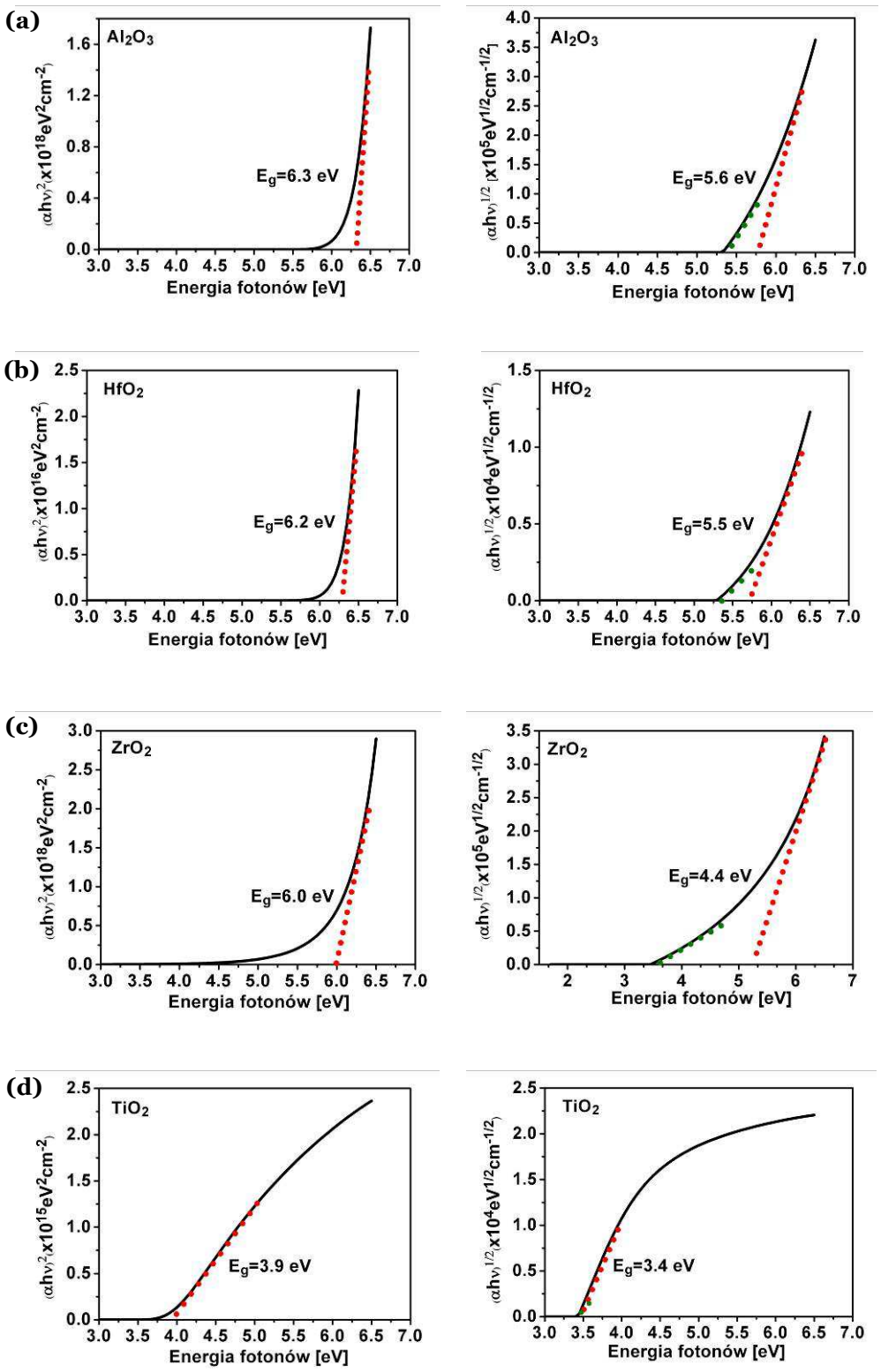
Tab. 4. 6 Wartości współczynników załamania światła dla wybranych długości fali (energii fotonów) wyznaczone dla badanych warstw dielektrycznych Al_2O_3, HfO_2, ZrO_2 i TiO_2[177], a także dla raportowanych w literaturze dla krystalicznych tlenków „high - *k*".

Długość fali [nm]/ Energia fotonów [eV]	**Współczynnik załamania, n**			
	Al_2O_3	**HfO_2**	**ZrO_2**	**TiO_2**
730/1.7	1.60	2.02	2.09	2.32
635/1.95	**1.60**	**2.03**	**2.10**	**2.35**
318/3.9	1.64	2.13	2.22	3.23
190/6.5	1.82	2.89	2.96	1.58
635/1.95[189,190,191]	**1.65**	**1.91**	**2.20**	**2.58**

Wartości współczynników załamania analizowanych dielektryków określone dla wybranych długości fali (energii fotonów), zestawione w Tab. 4. 6 potwierdzają, że współczynnik załamania światła wynika z własności dielektrycznych materiału (wartości względnej przenikalności elektrycznej). Rezultaty badań wskazują także, iż warstwy dielektryczne otrzymywane w niskich temperaturach charakteryzują się w większości dużymi wartościami współczynników załamania w zakresie UV-VIS. Dla

wybranej długości fali 635 nm współczynnik załamania światła dla Al_2O_3 wynosi około 1.6, zaś dla HfO_2, ZrO_2 i TiO_2 – powyżej 2. Wartości te są porównywalne z wynikami współczynników załamania opisywanych w literaturze dla tych tlenków w postaci kryształów[189,190,191]. Przedstawione analizy pokazują, że charakteryzowane dielektryki są potencjalnymi kandydatami do zastosowań w urządzeniach optycznych jako powłoki antyrefleksyjne składające się z wielu materiałów o różnych współczynnikach załamania światła[176,192].

Wartość prostej i skośnej przerwy energetycznej, opisanych wyżej, cienkich warstw dielektrycznych została uzyskana na podstawie wartości współczynnika ekstynkcji κ poprzez zależność $\alpha = 4\pi\kappa/\lambda$, gdzie α to współczynnik absorpcji jako funkcja energii fotonów badanych próbek, a λ to długość fali padającego promieniowania[175,176]. Charakter przejść optycznych może zostać ustalony w oparciu o tak wyznaczone optyczne widma absorpcji. Następnie korzystając ze znajomości współczynnika absorpcji prosta przerwa energetyczna zostanie oszacowana na podstawie znanego wyrażenia $(\alpha h\nu)^2 = A(h\nu - E_g)$, jeśli istnieje takie proste pasmo energii wzbronionych[175,176]. Wykresy $(\alpha h\nu)^2$ w funkcji energii padających fotonów $h\nu$ wraz z wyznaczonymi dopasowaniami o nachyleniu a do prostoliniowych odcinków krzywej dla $\alpha(h\nu) = 0$ i wyliczonymi wartościami prostych przerw energetycznych E_g analizowanych warstw tlenkowych zostały przedstawione na Rys. 4. 22 (po lewej stronie). W przypadku przejść skośnych wektor falowy k dla najniższego stanu energetycznego w paśmie przewodnictwa jest inny niż dla najwyższego stanu w paśmie przewodnictwa. W związku z tym, elektrony, które przenoszą się z pasma walencyjnego do pasma przewodnictwa, będą pochłaniały lub emitowały fonony o energii E_p, co umożliwia zmianę ich wektora falowego. W celu spełnienia zasady zachowania pędu, energia jest dostarczana przez sieć krystaliczną albo oddawana do niej, innymi słowy, jeden lub więcej fononów są wyemitowane lub pochłonięte, gdy foton jest absorbowany. Dane dotyczące optycznej absorpcji są analizowane w celu wyznaczenia przerwy energetycznej dla przejść skośnych w oparciu o następujące wyrażenie $(\alpha h\nu)^{1/2} = B(h\nu - E_g \pm E_p)$, gdzie B – to stała, E_g – w tym przypadku skośna przerwa energetyczna (minimalna przerwa pomiędzy pasmem przewodnictwa a pasmem walencyjnym), E_p – energia pochłoniętych (+) lub wyemitowanych (-) fononów[193]. Na każdym wykresie przedstawiającym zależność $(\alpha h\nu)^{1/2}$ w funkcji $h\nu$ można wyróżnić dwa odrębne dopasowania do prostoliniowych odcinków krzywej (patrz Rys. 4. 22 – prawa strona). Proste (zielony kolor) wyznaczone dla niższych energii fotonu odpowiadają procesom pochłaniania fononu i przecinają oś energii w (E_g - E_p).



Rys. 4. 22 Zależności $(\alpha h\nu)^2$ oraz $(\alpha h\nu)^{1/2}$ w funkcji energii fotonów wraz z dopasowaniem prostoliniowego odcinka krzywej i wyznaczoną wartością przerwy energetycznej dla przejść prostych (po lewej) i skośnych (po prawej) uzyskane dla warstw dielektrycznych **(a)** Al_2O_3, **(b)** HfO_2, **(c)** ZrO_2 i **(d)** TiO_2 otrzymanych w niskiej temperaturze, poniżej 100°C metodą ALD[177].

Pozostałe linie (czerwony kolor), które wyrażają zależność w relatywnie wyższych zakresach energii odpowiadają procesom emisji fononu i przecinają oś energii w ($E_g + E_p$). Wykorzystując te wartości została obliczona skośna przerwa energetyczna dla wszystkich próbek. Z łatwością można zauważyć, iż zademonstrowane na Rys. 4. 22 wykresy zależności $(\alpha h\nu)^2$ (lewa strona) oraz $(\alpha h\nu)^{1/2}$ (prawa strona) w funkcji $h\nu$ wykazują gwałtowny wzrost w pobliżu określonych wartości energii fotonów, które są równe szerokości przerwy energii wzbronionych. W Tab. 4. 7 przedstawiono porównanie wartości optycznych przerw energetycznych dla przejść prostych i skośnych cienkich warstw dielektrycznych, uzyskanych na podstawie analizy pomiarów spektroskopowych oraz wartości eksperymentalne szerokości przerw energetycznych raportowane dla tych materiałów w postaci kryształów.

Cienkie warstwy tlenków o wysokiej stałej dielektrycznej będące przedmiotem analiz w niniejszej rozprawie były formowane w niskotemperaturowych procesach wzrostu (poniżej 100°C). W takich warunkach generowane są defekty wynikające z istnienia zaburzeń idealnej stechiometrii na skutek obecności zanieczyszczeń w formie wodoru i rodzimych defektów takich jak luki tlenowe powstające w trakcie wzrostu[137,138,141]. Obecność defektów może powodować widoczne rozbieżności między wartościami przerw energetycznych dla przejść skośnych i prostych[175].

Tab. 4. 7 Porównanie wartości przerwy energetycznej dla przejść prostych i skośnych warstw dielektrycznych otrzymywanych w niskich temperaturach metodą ALD[177] i wartości eksperymentalne szerokości przerw energetycznych raportowane dla tych materiałów w postaci kryształów[121]

	Al_2O_3	HfO_2	ZrO_2	TiO_2
Prosta przerwa energetyczna± 0.1 eV	6.3	6.2	6.0	3.9
Skośna przerwa energetyczna ± 0.1 eV	*5.6*	*5.5*	*4.4*	*3.4*
Przerwa energetyczna (eV) [121]	*8.8*	*5.8*	*5.8*	*3.5*

Największe różnice zostały zaobserwowane dla warstw ZrO_2, co może sugerować, iż materiał ten, charakteryzujący się największą chropowatością powierzchni (jak zauważono w Podrozdziale 4.3), zawiera także największą ilość defektów spośród badanych dielektryków. Wartości E_g szczególnie dla prostych przejść uzyskane na postawie charakteryzacji spektroskopowej dla HfO_2 (6.2 eV), ZrO_2 (6.0 eV) i TiO_2 (3.9 eV) są zbliżone do eksperymentalnych wartości szerokości przerw energii wzbronionych otrzymanych dla dielektryków w postaci kryształów. Wartość przerwy energetycznej wyznaczonej dla amorficznych warstw Al_2O_3 (6.3 eV) jest niższa w porównaniu do szerokości E_g uzyskanej dla kryształów tego materiału (8.8 eV)[121]. Efekt ten (omówiony w Rozdziale 2) jest związany z występowaniem zanieczyszczeń w dielektryku np. W postaci wodoru, które mogą wywoływać pojawienie się stanów

energetycznych w obszarze przerwy energetycznej, co skutkuje zmniejszeniem energii przerwy wzbronionej. Wówczas przejścia elektronowe zachodzą pomiędzy pasmem walencyjnym i tymi dodatkowymi, pustymi stanami energetycznymi, a wartości przerwy energii wzbronionych okazują się mniejsze niż raportowane dla materiałów pozbawionych defektów[137,138,141]. Wyniki pomiarów spektroskopowych warstw dielektrycznych otrzymywanych metodą ALD pokazały, iż zgodnie z przewidywaniami, najszerszą przerwę energetyczną wykazuje Al_2O_3 zaś najwęższą TiO_2.

Przeprowadzone wyżej analizy potwierdzają, że najkorzystniejszymi właściwościami do zastosowań jako izolatory w półprzewodnikowych elementach elektronicznych charakteryzują się warstwy kompozytowe typu $Al_2O_3/HfO_2/Al_2O_3$ uzyskiwane w niskich temperaturach metodą ALD. Tak dobrane warstwy izolujące zapewniają między innymi mały prąd upływu, dużą wytrzymałość dielektryczną i relatywnie dużą wartością względnej przenikalności elektrycznej.

Rozdział 5

Otrzymywanie i charakteryzacja cienkowarstwowych struktur elektronicznych

5.1 Wprowadzenie

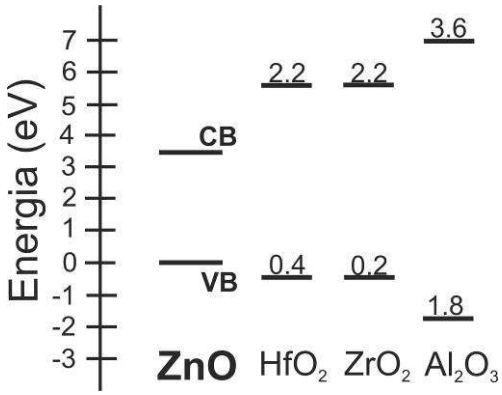
W celu rozwoju przezroczystych systemów elektronicznych, odpowiednie materiały muszą być otrzymywane i zintegrowane ze sobą w taki sposób, aby wytwarzać różne typy cienkowarstwowych elementów elektronicznych na przezroczystych podłożach. W toku niniejszej rozprawy wytworzone i scharakteryzowane zostały półprzewodnikowe elementy elektroniczne wymagające w swojej konstrukcji materiałów izolujących, czyli cienkowarstwowe struktury kondensatorowe (ang. thin film capacitor, TFC) i tranzystorowe (ang. thin film transistor, TFT) na bazie ZnO wykonane na przezroczystym, nieprzewodzącym podłożu (szkło kwarcowe). Wykonanie prostych struktur testowych pozwoliło na zbadanie właściwości materiałów izolujących i półprzewodnikowych w interakcji ze sobą. Warto podkreślić, że wszystkie warstwy izolujące oraz półprzewodnikowe (ZnO) zostały otrzymane metodą ALD w niskich temperaturach poniżej 150°C. Stosowanie do wytwarzania tych materiałów jednej techniki i niskotemperaturowych warunków wzrostu ma istotne znaczenie dla uproszczenia technologii wytwarzania elektronicznych struktur półprzewodnikowych w szczególności wykonywanych na przezroczystych, elastycznych i wrażliwych termicznie podłożach.

Charakteryzacja warstw izolujących i półprzewodnikowych oraz konstrukcja powstających na bazie takich materiałów testowych elementów elektronicznych wykonywanych w całości metodami osadzania cienkich warstw ukierunkowane były przede wszystkim na przyszłe potencjalne zastosowania w obszarze tzw. „przezroczystej elektroniki". Użycie przezroczystych i tanich podłóż oraz niskie temperatury wzrostu stosowane podczas procesu osadzania poszczególnych warstw sprawiają, że wytworzone cienkowarstwowe struktury półprzewodnikowe z izolowaną bramką mogą być szeroko stosowane w produkcji urządzeń elektronicznych nowej generacji elektroniki.

5.2 Struktury kondensatorowe na przezroczystym podłożu

Po kompleksowej charakteryzacji warstw izolujących z wykorzystaniem struktur MOS wykonanych na podłożu krzemowym zostały przeprowadzone badania struktur TFC otrzymanych na przezroczystym podłożu. Analizy te dostarczą cennych informacji o właściwościach warstw dielektrycznych w interakcji z warstwami półprzewodnikowymi w postaci ZnO. Odpowiednie zintegrowanie ze sobą takich przezroczystych materiałów ma istotne znaczenie, ponieważ w ostatecznym przyrządzie półprzewodnikowym będą one pełniły role kluczowe dla prawidłowego działania cienkowarstwowych struktur tranzystorowych (TFT). Ten rodzaj przezroczystych elementów elektronicznych stanowi fundamentalne komponenty przezroczystych wyświetlaczy, które mogą być używane w laptopach, szybach samochodowych, czy w elektronicznym papierze.

Jak podkreślono w poprzednim paragrafie warstwy tlenkowe zostały otrzymane metodą osadzania warstw atomowych w niskich temperaturach wzrostu, z uwagi na zamiar osadzania ich na przezroczystych i organicznych podłożach. Przezroczystym tlenkiem półprzewodnikowym wybranym do zastosowania w konstrukcji testowych, cienkowarstwowych elementów elektronicznych badanych w toku bieżącej rozprawy jest ZnO. Materiał ten ze względu na szeroką przerwę energii wzbronionych i właściwości przewodzące, czyli możliwość łatwego otrzymywania materiałów o żądanej oporności szczególnie za pomocą techniki ALD[64,73,74,75], jest intensywnie badany do zastosowań w obszarze „przezroczystej elektroniki" (Rozdział 1).

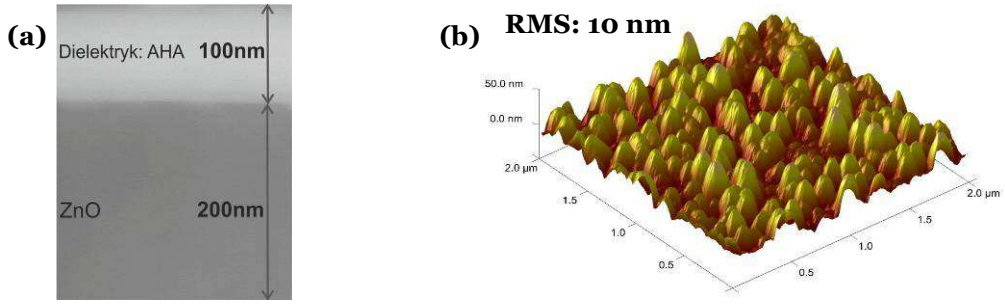


Rys. 5. 1 Obliczone wartości barier potencjału w paśmie przewodnictwa (CB) i w paśmie walencyjnym (VB) – „band offset" dla wybranych tlenków o wysokiej stałej dielektrycznej w odniesieniu do półprzewodnika w postaci tlenku cynku, ZnO. Wykres został sporządzony na podstawie danych raportowanych w literaturze[144,148].

Funkcję izolatora w testowych strukturach pełniła warstwa kompozytowa typu $Al_2O_3/HfO_2/Al_2O_3$, ponieważ, zgodnie z omówionymi w poprzednich rozdziałach

parametrami technologicznymi, warstwa ta gwarantuje dobre właściwości elektrofizyczne między innymi amorficzną strukturę, gładką powierzchnię, mały prąd upływu, dużą wytrzymałość dielektryczną i relatywnie dużą wartością względnej przenikalności dielektrycznej. Tak dobrane warstwy dielektryczne charakteryzują się także dużą przerwą energii wzbronionych wystarczającą do uzyskania wymaganej bariery potencjału w paśmie przewodnictwa i w paśmie walencyjnym – „band offset" o wartości powyżej 1 eV względem ZnO (jak pokazano na Rys. 5. 1), aby zapobiec przedostawaniu się nośników ładunku elektrycznego z półprzewodnika do izolatora.

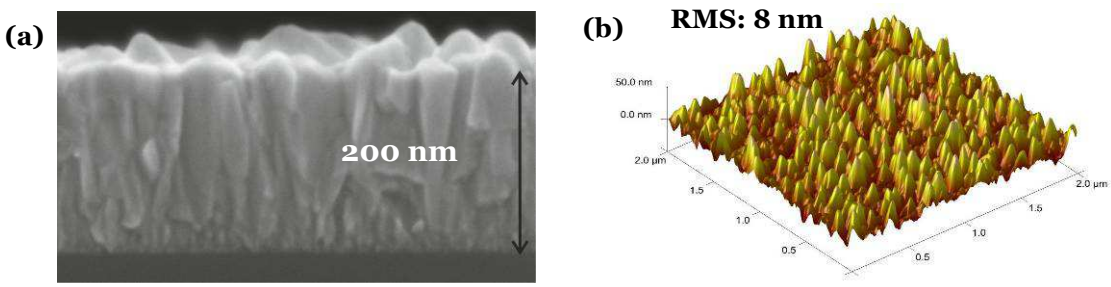
Wszystkie struktury TFC zostały skonstruowane według schematu zaprezentowanego na Rys. 1. 6(b) na przezroczystym podłożu w postaci szkła kwarcowego, które charakteryzuje się gładką powierzchnią o wartości RMS na poziomie 0.3 nm. Pierwsze testy przeprowadzono na kondensatorach składających się ze 100 nanometrowej warstwy AHA wykonanej w temperaturze 85˚C i umieszczonej pomiędzy metalową bramką (Ti/Au) i warstwą ZnO. Tlenek cynku o grubości 200 nm został otrzymany w 100˚C. Przekrój poprzeczny SEM warstw osadzonych w procesie ALD przedstawiono na Rys. 5. 2(a).



Rys. 5. 2 (a) Przekrój poprzeczny SEM wykonany przy użyciu detektora BSE i **(b)** obraz AFM (wraz z wartością RMS) topografii powierzchni w skali 50 nm układu ZnO/AHA (200 nm/100 nm) otrzymanego na szklanym podłożu w temperaturze nieprzekraczającej 100°C techniką ALD. Powierzchnia skanowania AFM wynosiła 2 na 2 µm. Wartość RMS wyznaczono z powierzchni skanowania 10 na 10 µm.

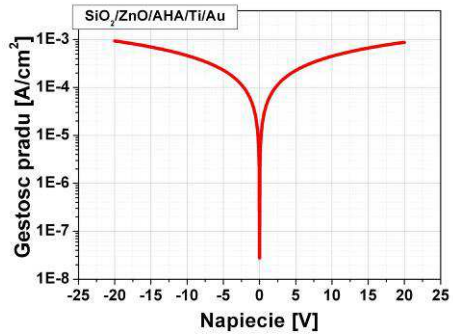
Tlenek cynku osadzony na szkle kwarcowym charakteryzuje się przewodnictwem elektrycznym typu n, koncentracją nośników $3*10^{17}$ cm^3 i ich ruchliwością około 4 cm^2 V^{-1} s^{-1}, co przekłada się na oporność elektryczną o wartości około 5 Ω cm. Pokrycie powierzchni uzyskanych struktur warstwą dielektryczną spowodowało obniżenie oporności półprzewodnika do $1.3*10^{-1}$ Ω cm poprzez zwiększenie wartości koncentracji i ruchliwości nośników: do $4*10^{18}$ cm^{-3} i 12 cm^2 V^{-1} s^{-1} (według wyrażenia (1. 2)). Zmiany przewodnictwa są wynikiem zjawiska omówionego w literaturze[194], a mianowicie w strukturach otrzymywanych w tak niskich temperaturach Zn z ZnO i Al z Al_2O_3 dyfundują do sąsiednich warstw. W efekcie dochodzi do wstrzykiwania elektronów do warstwy przejściowej pomiędzy dielektrykiem i ZnO, a także do warstwy

półprzewodnikowej wywołując zmianę jej właściwości elektrycznych. Niestety dyfuzja Zn do warstwy dielektrycznej może pogarszać jej właściwości izolujące. Można przypuszczać, iż w tym przypadku efekt ten jest dodatkowo wzmagany poprzez bardzo dużą chropowatość powierzchni ZnO o wartości RMS – 8 nm, która wpływa na zwiększoną chropowatość warstwy izolującej (RMS – 10 nm). Zdjęcia przedstawiające jakość powierzchni warstwy ZnO i struktury AHA/ZnO zostały zamieszczone na Rys. 5. 2(b) i Rys. 5. 3.



Rys. 5. 3 (a) Przekrój poprzeczny SEM i **(b)** obraz AFM (wraz z wartością RMS) topografii powierzchni wykonany w skali 50 nm warstwy ZnO o grubości 200 nm otrzymanej na szklanym podłożu w temperaturze 100°C techniką ALD. Powierzchnia skanowania AFM wynosiła 2 na 2 µm. Wartość RMS wyznaczono z powierzchni skanowania 10 na 10 µm.

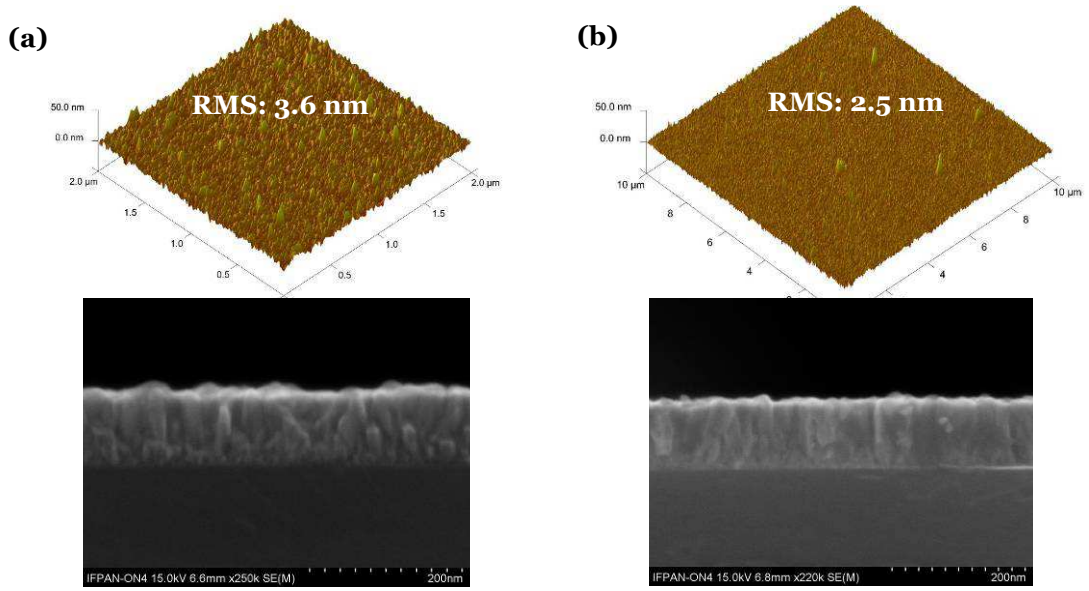
Powyższe obserwacje tłumaczą wartość prąd upływu na poziomie $5*10^{-5}$ A/cm² dla 1 V określoną na podstawie typowej charakterystyki prądowo-napięciowej zarejestrowanej w zakresie -20 - +20V dla kondensatorów TFC i zademonstrowanej na Rys. 5. 4. Otrzymane parametry elektryczne struktur TFC są wyraźnie gorsze w porównaniu do analizowanych w poprzednim Rozdziale układów MOS wykonanych z wykorzystaniem takiej samej warstwy izolującej.



Rys. 5. 4 Gęstość prądu w funkcji przyłożonego napięcia dla kondensatorów TFC wykonanych na szklanym podłożu w temperaturze nieprzekraczającej 100°C z wykorzystaniem badanych warstw tlenkowych ZnO/AHA o grubości 200 nm/100 nm otrzymywanych metodą ALD.

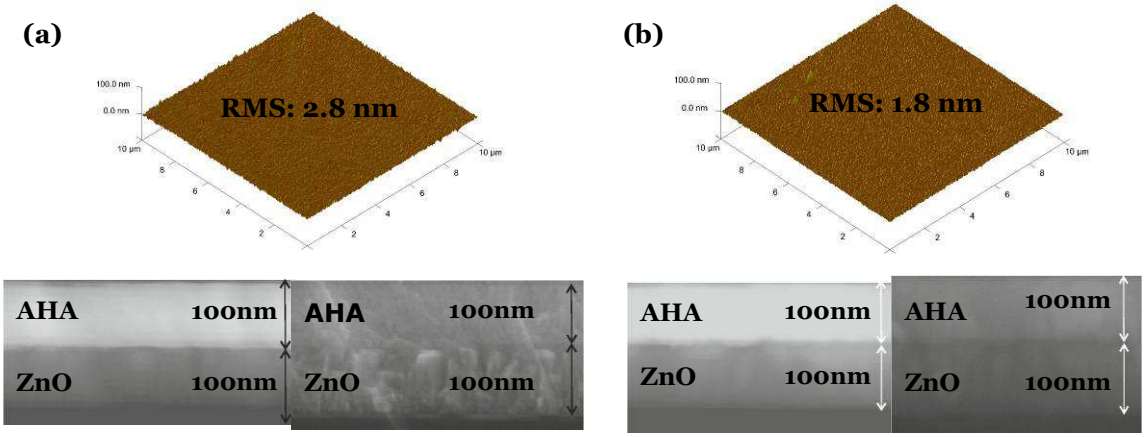
Powodem pogorszenia właściwości izolujących struktury ZnO/AHA/metalowa bramka jest występowanie stanów pułapkowych (takich jak defekty czy zanieczyszczenia) o dużej gęstości w obszarze międzywierzchni warstw tlenkowych

półprzewodnik/dielektryk, najbardziej krytycznych w ujęciu właściwości elektrycznych kondensatorów. Pochodzenie stanów pułapkowych jest związane z powstawaniem warstwy przejściowej, w której dochodzi do mieszania się składników sąsiadujących warstw[194]. W efekcie następuje przepływ nośników prądu w głąb warstwy dielektrycznej, co prowadzi bezpośrednio do obniżenia jakości tej warstwy wytwarzanej na podłożu SiO_2/ZnO.



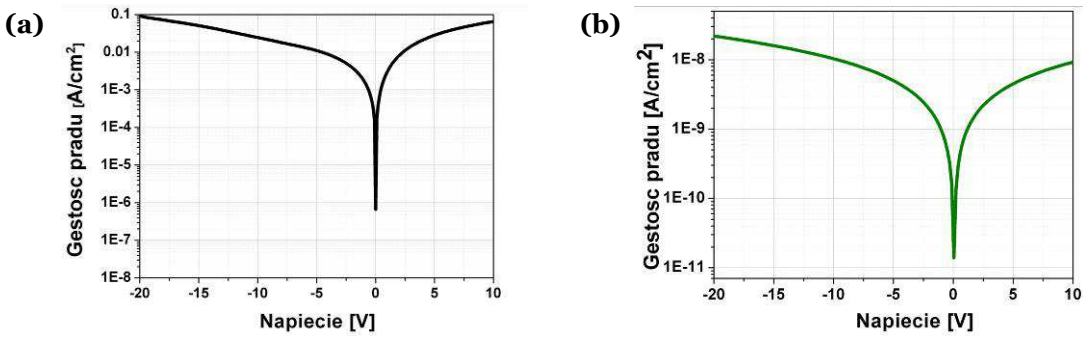
Rys. 5. 5 Obrazy AFM (wraz z wartością RMS) topografii powierzchni w skali 50 nm (góra) i przekroje poprzeczne SEM w skali 200 nm (dół) warstw ZnO o grubości 100 nm otrzymanych w temperaturze 100°C techniką ALD przy użyciu **(a)** wody dejonizowanej i **(b)** roztworu wody amoniakalnej jako prekursora tlenowego. Powierzchnia skanowania mikroskopem AFM wynosiła 2 na 2 µm. Wartość RMS wyznaczono z powierzchni skanowania 10 na 10 µm.

Celem obniżenia chropowatości powierzchni i poprawienia parametrów elektrycznych kondensatorów TFC na bazie ZnO zostało zastosowanych kilka strategii. Pierwsza przewidywała zmniejszenie grubości warstwy dwutlenku cynku do 100 nm. Warunki wytwarzania pozostałych elementów struktury pozostały takie same. Warstwa półprzewodnika wykazywała średnią chropowatość powierzchni o wartości 3.6 nm (patrz Rys. 5. 5(a)). Koncentracja wolnych elektronów w takim materiale wynosiła $1*10^{17}$ cm^{-3}, a ich ruchliwość osiągała wartość około 4 $cm^2 V^{-1} s^{-1}$, co przykładało się na oporność elektryczną o wartości około $1.5*10^{1}$ Ω cm. W tym przypadku również osadzenie dielektryka wpływało na zmniejszenie oporności półprzewodnika do około $3*10^{-1}$ Ω cm, w konsekwencji zwiększenia koncentracji nośników i ich ruchliwości do $4*10^{18}$ cm^{-3} i 6 $cm^2 V^{-1} s^{-1}$.



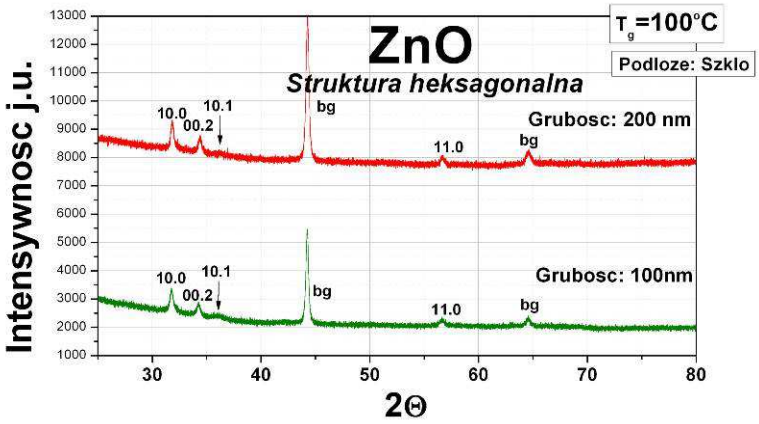
Rys. 5. 6 Obrazy AFM (wraz z wartością RMS) topografii powierzchni w skali 100 nm i zmierzone wartości RMS (góra) i przekroje poprzeczne SEM (dół) wykonane przy użyciu detektora BSE (lewa) i SE (prawa) układów ZnO/AHA (100 nm/100 nm) otrzymanych na szklanym podłożu w temperaturze nieprzekraczającej 100°C techniką ALD z wykorzystaniem **(a)** wody dejonizowanej oraz **(b)** roztworu wody amoniakalnej w trakcie wzrostu półprzewodnika. Powierzchnia skanowania AFM wynosiła 10 na 10 µm.

Warstwa izolująca spowodowała także zwiększenie gładkości powierzchni struktur SiO_2/ZnO/AHA do wartości RMS poniżej 3 nm, co zostało przedstawione na obrazach z mikroskopów AFM i SEM na Rys. 5. 6(a). Jednak wpływ efektów związanych z interdyfuzją pierwiastków i dużą chropowatością powierzchni nadal był zbyt destruktywny i wywoływał duże wartości prądu upływu pokazano na Rys. 5. 7(a).



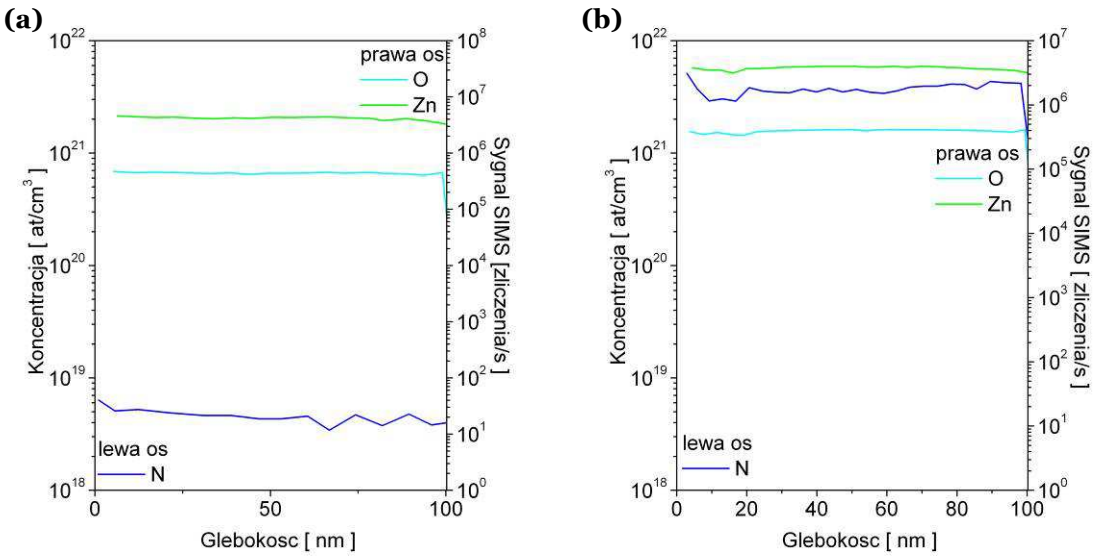
Rys. 5. 7 Gęstość prądu w funkcji przyłożonego napięcia dla kondensatorów TFC wykonanych na szklanym podłożu w temperaturze nieprzekraczającej 100°C z wykorzystaniem badanych warstw tlenkowych ZnO/AHA o grubości 100 nm/100 nm otrzymywanych metodą ALD przy użyciu **(a)** wody dejonizowanej i **(b)** roztworu wody amoniakalnej jako źródła tlenu we wzroście warstw półprzewodnikowych .

Rezultaty pomiarów dyfrakcji rentgenowskiej, przedstawione na Rys. 5. 8, wskazują, iż cienkie warstwy ZnO są polikrystaliczne z ziarnami o wielkości około 30 nm (obliczone zgodnie z wyrażeniem (4. 1)). Pojawienie się pików dyfrakcyjnych dla orientacji (10.0), (00.2), (10.1) i (11.0) i ich położenia sugerują, że analizowane warstwy charakteryzują się strukturą wurcytu w układzie heksagonalnym. Nie zaobserwowano różnic w widmie dyfrakcyjnym dla dwutlenku cynku o grubości 100 i 200 nm otrzymanego w takiej samej temperaturze, 100˚C .



Rys. 5. 8 Wyniki pomiarów metodą dyfrakcji rentgenowskiej polikrystalicznych warstw półprzewodnikowych ZnO o grubości 200 (czerwony) i 100 nm (zielony) otrzymywanych metodą ALD w temperaturze 100°C na szklanym podłożu.

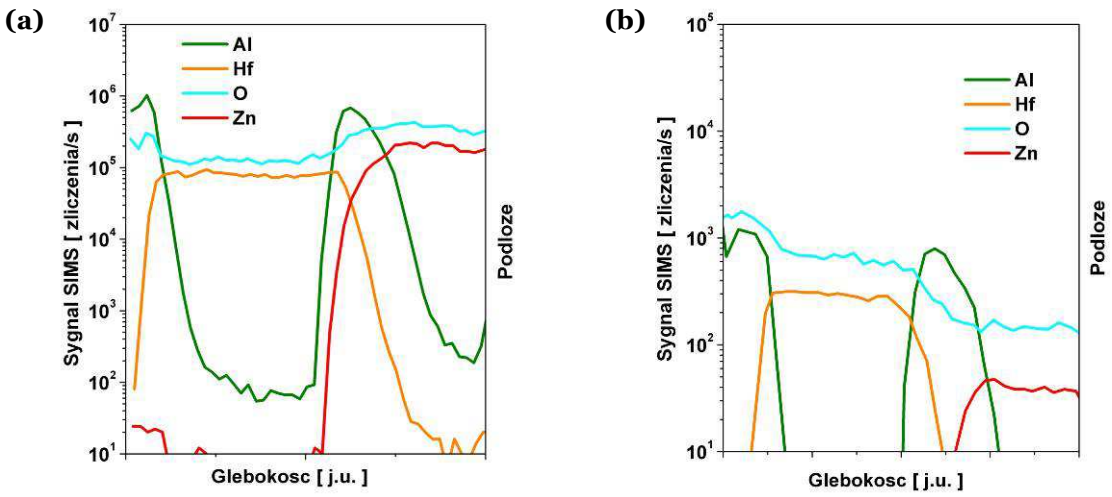
Następnie wykonano struktury TFC na bazie 100 nanometrowej warstwy ZnO, którą otrzymano w temperaturze 100˚C z użyciem roztworu wody amoniakalnej ($NH_3 \cdot H_2O$) zamiast dejonizowanej (H_2O) jako prekursora tlenowego. Zastosowanie wody amoniakalnej spowodowało poprawę jakości powierzchni warstwy ZnO, a w konsekwencji struktur ZnO/AHA, co jest widoczne na skanach AFM i zdjęciach przekrojów poprzecznych SEM, patrz Rys. 5. 5(b) i Rys. 5. 6(b). Zmierzona średnia chropowatość wynosiła 2.5 nm dla ZnO i poniżej 2 nm dla AHA osadzonego na warstwie półprzewodnika. W efekcie zamiany prekursora tlenowego zawartość procentowa atomów azotu (oszacowana na podstawie pomiarów SIMS) w cienkiej warstwie ZnO wzrosła do około 2 %.



Rys. 5. 9 Profile SIMS rozkładu o i Zn (prawa oś) oraz koncentracji azotu (lewa oś) w funkcji głębokości (w nm) warstw ZnO o grubości 100 nm otrzymanych w procesie ALD z użyciem **(a)** wody dejonizowanej i **(b)** roztworu wody amoniakalnej jako prekursora tlenowego.

Obecność niewielkiej ilości azotu (0.004 % at.) w warstwach ZnO otrzymanych z wody dejonizowanej wynika najprawdopodobniej ze stosowania azotu jako gazu nośnego w procesie wzrostu ALD. Porównanie wyników pomiarów składu dwutlenku cynku osadzonego z wykorzystaniem różnych prekursorów tlenowych zostało zamieszczone na Rys. 5. 9. W obu przypadkach rozkład wszystkich obecnych pierwiastków (O, Zn, N) jest jednorodny w obszarze danej warstwy.

Na Rys. 5. 7(b) została przedstawiona typowa charakterystyka I - V wyrażona jako gęstość prądu w zależności od przyłożonego napięcia zewnętrznego w zakresie -20 - +10 V. Pomiary te zostały zarejestrowane dla struktur TFC skonstruowanych w oparciu o ZnO z $NH_3 \cdot H_2O$ i wykazują znaczące obniżenie prądu upływu do około $9*10^{-10}$ A/cm² dla 1 V. Uzyskane wartości gęstości prądu upływu analizowanych kondensatorów w zakresie napięciowym pracy przyszłych elementów TFT można uznać za wystarczające, ponieważ nie przekraczają dopuszczalnych parametrów elektrycznych przy wytwarzaniu układów scalonych w technologii CMOS i pamięci operacyjnych DRAM, które powinny być mniejsze niż $1.5*10^{-2}$ A/cm² i 10^{-7} A/cm² przy 1 V (kolejno), jak pokazano na Rys. 2. 1(a)[4,5,121]. Można spekulować, że tworzenie grup $-NH_x$ w warstwach półprzewodnika, a szczególnie w obszarze powierzchniowym tych warstw może ograniczać gęstość stanów pułapkowych na styku ZnO/AHA i blokować wstrzykiwanie nośników ładunku elektrycznego z warstwy przejściowej ZnO/AHA do izolatora. Ponadto, stosowanie wody amoniakalnej zamiast dejonizowanej w procesach wzrostu zmniejsza koncentrację wolnych elektronów w tlenku cynku z 10^{17} do poniżej 10^{15} cm^{-3}. Azot może wbudowywać się w luki tlenowe i/lub może też odgrywać rolę centrów kompensujących luki tlenowe w ZnO, co prowadzi do spadku koncentracji elektronów[195,196].



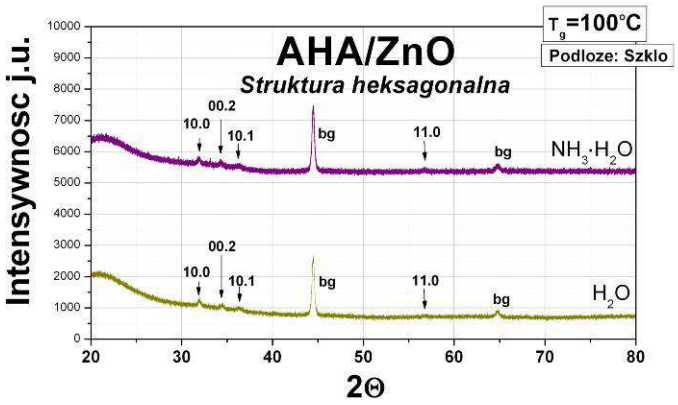
Rys. 5. 10 Profile SIMS rozkładu Zn, O, Hf i Al w funkcji głębokości (wyrażonej w jednostkach umownych) układów szklane podłoże/ZnO/AHA (100 nm/100 nm) otrzymanych w procesie ALD na bazie warstw półprzewodnikowych wykonanych z użyciem **(a)** wody dejonizowanej i **(b)** roztworu wody amoniakalnej jako prekursora tlenowego.

Można przypuszczać, że w warunkach niskiej temperatury wzrostu, większość atomów azotu wbudowuje się jako grupy -NH_x, ponieważ energia cieplna nie jest wystarczająco wysoka, aby rozerwać wszystkie wiązania N-H w cząsteczkach NH_3. Wówczas większość atomów azotu jest elektrycznie obojętna i tylko niewielka część atomów azotu może kompensować nośniki typu n[196].

Profile SIMS pokazane na Rys. 5. 10 potwierdzają istnienie warstw przejściowych na granicy różnych materiałów tlenkowych użytych do wytworzenia badanych układów ZnO/Al_2O_3/HfO_2/Al_2O_3. Obecność tych międzywarstw na styku dielektryk/półprzewodnik jest najbardziej destruktywna z perspektywy elektrycznego działania struktur TFC, ponieważ może ułatwiać dyfuzję składników sąsiadujących warstw. Na Rys. 5. 10(a) można zauważyć niedobór tlenu w HfO_2 (w stosunku do półprzewodnika). Wadą tego materiału dielektrycznego jest spore przewodnictwo jonowe uzależnione od dyfuzji jonów tlenu[144]. Można wnioskować, iż w strukturach, otrzymanych z użyciem wody dejonizowanej, tlen dyfunduje z warstwy dielektrycznej do półprzewodnika. Na skutek tego dochodzi do przepływu nośników ładunku elektrycznego w głąb warstwy izolującej i pogorszenia parametrów elektrycznych kondensatorów (Rys. 5. 7(a)). Pochodzenie tego efektu jest przypisane tworzeniu warstwy dielektrycznej i warstwy przejściowej dielektryk/półprzewodnik z niedoborem tlenu, obecności zjonizowanych nośników ładunku takich, jak luki tlenowe oraz innych defektów w warstwach tlenkowych, spowodowanych dyfuzją tlenu w tych materiałach[186]. W tym przypadku bardzo cienka warstwa (5 - 10 nm) Al_2O_3 użyta w konstrukcji dielektryka kompozytowego okazała niewystarczającą barierą dla przedostawania się nośników prądu z półprzewodnika. Sygnał SIMS zarejestrowany dla układów uzyskanych z wykorzystaniem wody amoniakalnej jest gorszej jakości, bo warstwa AHA w tych strukturach była warstwą izolującą i nie przewodziła prądu elektrycznego. Jednak można zaobserwować, iż w tym przypadku zgodnie z przewidywaniami zawartość tlenu w warstwie dielektrycznej jest większa niż w ZnO. Wskazuje to, iż obecność azotu w większości występującego w grupach -NH_x minimalizuje niekorzystne efekty związane z dyfuzją składników do graniczących ze sobą warstw tlenkowych. Fakt ten oraz dobrej jakości powierzchnia ZnO (Rys. 5. 5(b)) sprawiają, iż struktury te charakteryzują się małym prądem upływu (Rys. 5. 7(b)).

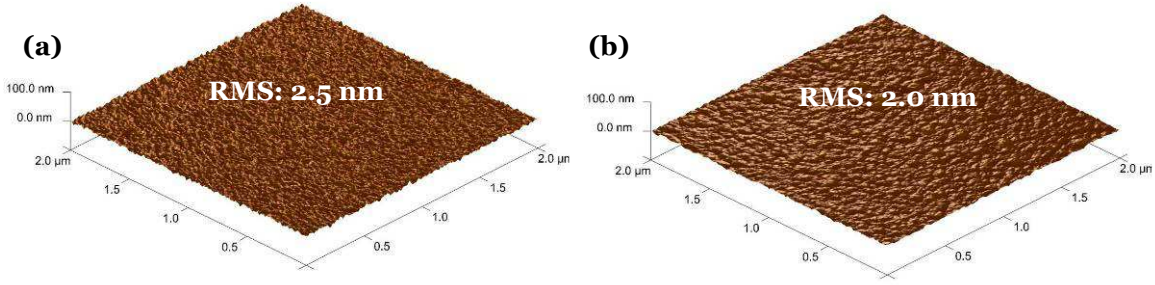
Zawartość procentowa atomów wodoru w warstwach tlenkowych, wykonanych w niskich temperaturach (poniżej 150˚C) i analizowanych w bieżącej pracy, została oszacowana z wykorzystaniem cienkich warstw ZnO i wynosi około 1 %. Do określenia tej wartości posłużono się warstwami tlenku cynku jako wzorcem ze względu na trudności rejestracji dobrej jakości sygnału SIMS dla warstw dielektrycznych. Występowanie w warstwach dielektrycznych zanieczyszczeń w postaci wodoru jest

konsekwencją stosowania reagentów bogatych w ten pierwiastek w procesie wzrostu warstw tlenkowych. Wpływ obecności wodoru na właściwości dielektryków został opisany w Rozdziale 2, natomiast konsekwencje obecności tego pierwiastka w warstwach tlenku cynku zostały szczegółowo wyjaśnione w innej pracy grupy technologicznej, w której była realizowana niniejsza rozprawa doktorska[167].



Rys. 5. 11 Wyniki pomiarów metodą XRD układów ZnO/AHA (100 nm/100 nm) otrzymywanych metodą ALD w temperaturze nieprzekraczającej 100°C na szklanym podłożu. Struktury wykonano w oparciu o polikrystaliczne warstwy półprzewodnikowe ZnO osadzone z wykorzystaniem roztworu wody amoniakalnej – $NH_3 \bullet H_2O$ (fioletowy) i wody dejonizowanej – H_2O (żółty).

Na Rys. 5. 11 zostały zademonstrowane widma XRD wykonane dla obu analizowanych układów ZnO/AHA (100 nm/100 nm) osadzonych na przezroczystym i nieprzewodzącym szklanym podłożu w temperaturze nieprzekraczającej 100˚C. Zastosowanie roztworu wody amoniakalnej jako prekursora tlenowego nie wywołało zmian w widmie dyfrakcyjnym. Zarejestrowane wykresy potwierdzają, że materiał izolacyjny jest amorficzny, ponieważ refleksy dla AHA nie są widoczne. Ponadto, obecność i położenia pików dyfrakcyjnych dla orientacji (10.0), (00.2), (10.1) i (11.0) wskazują, iż cienkie warstwy ZnO charakteryzują się heksagonalną strukturą wurcytu z ziarnami o wielkości z zakresu 26 - 29 nm.

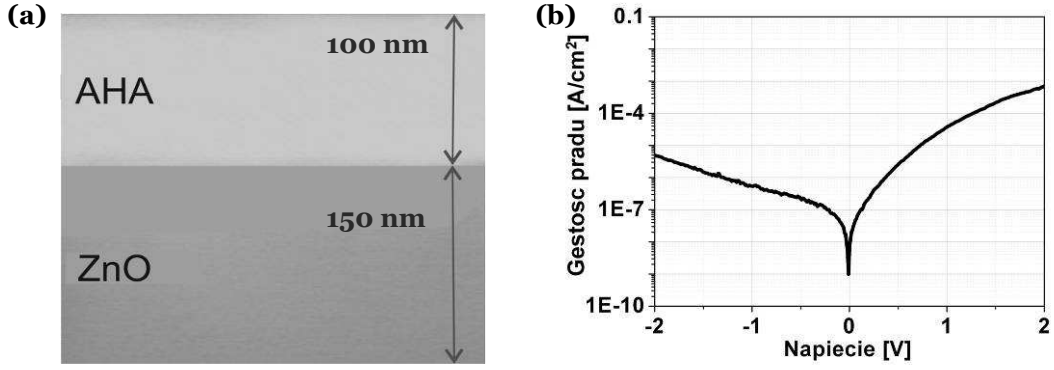


Rys. 5. 12 Obrazy AFM (wraz z wartością RMS) topografii powierzchni w skali 100 nm **(a)** warstwy ZnO o grubości 150 nm i **(b)** układu ZnO/AHA (150 nm/100 nm) otrzymanych na szklanym podłożu w temperaturze nieprzekraczającej 130°C techniką ALD. Powierzchnia skanowania AFM wynosiła 2 na 2 µm. Wartość RMS wyznaczono z powierzchni skanowania 10 na 10 µm.

Kolejną strategią mającą na celu poprawienie właściwości morfologicznych półprzewodnika, a w konsekwencji parametrów elektrycznych struktur TFC było

wykonanie warstw ZnO metodą ALD w wyższej temperaturze o wartości 130˚C. Polikrystaliczna warstwa o grubości 150 nm wykazywała koncentrację wolnych elektronów o wartości około $1.2*10^{19}$ cm^{-3}, a ich ruchliwość około 9 $cm^2 V^{-1} s^{-1}$, co przekładało się na oporność elektryczną wynoszącą około $5*10^{-2}$ Ω cm. Pokrycie powierzchni uzyskanych warstw półprzewodnikowych dielektrykiem spowodowało zwiększenie wartości koncentracji nośników ładunku elektrycznego do $6*10^{19}$ cm^{-3}, co skutkowało obniżeniem oporności półprzewodnika do około $1*10^{-2}$ Ω cm.

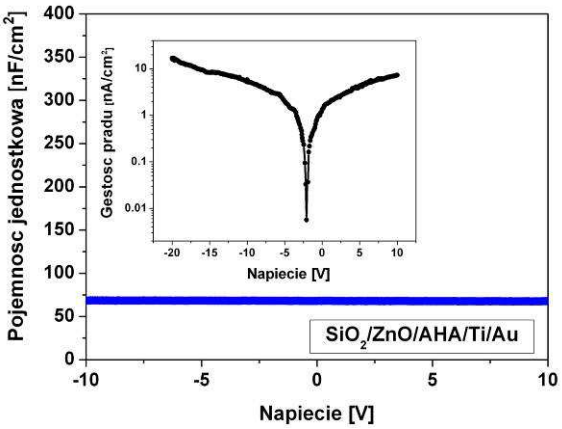
Powierzchnia ZnO pokazana na Rys. 5. 12(a) charakteryzowała się średnią chropowatością RMS o wartości 2.5 nm. Po osadzeniu warstwy dielektrycznej w postaci AHA o grubości 100 nm chropowatość powierzchni struktur ZnO/AHA zmniejszyła się do 2 nm, zgodnie z Rys. 5. 12(b). Przekrój poprzeczny układu osadzonego metodą ALD został zaprezentowany na Rys. 5. 13(a). Otrzymane kondensatory TFC wykazywały gęstości prądu upływu o wartości $4*10^{-5}$ A/cm^2 dla 1 V i $5.5*10^{-7}$ A/cm^2 odczytane na podstawie sporządzonych wykresów charakterystyk I - V (Rys. 5. 13(b)). Z uwagi na opisane wyniki oraz małą wartość wytrzymałości dielektrycznej (poniżej 0.5 MV/cm) badanych elementów elektronicznych można stwierdzić, iż bardzo cienka warstwa Al_2O_3, zastosowana blisko międzywierzchni izolator/półprzewodnik, w dostatecznym stopniu nie ogranicza przedostawania się obu rodzajów nośników ładunku z ZnO do dielektryka.



Rys. 5. 13 (a) Przekrój poprzeczny SEM wykonany przy użyciu detektora BSE układu ZnO/AHA (150 nm/100 nm) **(b)** typowa charakterystyka gęstości prądu w funkcji przyłożonego napięcia zarejestrowana dla kondensatorów TFC otrzymanych na szklanym podłożu w temperaturze nieprzekraczającej 130°C techniką ALD.

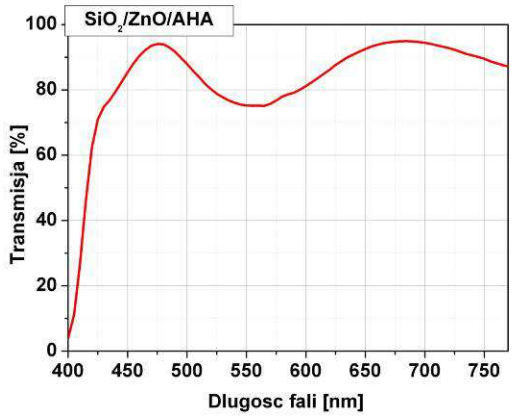
Aby poprawić właściwości elektryczne kondensatorów grubość warstwy kompozytowej AHA została zwiększona do 250 nm, poprzez zwiększenie grubości przekładek z tlenku glinu. Zauważono, że taka grubość izolatora minimalizuje ewentualne szkodliwe skutki związane z mieszaniem się materiałów w warstwie przejściowej, która może powodować zwiększenie prądu upływu i zmniejszenie niezawodności elementów elektronicznych. Struktury TFC wykazują małą gęstość prądu upływu sięgającą do wartości 10^{-8} A/cm^2 w szerokim zakresie napięcia -20 - +10V

i pojemność niezależną od pola elektrycznego wynoszącą około 70 nF/cm², co odpowiada stosunkowo dużej wartości względnej przenikalności elektrycznej 18±3 (patrz Rys. 5. 14). Rozmycie widoczne w charakterystykach C - V czyli brak wyraźnego podziału na regiony akumulacji, zubożenia i inwersji, jak w przypadku struktur MOS, może świadczyć o obecności ładunku stałego w warstwie dielektryka i o dużej gęstości stanów pułapkowych w obszarze przejściowym półprzewodnik/dielektryk w strukturach cienkowarstwowych[197].



Rys. 5. 14 Typowe charakterystyki pojemności jednostkowej i gęstości prądu (wewnątrz) w zależności od przyłożonego napięcia struktur TFC z izolującą warstwą kompozytową $Al_2O_3/HfO_2/Al_2O_3$ o grubości 250 nm i ZnO o grubości 150 nm wytworzone w niskotemperaturowych procesach ALD na szklanym podłożu[198]. Pomiar wykonano przy częstotliwości 4 MHz.

Przeprowadzone analizy właściwości testowych elementów TFC dostarczyły bardzo cennych informacji o jakości i niezawodności układów ZnO/AHA otrzymanych metodą ALD na szklanym podłożu.



Rys. 5. 15 Przykładowe widmo transmisji optycznej wykonane w zakresie długości fal 400 - 800 nm dla struktur ZnO/AHA otrzymanych w niskiej temperaturze techniką ALD na szklanym podłożu[135].

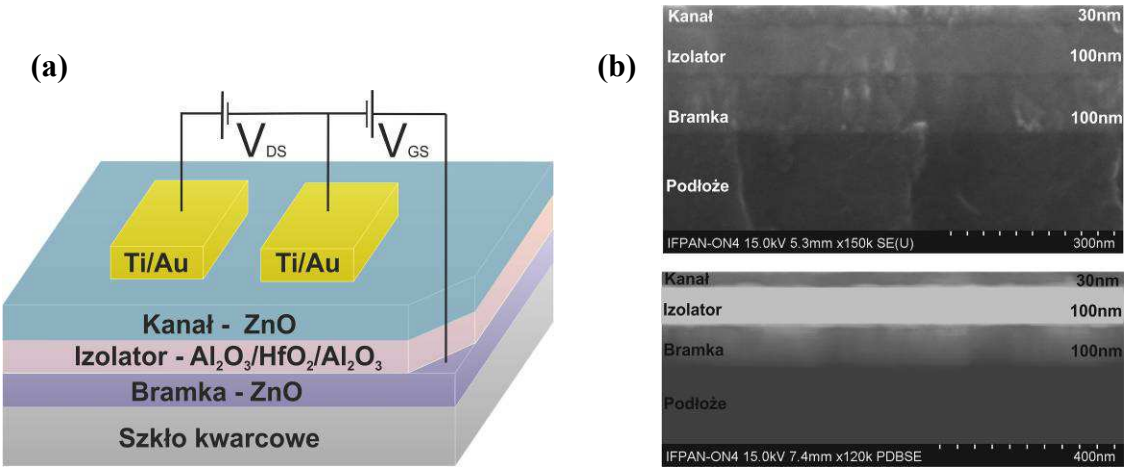
Optyczne widma transmisji wybranej struktury zmierzone w zakresie długości fal 400 – 800 nm zostały pokazane na Rys. 5. 15. Średnia transmisja optyczna w zakresie widzialnym widma dla wszystkich badanych struktur wynosi około 90 %. Połączenie dobrej przezroczystości (dużej transmisji) struktur, niskiej temperatury

wytwarzania oraz zastosowanie jednej techniki osadzania warstw dielektrycznych i półprzewodnikowych potwierdzają, że cienkowarstwowe struktury na bazie ZnO i tlenków „high - *k*" są potencjalnymi kandydatami do wykorzystania w produkcji urządzeń elektronicznych „przezroczystej elektroniki".

5.3 Struktury tranzystorowe na przezroczystym podłożu

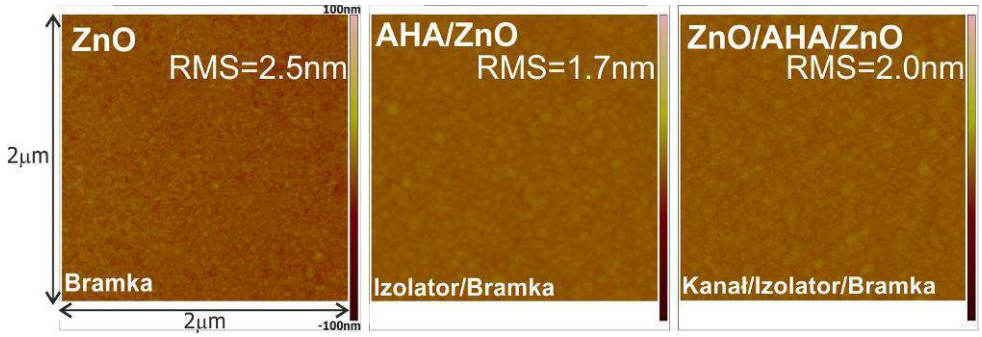
Biorąc pod uwagę rezultaty przeglądów literaturowych oraz analiz wyników pomiarów, przeprowadzonych w ramach niniejszej rozprawy, zostały przygotowane cienkowarstwowe struktury tranzystora polowego na przezroczystym podłożu ze szkła kwarcowego (Rys. 5. 16). W tranzystorach TFT izolator wykonano z kompozytowej warstwy tlenkowej w postaci $Al_2O_3/HfO_2/Al_2O_3$, a bramkę i kanał tworzył tlenek cynku. Poszczególne komponenty struktury TFT zostały otrzymane w niskiej temperaturze, nieprzekraczającej 100°C. Takie maksymalne ograniczenie temperatury wytwarzania elementów elektronicznych było podyktowane możliwością wykonywania ich na elastycznych, przezroczystych podłożach (polimery, folie). Materiały tlenkowe zostały wykonane jedną techniką, osadzania warstw atomowych.

W testowanych tranzystorach bramka znajdowała się w dolnej, zaś kanał w górnej części struktury, jak pokazano na Rys. 5. 16. Taka architektura jest korzystna dla zastosowań sensorowych elementów elektronicznych typu TFT. Rys. 5. 16(b) demonstruje przekrój poprzeczny, wykonany mikroskopem SEM, struktury tranzystorowej osadzonej na szklanym podłożu, w konstrukcji której znajdują się cienkie warstwy ZnO.



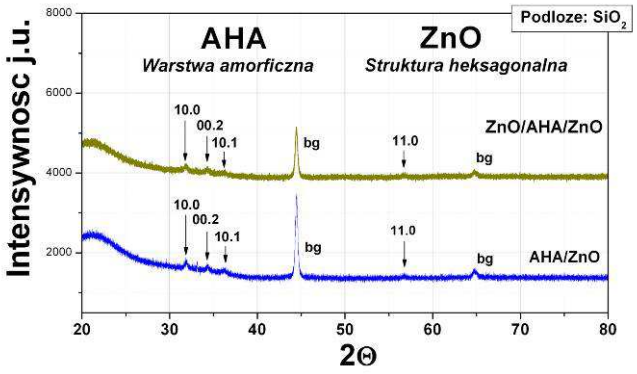
Rys. 5. 16 (a) Schemat struktury TFT wykonanej na bazie materiałów tlenkowych metodą ALD na przezroczystym podłożu **(b)** przekrój poprzeczny SEM struktury TFT użytej w eksperymencie. Kompozytowa warstwa: $Al_2O_3/HfO_2/Al_2O_3$ (AHA) pełniła funkcję izolatora, zaś ZnO zastosowano jako kanał i bramkę w cienkowarstwowym tranzystorze[58,198]. Zdjęcia SEM wykonano przy użyciu detektorów SE (góra) i BSE (dół).

Pierwsza o grubości 100 nm pełni funkcję bramki, natomiast druga bardzo cienka warstwa (30 nm), ale z koncentracją elektronów zmniejszoną do bardzo niskiego poziomu, najlepiej 10^{14} cm^{-3}, stanowi materiał kanału[20]. Temperatura wzrostu warstwy bramki wynosiła 100°C. Następnie bramkę pokryto kompozytowym dielektrykiem o grubości 100 nm w temperaturze 85°C. Na powierzchni izolatora osadzono 30 nanometrową warstwę kanału w postaci tlenku cynku. Temperatura wzrostu wynosiła wówczas 80°C.



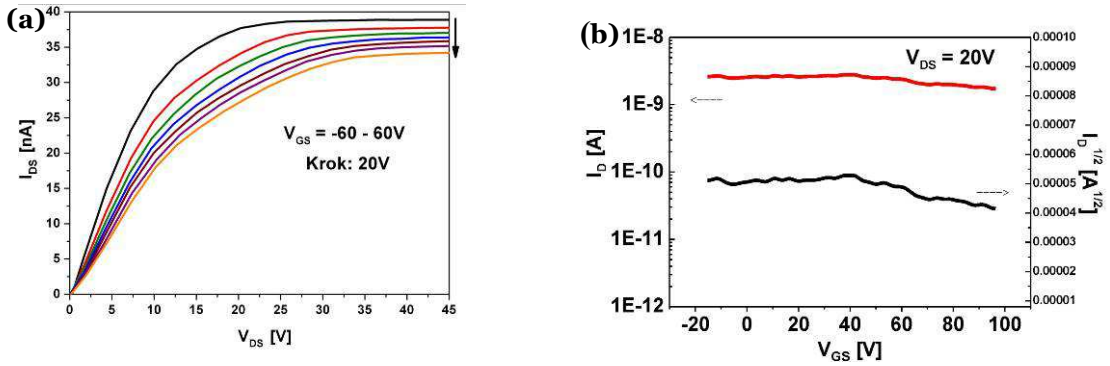
Rys. 5. 17 Obrazy AFM topografii powierzchni i zmierzone wartości RMS struktur ZnO, ZnO/AHA i ZnO/AHA/ZnO (bramka/izolator/kanał) otrzymanych metodą ALD na szkle kwarcowym[198]. Powierzchnia skanowania wynosiła 2 na 2 μm.

Każdy kolejny składnik struktury testowej był wykonywany w niższej temperaturze, aby nie wygrzewać osadzonych wcześniej materiałów. W efekcie uzyskano dobrze określone międzywierzchnie na styku bramka - izolator i izolator - kanał, a także gładkie powierzchnie warstw bramki, izolatora i kanału w badanych strukturach tranzystorowych, pokazane na Rys. 5. 16(b) i Rys. 5. 17. Zmierzone średnie chropowatości powierzchni RMS wynosiły 2.5 nm dla ZnO, 1.7 nm dla ZnO/AHA i 2 nm dla ZnO/AHA/ZnO. Powierzchnia skanowania mikroskopem AFM próbek wykonanych na szkle kwarcowym stanowiła 2 na 2 μm.



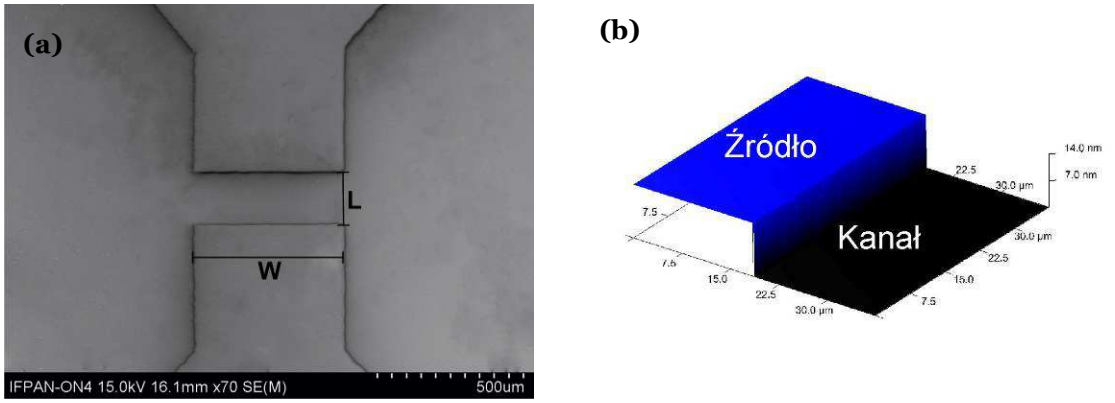
Rys. 5. 18 Wyniki pomiarów metodą XRD struktur ZnO/AHA/ZnO (żółty) wykorzystanych w TFT i ZnO/AHA (granatowy) – w TFC otrzymanych metodą ALD na szklanym podłożu[198].

Rys. 5. 18 przedstawia widma XRD struktur tlenkowych osadzanych w procesach ALD na przezroczystych podłożach. Zarejestrowane wykresy potwierdzają, że materiał izolacyjny jest amorficzny, ponieważ refleksy dla AHA nie zostały zaobserwowane. Ponadto, obecność i położenia pików dyfrakcyjnych (10.0), (00.2), (10.1) i (11.0) potwierdzają, iż zastosowany w elementach elektronicznych TFT tlenek cynku jest polikrystalicznym materiałem o heksagonalnej strukturze wurcytu.



Rys. 5. 19 Typowe charakterystyki **(a)** prądu drenu (I_D) w funkcji napięcia drenu (V_{DS}) i **(b)** prądu drenu (I_D) w funkcji napięcia przyłożonego do bramki (V_{GS}) zmierzone dla struktur TFT wykonanych na przezroczystym podłożu[58,198].

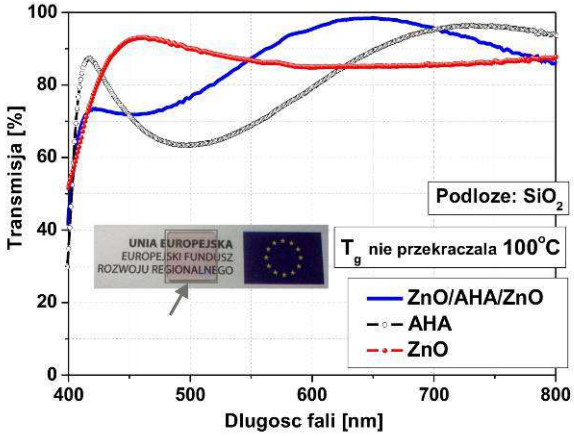
Kontakty omowe pełniące funkcję źródła i drenu zostały napylone w postaci metalicznych warstw (Ti/Au). Jednak mogą być one wykonywane również w postaci materiałów tlenkowych o szerokiej przerwie energii wzbronionych charakteryzujących się bardzo małą opornością elektryczną. Wyniki pomiarów elektrycznych struktur TFT, pokazane na Rys. 5. 19, uzyskano dla następujących wymiarów elementu elektronicznego: szerokość kanału (W) – 500 µm i długość kanału (L) – 200 µm (patrz Rys. 5. 20).



Rys. 5. 20 Obrazy **(a)** SEM źródła i drenu w postaci warstw Ti/Au oraz kanału ZnO o szerokości (W) 500 µm i długości (L) 200 µm, **(b)** AFM źródła (Ti/Au) i warstwy kanału ZnO wykonanych dla tej samej struktury TFT[58,198].

Otrzymane testowe elementy elektroniczne wykazywały wytrzymałość dielektryczną około 10 MV/cm i mały prąd upływu poniżej 10^{-8} A/cm^2. Te parametry elektryczne zostały osiągnięte dla tranzystora TFT z warstwą izolującą o grubości 100 nm i bramką otrzymaną z roztworu wody amoniakalnej, którego użyto jako prekursora tlenowego w procesie ALD, co omówiono w poprzednim Podrozdziale.

Następnie zostało porównane zachowanie struktur TFT z kanałem w postaci warstwy ZnO osadzonej z wykorzystaniem wody dejonizowanej lub wody amoniakalnej jako prekursora tlenowego. Prąd drenu (I_D) w funkcji napięcia drenu (V_{DS}) określany jako charakterystyka wyjściowa zmierzono dla różnych wartości napięcia przyłożonego do bramki (V_{GS}) tranzystora. Charakterystyki wyjściowe struktur z warstwą ZnO wytworzoną z użyciem wody amoniakalnej zachowują się zgodnie z oczekiwaniami, natomiast elementy elektroniczne z kanałem otrzymanym z wody dejonizowanej nie wykazują efektu polowego. Wynika to ze zbyt dużej koncentracji swobodnych elektronów w warstwach tlenku cynku powstałej z zastosowaniem wody dejonizowanej jako źródła tlenu. Obniżenie temperatury wzrostu do 80°C, grubości warstwy do 30 nm[36] i użycie wodnego roztworu amoniaku jako prekursora tlenu zmniejszyło znacząco przewodność kanału. Wpływ azotu na parametry elektryczne warstw półprzewodnikowych opisano w poprzednim Podrozdziale. Dla bardzo oporowych warstw ZnO (~ 10^8 Ω) stosowanych w konstrukcji tranzystora polowego nie była możliwa ocena ruchliwości nośników ładunku elektrycznego za pomocą pomiarów Halla. Mierzone wielkości nie mieściły się w zakresie pracy używanego sprzętu. Dla warstw ZnO o rezystywności poniżej 10^2 Ω cm (wykonywanych z wodą dejonizowaną w niskiej temperaturze), ruchliwość elektronów wynosi poniżej 10 cm^2 V^{-2} s^{-1}.

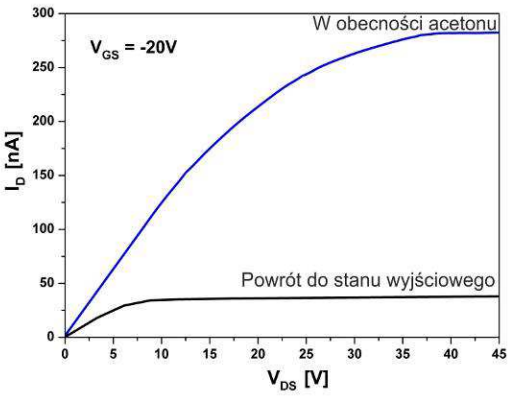


Rys. 5. 21 Widmo transmisji optycznej struktur ZnO/AHA/ZnO wykorzystywanych w TFT, AHA/ZnO – w TFC i warstw ZnO osadzonych metodą ALD na szklanym podłożu w temperaturze nieprzekraczającej 100°C. Wewnątrz przedstawiona została fotografia szkła kwarcowego (SiO_2) o wymiarach 1 x 1 cm z badaną strukturą bramka/izolator/kanał umieszczoną na tekście z logiem Unii Europejskiej[198]. Prezentowana struktura jest przezroczysta dla światła widzialnego.

Rys. 5. 21 przedstawia optyczne widmo transmisji dla struktur tlenkowych osadzonych na szklanych podłożach mierzone w zakresie długości fali między 400 i 800 nm. Średnia transmisja optyczna w zakresie widzialnym widma dla układu bramka/izolator/kanał wynosiła ponad 85 %.

Charakterystyki wyjściowe wykonane w zakresie napięcia V_{DS} pomiędzy 0 i 45 V przy różnych wartościach V_{GS} (-60 - +60 V) przedstawiono na Rys. 5. 19(a) dla otrzymanych struktur TFT. Charakterystyki te wykazują wyraźny obszar nasycenia, o czym świadczy fakt, że dla wyższych napięć V_{DS} ustala się stała wartość natężenia prądu płynącego w kanale i jest niezależna od dalszych zmian napięcia. Oznacza to, że w całej grubości kanału ZnO nie ma wolnych elektronów[40]. Na uwagę zasługuje fakt, że prąd przewodzenia nie jest zbyt duży, sięga poniżej 10^{-7} A. Architektura tranzystora z kanałem na górze i bramką na dole struktury umożliwiła wykorzystanie go jako sensora[198]. Zaobserwowano gwałtowny wzrost przewodności kanału w obecności odpowiednich substancji chemicznych. W ramach dostępnych napięć V_{GS} nie udało się wyłączyć tranzystora, do osiągnięcia tego najprawdopodobniej konieczny byłby zakres napięć powyżej 100 V. Zmniejszenie tego napięcia wymaga dalszej optymalizacji zarówno bramki jak i kanału w interakcji ze sobą. Charakterystyka przejściowa wyrażona za pomocą I_D w funkcji V_{GS} w zakresie -20 - +100 V dla wartości V_{DS} wynoszącej 20 V została pokazana na Rys. 5. 19(b).

Otrzymane elementy elektroniczne TFT zostały wykorzystane do wykrywania różnych roztworów chemicznych, takich jak aceton, etanol i izopropanol. Rys. 5. 22 przedstawia elektryczną odpowiedź struktury TFT w postaci prądu płynącego w kanale w zależności od napięcia drenu.



Rys. 5. 22 Typowa odpowiedź struktury sensorowej TFT na bazie ZnO (ZnO jako kanału) wyrażona w postaci charakterystyki prądu drenu (I_D) w funkcji napięcia drenu (V_{DS}) zmierzonej dla napięcia bramki równej -20V – w obecności oparów acetonu (niebieski) i po powrocie do stanu wyjściowego (czarny)[198].

Charakterystyki I - V zostały wykonane w obecności oparów danej substancji (acetonu) i po powrocie tranzystora do stanu wyjściowego. Można zauważyć, że w reakcji na wybrany roztwór chemiczny na przykład aceton, znacząco zwiększa się natężenie prądu płynącego w kanale, ale typowe zachowania tranzystorowe są nadal obserwowane. Efekt ten odzwierciedla wysoką czułość warstwy ZnO jako kanału, a także solidne działanie czujnika na bazie TFT. Tlenek cynku jest czułym materiałem, charakteryzującym się zdolnością do szybkiej wymiany elektronów[68]. Ze względu na tę właściwość został zarejestrowany szybki wzrost przewodności kanału w obecności roztworów chemicznych. Dodatkowo, wzrost wartości prądu drenu może być konsekwencją uwalniania uwięzionych elektronów do pasma przewodnictwa. Innymi słowy, tlen z powietrza rozpuszcza się w materiale półprzewodnikowym, wpływając na jego oporność elektryczną. Podczas kontaktu substancji chemicznej z kanałem detektora TFT, cząsteczki tej substancji są adsorbowane na powierzchni warstwy ZnO i rozkładane na jony. Jony te reagują z cząsteczkami tlenu na powierzchni powodując zmniejszenie rezystancji elementu elektronicznego[199]. Wytworzone czujniki TFT pracują w temperaturze pokojowej i powracają do pierwotnej przewodności kanału ZnO w ciągu kilku minut, bez konieczności oczyszczania powierzchni lub stosowania procesów wygrzewania. Opisany wzrost przewodności zaobserwowano w obecności kilku rozpuszczalników i etanolu.

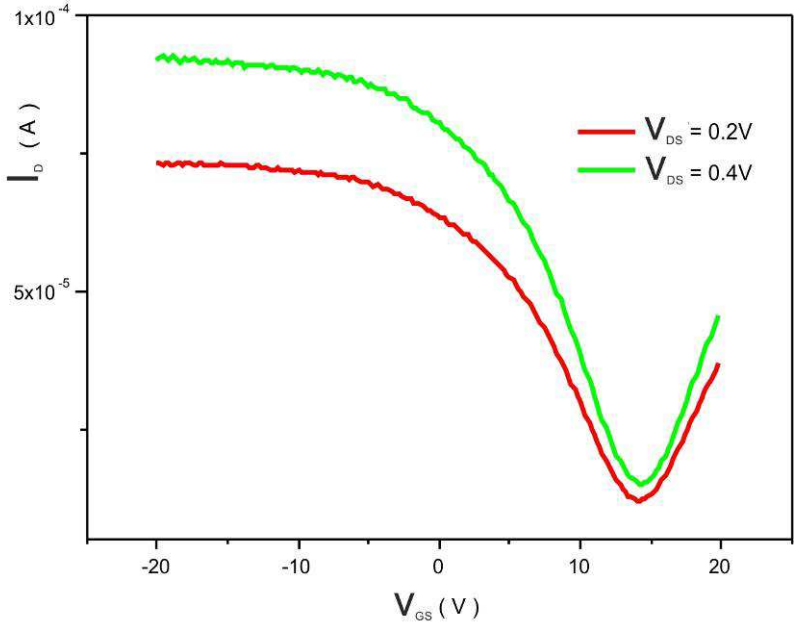
Kompleksowy przegląd literaturowy, poświęcony przezroczystym cienkowarstwowym strukturom elektronicznym, zamieszony w Podrozdziale 1.2 wskazuje iż, elementy elektroniczne typu TFT są wykonywane różnymi metodami wzrostu (CVD, ALD, PLD, rozpylania magnetronowego itp.) z zastosowaniem rozmaitych parametrów procesu ich otrzymywania. Struktury TFT wykorzystują SnO_2, ZnO lub wieloskładnikowe tlenki typu IGZO jako materiał aktywny, którym jest kanał tranzystora polowego. ITO stanowi typowy materiał pełniący funkcję elektrod: bramki, źródła oraz drenu. Jako przezroczyste warstwy izolujące używa się często SiO_2 lub tlenków o wysokiej stałej dielektrycznej. Niestety, w większości przypadków, materiały półprzewodnikowe i izolujące wymagają stosunkowo wysokich temperatur wytwarzania i/lub późniejszego wygrzewania (często powyżej 300˚C) do prawidłowego funkcjonowania tych elementów elektronicznych. Takie warunki poważnie kolidują z możliwością zastosowania w obszarze „przezroczystej i elastycznej elektroniki" stosującej nietrwałe termicznie podłoża.

Wytworzone, w ramach bieżącej rozprawy, testowe, cienkowarstwowe struktury TFC i TFT na szklanym i nieprzewodzącym podłożu zawierały kompozytowe dielektryki złożone z Al_2O_3 i HfO_2 oraz ZnO jako warstwy półprzewodnikowe. Prosta konstrukcja i niskie koszty otrzymywania czynią te struktury atrakcyjnymi do zastosowań

w „przezroczystej elektronice". Stosowanie do wytwarzania kluczowych komponentów struktur elektronicznych jednej techniki wzrostu, w tym przypadku metody ALD, pozwala wykorzystywać nietrwałe termicznie materiały organiczne i ma istotne znaczenie dla uproszczenia technologii wytwarzania przezroczystych przyrządów półprzewodnikowych. **Warto podkreślić, iż otrzymany cienkowarstwowy tranzystor jest pierwszym raportowanym na świecie, gdzie kluczowe komponenty, czyli kanał, izolator i bramka zostały wytworzone metodą ALD na przezroczystym, nieprzewodzącym podłożu w niskiej temperaturze, nieprzekraczającej 100˚C[58,198].** Ponadto tranzystory TFT, wykonane w konstrukcji z bezpośrednim dostępem do materiału kanału, wykazują zachowanie sensorowe w obecności różnych substancji. Dla potencjalnych zastosowań ważny jest fakt, że otrzymane czujniki pracują w temperaturze pokojowej i nie wymagają wygrzewania, aby powrócić do stanu wyjściowego.

Ponadto, tlenki o wysokiej stałej dielektrycznej charakteryzowane w bieżącej pracy mogą być wykorzystywane także w elementach elektronicznych zbudowanych z innych materiałów. Na przykład zostały one z sukcesem wykorzystane w konstrukcji tranzystora polowego na bazie grafenu we współpracy z Instytutem Technologii Materiałów Elektronicznych (ITME)[6,7,8]. Jako izolator użyto wówczas warstwę HfO_2, aktualnie najpopularniejszego dielektryka w dziedzinie elektroniki półprzewodnikowej. Warstwę o grubości 40 nm wykonano techniką ALD w temperaturze 85°C. Warstwy grafenu otrzymano w ITME oryginalną opatentowaną metodą wzrostu epitaksjalnego[6] na podłożu z węglika krzemu firmy Cree[6,7]. Wzrost warstw został przeprowadzony na wypolerowanej stronie krzemowej płytki 4H - SiC o orientacji krystalograficznej (0001). Struktury obszarów czynnych tranzystorów zostały wykonane metodą fotolitografii i trawienia warstwy grafenu w plazmie tlenowej. Metalizacja kontaktów, a także metalizacja bramki składała się z dwóch warstw Ti/Au o grubościach odpowiednio 5 nm/200 nm. Wzór metalizacji powstał w wyniku fotolitografii odwrotnej (lift off). W eksperymencie wykorzystano warstwy grafenu charakteryzujące się przewodnictwem typu n o oporności 6850 Ω i typu p (grafen wodorowany) – 400 Ω [7]. Pomiary parametrów elektrycznych warstw grafenu po nałożeniu warstwy dielektrycznej wykazały zmniejszenie oporności do 435 Ω dla typu n i zwiększenie do 1110 Ω dla typu p. Efekt ten został zaobserwowany na skutek zwiększenia koncentracji swobodnych elektronów z $9*10^{10}$ do $5.6*10^{12}$ cm^{-2} dla typu n i zmniejszenia koncentracji dziur z $1.7*10^{13}$ do $8*10^{12}$ cm^{-2}. Osadzenie warstw HfO_2 wywołuje zwiększenie koncentracji elektronów w warstwie grafenu i zmniejszenie ruchliwości nośników ładunku elektrycznego z 10000 do 2570 $cm^2 V^{-1} s^{-1}$ dla typu n i z 920 do 700 $cm^2 V^{-1} s^{-1}$ dla typu

p najprawdopodobniej w wyniku rozpraszania nośników w warstwie przejściowej na styku grafen/HfO_2.



Rys. 5. 23 Typowe charakterystyki przejściowe prądu drenu (I_D) w funkcji napięcia przyłożonego do bramki (V_{GS}) dla napięcia drenu (V_{DS}) o wartości wynoszącej 0.2 i 0.4 V zmierzone dla struktury tranzystorowej na bazie grafenu typu p wykonanej z warstwą izolującą w postaci HfO_2 [8].

Przykładowe charakterystyki przejściowe wyrażone za pomocą I_D w funkcji V_{GS} w zakresie -20 - +20 V dla wartości V_{DS} wynoszącej 0.2 i 0.4 V dla struktury tranzystora polowego wykonanej na bazie grafenu typu p (z bramką o szerokości, L_G – 34 μm) została zademonstrowana na Rys. 5. 23. Na podstawie analiz charakterystyk przejściowych tranzystorów można określić wartości parametrów elektrycznych charakteryzujących strukturę, a mianowicie napięcie progowe (V_T) oraz stosunek wartości natężeń prądów płynących w kanale (I_{Don}/I_{Doff}). Napięcie progowe informuje dla jakiego napięcia polaryzującego bramkę tranzystor zostanie włączony i wynosi około 14 V. Natomiast stosunek maksymalnej i minimalnej wartości natężenia prądu płynącego w kanale wynosi 6.15. Analizowane struktury wymagają dalszej optymalizacji, jednak otrzymane wyniki wskazują, że elementy elektroniczne wykorzystujące w swojej konstrukcji grafen i tlenki o wysokiej stałej dielektrycznej są bardzo obiecujące dla zastosowań w obszarze elektroniki, a także stanowią odpowiedni wstęp do rozwoju konstrukcji i technologii przyrządów na bazie grafenu[8].

Podsumowanie

W ramach rozprawy została przeprowadzona strukturalna, elektryczna i optyczna charakteryzacja warstw dielektrycznych oraz testowych elementów elektronicznych (typu MOS, TFC i TFT), wykorzystujących w swojej konstrukcji te materiały. Na podstawie analizy, przeprowadzonej w oparciu o wyniki szeroko zakrojonych badań (XRD, AFM, SEM, TEM, EDX, SIMS, interferometria, elipsometria, metody elektryczne: efekt Halla, I(V), C(V)) została opracowana unikatowa technologia otrzymywania następujących materiałów dielektrycznych: Al_2O_3, HfO_2, ZrO_2, TiO_2, a także ich warstw kompozytowych w niskich temperaturach wzrostu (nawet < 100˚C) metodą osadzania warstw atomowych. W celu wyboru najkorzystniejszych parametrów technologicznych wytwarzania cienkich warstw dielektrycznych o właściwościach wymaganych do zastosowań jako izolatory w strukturach elektronicznych, wykorzystałam około 500 próbek, wykonanych przeze mnie w procesach wzrostu. W efekcie powtarzalnych procesów technologicznych uzyskano warstwy izolujące charakteryzujące się gładką powierzchnią, amorficzną strukturą, wytrzymałością dielektryczną powyżej 4 MV/cm oraz prądem upływu utrzymującym się na poziomie około 10^{-8} A/cm², relatywnie dużą wartością względnej przenikalności elektrycznej (HfO_2 – 21 ± 3, ZrO_2 – 23 ± 3, Al_2O_3 – 10 ± 3, TiO_2 – 40 ± 3, warstwy kompozytowe – 19 ± 3) oraz szeroką przerwą energetyczną powyżej 3 eV. Bardzo dobrą jakość badanych warstw dielektrycznych potwierdzają wartości względnych przenikalności elektrycznych, współczynników załamania oraz wartości szerokości przerw energetycznych, które są zbliżone do wartości stałych dielektrycznych (statycznych względnych przenikalności elektrycznych), współczynników załamania oraz szerokości przerw wzbronionych otrzymanych dla odpowiednich dielektryków w postaci kryształów.

Wprowadzona w bieżącej pracy, nowa koncepcja osadzania warstw dielektrycznych w temperaturze poniżej 100˚C stała się przedmiotem trzech zgłoszeń patentowych. Umożliwia ona konstruowanie prawidłowo działających elementów elektronicznych zawierających izolatory w interakcji z różnymi materiałami półprzewodnikowymi takimi jak: Si, GaAs, ZnO, a także grafen, opisane w niniejszej pracy, a także SiC[10], GaN[11], GaMnAs[165] oraz struktury GaN/AlGaN[12]. Przeprowadzone badania pokazały, iż najbardziej wydajnymi izolatorami są warstwy kompozytowe składające się z dwutlenku hafnu i tlenku glinu. Tego rodzaju warstwy izolujące wykorzystano w konstrukcji cienkowarstwowych struktur elektronicznych typu TFC

i TFT bazujących na półprzewodnikowych warstwach tlenku cynku, również otrzymywanych metodą ALD w niskich temperaturach (< 200°C). Wytworzone testowe elementy wykazują powtarzalne właściwości elektryczne. Zastosowanie jednej techniki wzrostu, w tym przypadku technologii ALD do wytwarzania kluczowych komponentów testowych elementów elektronicznych (warstw półprzewodnikowych i izolujących), ma na celu istotne uproszczenie technologii wytwarzania przyrządów półprzewodnikowych. Warto podkreślić, iż **uzyskana struktura TFT jest pierwszą raportowaną w literaturze, gdzie kanał, izolator i bramka zostały wytworzone metodą ALD w temperaturze nieprzekraczającej 150˚C**. ALD jest technologią tanią, a ponieważ nie wymaga wysokotemperaturowych procesów wygrzewania, może być realizowana na nietrwałych termicznie materiałach organicznych.

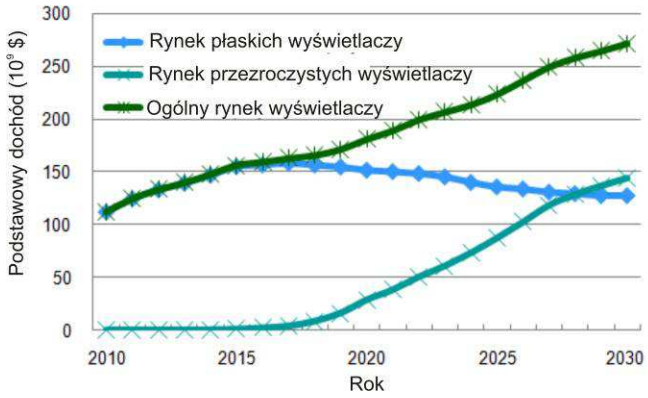
Otrzymane struktury elektroniczne wykazują dużą transmisję średnio ponad 85 % w zakresie widzialnym widma elektromagnetycznego. W oparciu o zaprezentowane wyniki, wydaje się, że połączenie niskiej temperatury wytwarzania i przezroczystość struktur sprawia, iż elementy elektroniczne wykorzystujące tlenki półprzewodnikowe (ZnO) i dielektryczne („high - *k*"), wykonane techniką ALD, stanowią solidną, realną, bezpieczną dla środowiska (brak działania szkodliwych związków) i bardzo obiecującą propozycję dla następnej generacji przezroczystej i elastycznej elektroniki.

Tlenki o wysokiej stałej dielektrycznej otrzymywane metodą ALD, będące przedmiotem badań niniejszej rozprawy doktorskiej, łączą w sobie pożądane parametry optyczne, elektryczne i strukturalne. **Opracowana technologia wytwarzania dielektryków sprawia, iż pojawiają się szerokie możliwości ich zastosowań, nie tylko jako izolatory w przyrządach elektronicznych, ale także jako materiały o zmiennej oporności w pamięciach półprzewodnikowych, jako powłoki optyczne o różnych współczynnikach załamania w laserach i mikroskopach, czy jako aktywne warstwy konwertujące światło w strukturach fotowoltaicznych.**

Badania właściwości warstw dielektrycznych oraz rozwiązania technologiczne zaproponowane w pracy zostaną wykorzystane jako wstęp do późniejszych badań cienkowarstwowych elementów elektronicznych (TFT i TFC) na podłożach elastycznych bazujących na tlenku cynku czy grafenie. Obecnie badania w tym obszarze skupiają się na wytworzeniu jak najlepszej jakości wyświetlaczy[41].

Oprócz licznych zalet tej nowej technologii cienkowarstwowych elementów elektronicznych wytwarzanych na przezroczystych podłożach, jak zdolność do dostarczania rzeczywistych rozwiązań, a także pokonywanie przeszkód i ograniczeń

konwencjonalnej technologii krzemowej, używane materiały, jak również sama technologia są przyjazne dla środowiska, wydajne i mało kosztowne.



Rys. 6. 1 Prognoza rozwoju rynku wyświetlaczy – podstawowy zysk według firmy badawczej Displaybank[200].

Pomimo, iż takie cienkowarstwowe elementy elektroniczne wymagają większych poborów mocy niż te wytwarzane w tradycyjnej technologii MOS, to przyszłość „przezroczystej elektroniki" wydaje się bardzo obiecująca. Według ostatniej, dostępnej prognozy firmy badawczej *Displaybank* dotyczącej rynku wyświetlaczy[200], sprzedaż przezroczystych wyświetlaczy, które zadebiutowały na rynku w 2012 roku, będzie gwałtownie rosła i osiągnie poziom 87 miliardów dolarów dochodu do 2025 roku, jak pokazuje Rys. 6. 1.

Dorobek naukowy

Przedmiotem prac badawczych prezentowanych w ramach bieżącej rozprawy doktorskiej jest analiza właściwości strukturalnych, elektrycznych i optycznych wybranych cienkich warstw tlenkowych głównie dielektryków (Al_2O_3, HfO_2, ZrO_2, TiO_2), ale także półprzewodnika, ZnO – kluczowych komponentów w konstrukcji wielu elementów elektronicznych. Moim zadaniem było opracowanie parametrów technologicznych otrzymywania i przetwarzania tych materiałów tak, aby uzyskać tlenki o wybranych właściwościach wymaganych do zastosowania w strukturach elektronicznych. Badane materiały i struktury testowe były wytwarzane z wykorzystaniem nowoczesnej technologii osadzania cienkich warstw, metody osadzania warstw atomowych (ALD) w niskiej temperaturze (poniżej 400˚C). Ponadto specjalizuję się w pomiarach technikami pomiarowymi związanymi z Mikroskopią Sił Atomowych.

Praca poświęcona technologii osadzania materiałów dielektrycznych zaowocowała udziałem w 28 konferencjach naukowych (w tym 15 międzynarodowych), wygłoszeniem 16 referatów (w tym 4 na konferencjach i spotkaniach międzynarodowych) i 1 wystąpienia zaproszonego, a także przyznaniem finansowania (decyzją numer: DEC-2013/09/N/ST5/00901 w konkursie Preludium) przez Narodowe Centrum Nauki projektowi badawczemu, w którym jestem kierownikiem. Ponadto, w trakcie studiów doktoranckich uczestniczyłam w wyjeździe badawczym poświęconym pomiarom fotoemisji oraz wyjeździe szkoleniowym w ramach LLP (Lifelong Learning Programme) - Erasmus.


DYPLOM

dla

mgr Sylwii Gierałtowskiej

za zajęcie I miejsca w konkursie na najlepszą prezentację w Sekcji Charakteryzacji podczas obrad XII Seminarium Powierzchnia i Struktury Cienkowarstwowe,

Szklarska Poręba 9-12 maj 2012

Przewodniczący Komitetu Naukowego dr hab. inż. Ryszard Korbutowicz

Aktualnie jestem współautorką 33 opublikowanych artykułów naukowych (w tym: 24 z listy filadelfijskiej i 5 jako pierwszy autor), ponad 100 prezentacji konferencyjnych i 6 zgłoszeń patentowych. Lista zgłoszeń patentowych, a także prac oryginalnych i konferencyjnych w porządku chronologicznym została zamieszczona poniżej.

Moja działalność naukowa została nagrodzona poprzez przyznanie stypendium w ramach projektu systemowego Samorządu Województwa Mazowieckiego, realizowanym w ramach Programu Operacyjnego

Kapitał Ludzki 2007 - 2013 „Potencjał naukowy wsparciem dla gospodarki Mazowsza – stypendia dla doktorantów". Ponadto otrzymałam nagrodę za najlepszą prezentację w sekcji Charakteryzacje w trakcie XII Seminarium Powierzchnia i Struktury Cienkowarstwowe SemPiSC, Szklarska Poręba, 9 - 12 maja 2012.

Zaprezentowane w bieżącej pracy wyniki, dotyczące wytwarzania materiałów tlenkowych do zastosowań w „przezroczystej elektronice" oraz do zastosowań sensorowych zostały bardzo wysoko ocenione przez organizatorów i uczestników Międzynarodowych Targów Innowacji Gospodarczych i Naukowych "Intarg - Katowice 2011" oraz Międzynarodowych Targów Innowacji Gospodarczych i Naukowych "Intarg - Katowice 2012", w których brałam udział. Instytut Fizyki PAN (w ramach Projektu „Nanobiom" POIG.01.01.02-00-008/08) nagrodzony został złotymi medalami Targów. Ponadto propozycja zastosowania omówionych w niniejszej rozprawie warstw dielektrycznych osadzanych w niskich temperaturach jako pokrycia narzędzi chirurgicznych o działaniu bakteriobójczym została wyróżniona medalem Grand Prix Innowacje 2013 na Targach Techniki Przemysłowej, Nauki i Innowacji "Technicon Innowacje " w Gdańsku.

Zgłoszenia patentowe:

1. Struktura detektora UV oraz sposób wykonania struktury detektora UV
Data przyjęcia zgłoszenia: 11 lipca 2013 r.
Nr zgłoszenia: **P.404645.**

2. Sposób wytwarzania podłoży z nanopowłokami o rozwiniętej powierzchni
Data przyjęcia zgłoszenia: 15 maja 2013 r
Nr zgłoszenia: **P.403897.**

3. Struktura p-i-n detektora UV oraz sposób wykonania tej struktury
Data przyjęcia zgłoszenia: 12 kwietnia 2013 r.
Nr zgłoszenia: **P.403520.**

4. Hydrotermalny sposób wytwarzania nanosłupków ZnO
Data przyjęcia zgłoszenia: 13 lutego 2013 r.
Nr zgłoszenia: **P.402753.**

5. Przezroczysta struktura tranzystora polowego oraz sposób wykonania przezroczystej struktury tranzystora polowego
Data przyjęcia zgłoszenia: 13 lipca 2011 r.
Nr zgłoszenia: **P.395639.**

6. Niskotemperaturowy sposób wytwarzania powłok antybakteryjnych

Data przyjęcia zgłoszenia: 15 stycznia 2014r.

Nr zgłoszenia: **P.406853.**

Prace oryginalne i konferencyjne:

1. L. Dobrzański, R. Stankiewicz, W. Strupiński, S. Gierałtowska i wsp.
Tranzystory z grafenu epitaksjalnego
Elektronika: konstrukcje, technologie, zastosowania 11 (**2013**) 9-14.

2. L. Wachnicki, S. Gieraltowska, B.S. Witkowski, S. Figge, et al.
Characterization of n-ZnO/p-GaN Heterojunction for Optoelectronic Applications
Acta Phys. Pol. a 124, 5 (**2013**) 869-872.

3. G. Grabecki, J. Wróbel, M. Czapkiewicz, Ł. Cywiński, et al.
Nonlocal resistance and its fluctuations in microstructures of band-inverted HgTe/(Hg,Cd)Te quantum wells
*Phys. Rev. B 88, 165309 (***2013***).*

4. E. Guziewicz, B. A. Orlowski, B. J. Kowalski, I. A. Kowalik, et al.
Gd and Sm on clean semiconductor surfaces-Resonant photoemission studies
Appl. Surf. Sci. 282 (**2013**) 326.

5. S. Gieraltowska, L. Wachnicki, B. S. Witkowski, E. Guziewicz, et al.
Thin Films of High-k Oxides and ZnO for Transparent Electronic Devices
Chem. Vapor Depos. 19, 4-6 (**2013**) 213.

6. R. Ratajczak, A. Stonert, E. Guziewicz, S. Gieraltowska, et al.
RBS/Channeling Analysis of Zinc Oxide Films Grown at Low Temperature by Atomic Layer Deposition
Acta Phys. Pol. a 123, 5 (**2013**) 899.

7. P. Borowicz, A. Taube, W. Rzodkiewicz, M. Latek, et al.
Raman Spectra of High-kappa Dielectric Layers Investigated with Micro-Raman Spectroscopy Comparison with Silicon Dioxide
Scientific World Journal 208081 (**2013**).

8. S. Gieraltowska, L. Wachnicki, B. S. Witkowski, M. Godlewski, et al.
Properties of thin films of high-k oxides grown by atomic layer deposition at low temperature for electronic applications
Opt. Appl. 43, 1(**2013**) 17.

9. M. Sobanska, Z. Zytkiewicz, A. Wierzbicka, K. Klosek, et al.
Self-induced growth of GaN nanowires by plasma-assisted molecular beam epitaxy on Si substrates with amorphous Al_2O_3 buffer
Crystal Growth & Design Manuscript ID: cg-2012-01813v (**2013**).

10. M. Czapkiewicz, G. Cywinski, K. Dybko, M. Siekacz, et al.
Electrostatic Gates for GaN/AlGaN Quantum Point Contacts
Acta Phys. Pol. a 122, 6 (**2012**) 1026.

11. D. Snigurenko, K. Kopalko, T. A. Krajewski, G. Luka, et al.
Structure Dependent Conductivity of Ultrathin ZnO Films
Acta Phys. Pol. a 122, 6 (**2012**) 1042.

12. Taube, R. Mroczynski, K. Korwin-Mikke, S. Gieraltowska, et al.
Effect of the post-deposition annealing on electrical characteristics of MIS structures with HfO_2/SiO_2 gate dielectric stacks
Mater. Sci. Eng. B – Adv. Funct. Solid-State Mater. 177, 15 (**2012**) 1281.

13. A. Domanowska, M. Miczek, R. Ucka, M. Matys, et al.
Surface photovoltage and Auger electron spectromicroscopy studies of HfO_2/SiO_2/4H-SiC and HfO_2/Al_2O_3/4H-SiC structures
Appl. Surf. Sci. 258, 21 (**2012**) 8354.

14. R. Mroczynski, A. Taube, S. Gieraltowska, E. Guziewicz, et al.
Application of deposited by ALD HfO_2 and Al_2O_3 layers in double-gate dielectric stacks for non-volatile semiconductor memory (NVSM) devices
Appl. Surf. Sci. 258, 21 (**2012**) 8366.

15. E. Guziewicz, M. Godlewski, L. Wachnicki, T. A. Krajewski, et al.
ALD grown zinc oxide with controllable electrical properties
Semicond. Sci. Technol. 27, 7 (**2012**) 074011.

16. S. Gieraltowska, L. Wachnicki, B. S. Witkowski, M. Godlewski, et al.
Atomic layer deposition grown composite dielectric oxides and ZnO for transparent electronic applications
Thin Solid Films 520, 14 (**2012**) 4694.

17. A. Laszcz, A. Czerwinski, J. Ratajczak, A. Taube, et al.
Study of oxides formed in HfO_2/Si structure for high-k dielectric applications
Electron Microscopy XIV Book Series: Solid State Phenomena 186 (**2012**) 78.

18. S. Gierałtowska, Ł. Wachnicki, B. S. Witkowski, M. Godlewski, i wsp.
Tlenki dielektryczne wytwarzane metodą osadzania warstw atomowych w niskich temperaturach dla zastosowań w elektronice jako izolatory
Elektronika – konstrukcje, technologie, zastosowania 53, 9 (**2012**) 68.

19. S. Gieraltowska, L. Wachnicki, B.S. Witkowski, M. Godlewski, et al.
Investigations of dielectric and semiconductor oxides obtained by Atomic Layer Deposition method for transparent electronic sensor devices
The 14th International Meeting on Chemical Sensors DOI: 10.5162/IMCS2012/P2.0.1 (**2012**) 1257.

20. B. S. Witkowski, L. Wachnicki, S. Gierałtowska, K. Kopalko, et al.
Zinc oxide nanostructures obtained by hydro-thermal method for sensor application
The 14th International Meeting on Chemical Sensors DOI: 10.5162/IMCS2012/P2.7.4 (**2012**) 1615.

21. T. A. Krajewski, G. Luka, P. S. Smertenko, A. J. Zakrzewski, et al.
Schottky Junctions Based on the ALD-ZnO Thin Films for Electronic Applications
Acta Phys. Pol. a 120, 6A (**2011**) A17.

22. M. I. Lukasiewicz, B. S. Witkowski, L. Wachnicki, K. Kopalko, et al.
(Zn,Cu)O Films by Atomic Layer Deposition - Structural, Optical and Electric Properties
Acta Phys. Pol. a 120, 6A (**2011**) A34.

23. A. Taube, R. Kruszka, M. Borysiewicz, S. Gieraltowska, et al.
High Quality Gate Insulator/GaN Interface for Enhancement-Mode Field Effect Transistor
Acta Phys. Pol. a 120, 6A (**2011**) A22.

24. L. Wachnicki, B. S. Witkowski, S. Gieraltowska, K. Kopalko, et al.
Optical and Structural Characterization of Zinc Oxide Nanostructures Obtained by Atomic Layer Deposition Method
Acta Phys. Pol. a 120, 5 (**2011**) 905.

25. T. A. Krajewski, G. Luka, S. Gieraltowska, A. J. Zakrzewski, et al.
Hafnium dioxide as a passivating layer and diffusive barrier in ZnO/Ag Schottky junctions obtained by atomic layer deposition
Appl. Phys. Lett. 98, 26 (**2011**) 263502.

26. S. Gieraltowska, D. Sztenkiel, E. Guziewicz, M. Godewski, et al.
Properties and Characterization of ALD Grown Dielectric Oxides for MIS Structures
Acta Phys. Pol. a 119, 5 (**2011**) 692.

27. A. Taube, S. Gieraltowska, T. Gutt, T. Malachowski, et al.
Electronic Properties of Thin HfO_2 Films Fabricated by Atomic Layer Deposition on 4H-SiC
Acta Phys. Pol. a 119, 5 (**2011**) 696.

28. M. Godlewski, E. Guziewicz, K. Kopalko, G. Luka, et al.
Zinc oxide for electronic, photovoltaic and optoelectronic applications
Low Temperature Physics 37, 3 (**2011**) 235.

29. A. Taube, K. Korwin-Mikke, T. Gutt, S. Gierałtowska, i wsp.
Wytwarzanie i charakteryzacja cienkich warstw tlenku hafnu dla zastosowań w technologii MOSFET w węgliku krzemu
Elektronika – konstrukcje, technologie, zastosowania 52, 9 (**2011**) 117.

30. A. Domanowska, A. Klimasek, E. Lisiecka, P. Bidziński, i wsp.
Profilowanie składu chemicznego tlenkowych warstw pasywacyjnych metodą spektromikroskopii elektronów Augera
Elektronika – konstrukcje, technologie, zastosowania 52, 9 (**2011**) 63.

31. Ł. Wachnicki, B. S. Witkowski, S. Gierałtowska, K. Kopalko, i wsp.
Nanodruty ZnO otrzymywane metodą Osadzania Warstw Atomowych do zastosowań sensorowych
Elektronika – konstrukcje, technologie, zastosowania 52, 8 (**2011**) 85.

32. M. Godlewski, E. Guziewicz, G. Łuka, S. Gierałtowska, i wsp.
Technologia Osadzania Warstw Atomowych – zastosowania w elektronice
Elektronika – konstrukcje, technologie, zastosowania 52, 8 (**2011**) 82.

33. M. Godlewski, E. Guziewicz, S. Gieraltowska, G. Luka, et al.
Barriers in Miniaturization of Electronic Devices and the Ways to Overcome Them - from a Planar to 3D Device Architecture
Acta Phys. Pol. a 116, S (**2009**) S19.

Bibliografia

[1] www.intel.com

[2] G. E. Moore, *Electronics* 38, 8 (**1965**) 114.

[3] B. H. Lee, J. Oh, H. H. Tseng, R. Jammy et al. *Materials Today* 9, 6 (**2006**) 32.

[4] S.H. Lo, D.A. Buchanan, Y. Taur, W. Wang *IEEE Electr. Device L.* 18, 5 (**1997**) 209.

[5] J. Robertson *J. Vac. Sci. Technol. B* 18, 3 (**2000**) 1785.

[6] W. Strupiński, K. Grodecki, A. Wysmolek, R. Stepniewski, et al. *Nano Lett.* 11, 4 (**2011**) 1786.

[7] L. Dobrzański, W. Strupiński, R. Stankiewicz, M. Borysiewicz, i wsp. *Elektronika: konstrukcje, technologie, zastosowania* 53, 4 (**2012**) 7.

[8] L. Dobrzański, R. Stankiewicz, W. Strupiński, S. Gierałtowska i wsp. *Elektronika: konstrukcje, technologie, zastosowania* 11 (2013) 9.

[9] R. Mroczynski, A. Taube, S. Gieraltowska, E. Guziewicz, et al. *Appl. Surf. Sci.* 258, 21 (2012) 8366.

[10] A. Taube, S. Gieraltowska, T. Gutt, T. Malachowski, et al. *Acta Phys. Pol. a* 119, 5 (2011) 696.

[11] A. Taube, R. Kruszka, M. Borysiewicz, S. Gieraltowska, et al. *Acta Phys. Pol. a* 120, 6A (2011) A22.

[12] M. Czapkiewicz, G. Cywinski, K. Dybko, M. Siekacz, P. Wolny, S. Gieraltowska, et al. *Acta Phys. Pol. a* 122, 6 (2012) 1026.

[13] S. Maikap, H. Y.Lee, T. Y. Wang, P. J. Tzeng, et al. *Semicond. Sci. Tech.* 22, 8 (**2007**) 884.

[14] N. T. Gabriel, S. S. Kim, J. J. Talghader *Opt. Lett.* 34, 13 (**2009**) 1958.

[15] B. Mangote, L. Gallais, M. Zerrad, M. Commandre, et al. *SPIE Optical Systems Design* 8168 (**2011**) 816815.

[16] J. A.van Delft, D. Garcia-Alonso, W. M. M.Kessels, *Semicond. Sci. Tech.* 27, 7 (**2012**) 074002.

[17] T. Suntola, M. J. Antson, *U.S Patent 4,058,430* (**1977**).

[18] M. Leskelä, M. Ritala *Thin Solid Films* 409, 1 (**2002**) 138.

[19] J.F. Wager, *Science* 300, 5623 (**2003**) 1245.

[20] J.F. Wager, D.A. Keszler, R.E. Presley, *Transparent Electronics*, Springer, New York (**2008**).

[21] S. Masuda, K. Kitamura, Y. Okumura, S. Miyatake et al. *J. Appl. Phys.* 93, 3 (**2003**) 1624.

[22] R.L. Hoffman, B.J. Norris, J.F. Wager *Appl. Phys. Lett.* 82, 5 (**2003**) 733.

[23] K. Nomura, H. Ohta, K. Ueda, T. Kamiya, et al. *Science* 300, 5623 (**2003**) 1269.

[24] J.F. Wager , R. Hoffman *IEEE Spectrum* 48, 5 (**2011**) 42.

[25] D. Tobjork , R. Osterbacka *Adv. Mater.* 23, 17 (**2011**) 1935.

[26] P.F. Carcia, R.S. McLean, M.H. Reilly, G. Nunes Jr., *Appl. Phys. Lett.* 82, 7 (**2003**) 1117.

[27] G. Thomas *Nature* 389, 6654 (**1997**) 907.

[28] A. C. Siegel, S. T. Phillips, M. D. Dickey, N. Lu, et al. *Adv. Funct. Mater.* 20, 1 (**2010**) 28.

[29] M. Berggren, D. Nilsson, N. D. Robinson *Nat. Mater.* 6, 1 (**2007**) 3.

[30] E. Huitema, G. Gelinck, P. Lieshout, E. Veenendaal, et al. *J. Soc. Inf. Display* 13, 3 (**2005**) 181.

[31] M. Joseph, H. Tabata, T. Kawai *Jpn. J. Appl. Phys.* 38, 11A (**1999**) L1205.

[32] U. Fantz, R. Friedl, M. Froschle *Rev. Sci. Instrum.* 83, 12 (**2012**) 123305.

[33] K. Minegishi, Y. Koiwai, Y. Kikuchi, K. Yano, et al. *Jpn. J. Appl. Phys.* 36, 11A (**1997**) L1453.

[34] K. Ishii *J. Vac. Sci. Technol. a* 7, 2 (**1989**) 256.

[35] T. Minami, H. Nanto, S. Takata *Appl. Phys. Lett.* 41 (**1982**) 958.

[36] R. E. Presley, C. L. Munsee, C.H. Park, D Hong, et al. *J. Phys. D: Appl. Phys.* 37, 20 (**2004**) 2810.

[37] Y. Kwon, Y. Li, Y.W. Heo, M. Jones *Appl. Phys. Lett.* 84, 14 (**2004**) 2685.

[38] J.M. Kim, T. Nam, S. J. Lim, Y. G. Seol et al. *Appl. Phys. Lett.* 98, 14 (**2011**) 142113.

[39] E. Fortunato, A. Pimentel, L. Pereira, A. Goncalves et al. *J. Non-Cryst. Solids* 338, 304 (**2004**) 806.

[40] E. Fortunato, P. Barquinha, A. Pimentel, A. Goncalves, et al. *Adv. Mater.* 17, 5 (**2005**) 590.

[41] E. Fortunato, P. Barquinha, R.Martins *Adv. Mater.* 24, 22 (**2012**) 2945.

[42] K. Nomura, H. Ohta, A. Takagi, T. Kamiya, et al. *Nature* 432, 7016 (**2004**) 488.

[43] K. Nomura, A. Takagi, T. Kamiya, H. Ohta, et al. *Jpn. J. Appl. Phys.* 45 (**2006**) 4303.

[44] Z. Yanbin, L. Guang, W. Wenlong, L. Xiuchang, et al. *J. Plasma Sci. Technol.* 14, 10 (**2012**) 915.

[45] H. Q. Chiang, J. F. Wager, R. L. Hoffman, J. Jeong, et al. *Appl. Phys. Lett.* 86, 1 (**2005**) 013503.

[46] R. L. Hoffman *Solid State Electron.* 50, 5 (**2006**) 784.

[47] N. L. Dehuff, E. S. Kettenring, D. Hong, H. Q. Chiang, et al. *J. Appl. Phys.* 97, 6 (**2005**) 064505.

[48] D. C. Paine, B. Yaglioglu, Z. Beiley, S. Lee *Thin Solid Films* 516, 17 (**2008**) 5894.

[49] A. Suresh , P. Wellenius , A. Dhawan , J. Muth *Appl. Phys. Lett.* 90, 12 (**2007**) 123512.

[50] H. Hosono, K. Nomura, Y. Ogo, T. Uruga, et al. *J. Non-Cryst Solids* 354, 19 (**2008**) 2796.

[51] P. Barquinha, L. Pereira, G. Goncalves, R. Martins, et al. *J. Electrochem. Soc.* 156, 3 (**2009**) H161.

[52] A. Tanaka, M. Hirata, Y. Kiyohara, M. Nakano, et al. *Thin Solid Films* 518, 11 (**2010**) 2934.

[53] K. Omae, M. Nakano, A. Tanaka, M. Hirata, et al. *Int. Arch. Occ. Env. Hea.* 84, 5 (**2011**) 471.

[54] S. Maghraoui, A. Ayadi, A. B. Ammar, M. H. Jaafoura, et al. *J.* Electron. *Microsc.* 60, 2 (**2011**) 183.

[55] Według bazy danych - *Web of Science*

[56] L. Zhang, J. Li, X. W. Zhang, D. B. Yu, et al. *Phys. Status Solidi (a)* 207, 8 (**2010**) 1815.

[57] H. Son, J. Kim, J. Yang, D. Cho, et al. Curr. Appl. Phys. 11, 4 (**2011**) S135.

[58] S. Gieraltowska, L. Wachnicki, B. S. Witkowski, M. Godlewski, et al. *Thin Solid Films* 520, 14 (2012) 4694.

[59] C. F. Klingshirn, B. K. Meyer, A. Waag, A. Hoffmann, J. Geurts *Zinc Oxide: From Fundamental Properties Towards Novel Applications*, Vol. 120, Springer, New York (**2010**).

[60] H. Kim, C. M. Gilmore, A. Pique, J. S. Horwitz, et al. *J. Appl. Phys.* 86, 11 (**1999**) 6451.

[61] K. Matsubara, P. Fons, K. Iwata, A. Yamada, et al. *Thin Solid Films* 431 (**2003**) 369.

[62] G. F. Boesen, J. E. Jacobs *IEEE Proceedings* 56, 11 (**1968**) 2094.

[63] Y. J. Tung, R. Hewitt, A. Chwang, M. Hack, et al *SID Symposium Digest of Technical Papers 36*, 1 (**2005**) 1546.

[64] E. Guziewicz, M. Godlewski, T. Krajewski, L. Wachnicki, et al. *J. Appl. Phys.* 105 (**2009**) 122413.

[65] S. Hayamizu, H. Tabata, H. Tanaka, T. J. Kawai *J. Appl. Phys.* 80, 2 (**1996**) 787.

[66] *Landolt-Börnstein: Numerical Data and Functional Relationships in Science and Technology - New Series, Group III*, Vol. 17B, 22, 41B, edited by U. Rössler, Springer, Berlin (**1999**).

[67] S. Desgreniers *Phys. Rev. B* 58, 12 (**1998**) 14102.

[68] H. Morkoç, Ü. Özgür, *Zinc Oxide: Fundamentals, Materials and Device Technology*, Wiley (**2009**).

[69] C. Klingshirn *Phys. Status Solidi (b)* 244, 9 (**2007**) 3027.

[70] J. Lagois *Phys. Rev. B* 23, 10 (**1981**) 5511.

[71] S. B. Zhang, S.-H. Wei, and A. Zunger, Phys. Rev. B 63, 7 (**2001**) 075205.

[72] S. M. Sze, K. K. Ng. *Physics of semiconductor devices,* Wiley (**2006**) Rozdział: 1, 4, 6 oraz dodateki.

[73] S. H. Ko Park, C. S. Hwang, H. S. Kwack, J. H. Lee, et al. *Electrochem. Solid-State Lett.* 9, 10 (**2006**) G299.

[74] Ł. Wachnicki, T. Krajewski, G. Łuka, B. S. Witkowski, et al. *Thin Solid Films* 518, 16 (**2010**) 4556.

[75] E. Guziewicz, I. A. Kowalik, M. Godlewski, K. Kopalko, et al. *J. Appl. Phys.* 103, 3 (**2008**) 033515.

[76] K. Ellmer *J. Phys. D: Appl. Phys.* 34, 21 (**2001**) 3097.

[77] E. M. Kaidashev, M. Lorenz, H. v. Wenckstern, A. Rahm, et al. *Appl. Phys. Lett.* 82, 22 (**2003**) 3901.

[78] A. R. Hutson *Physical Review* 108, 2 (**1957**) 222.

[79] S. D. Brotherton *Semicond. Sci. Technol.* 10, 6 (**1995**) 721.

[80] T. Makino, K. Tamura, C. H. Chia, Y. Segawa, et al. *Phys. Status Solidi (ao* 229, 2 (**2002**) 853.

[81] H. Agura, A. Suzuki, T. Matsushita, T. Aoki, et al. *Thin Solid Films* 445, 2 (**2003**) 263.

[82] G. Luka, T. A. Krajewski, B. S. Witkowski, G. Wisz, et al. *J. Mater. Sci.: Mater. Electron. 22,* 12 (**2011**) 1810.

[83] H. J. Ko, Y.F. Chen, S.K. Hong, H. Wenisch, et al. *Appl. Phys. Lett.* 77, 23 (**2000**) 3761.

[84] T. Makino, Y. Segawa, S. Yoshida, A. Tsukazaki, et al. *Appl. Phys. Lett.* 85, 5 (**2004**) 759.

[85] M. Miki-Yoshida, F. Paraguay-Delgado, W. Estrada-López, E. Andrade *Thin Solid Films* 376, 1 (**2000**) 99.

[86] Th. Agne, Z. Guan, X. M. Li, H. Wolf, et al. *Appl. Phys. Lett.* 83, 6 (**2003**) 1204.

[87] T. Minami *Semicond. Sci. Technol.* 20, 4 (**2005**) S35.

[88] Z. M. Jarzebski *Phys. Status Solidi (a)* 71, 1 (**1982**) 13.

[89] K. Ellmer, A. Klein, B. Rech *Transparent Conductive Zinc Oxide: Basics and Applications in Thin Film Solar Cells*, Vol. 104, Springer (**2008**).

[90] D. C. Look, J. W. Hemsky, J. R. Sizelove, Phys. Rev.Lett. 82, 12 (**1999**) 2552.

[91] W. Walukiewicz *Phys. Rev. B* 50, 8 (**1994**) 5221.

[92] T. M. Barnes, K. Olson, C. A. Wolden *Appl. Phys. Lett.* 86, 11 (**2005**) 112112.

[93] C. G. Van deWalle, D. B. Laks, G. F. Neumark, S. T. Pantelides *Phys. Rev. B* 47, 15 (**1993**) 9425.

[94] T. Yamamoto, H. Katayama-Yoshida *Jpn. J. Appl. Phys.* (Part 2) 38 (**1999**) L166.

[95] S. J. Pearton, D. P. Norton, K. Ip, Y. W. Heo, et al. *J. Vac. Sci. Technol. B: Microelectronics and Nanometer Structures* 22, 3 (**2004**) 932.

[96] O. F. Schirmer, D. Zwingel *Solid State Commun.* 8, 19 (**1970**) 1559.

[97] A. Valentini, F. Quaranta, M. Rossi, G. Battaglin *J. Vac. Sci. Technol. A: Vacuum Surfaces and Films* 9, 2 (**1991**) 286.

[98] Y. Kanai *Jpn. J. Appl. Phys.* (Part 1) 30 (**1991**) 703.

[99] J. Lu, Q. Liang, Y. Zhang, Z. Ye, et al. *J. Phys. D: Appl. Phys.* 40, 10 (**2007**) 3177.

[100] D. C. Look *Semicond. Sci. Technol.* 20, 4 (**2005**) S55.

[101] J. Lee, J. Metson, PJ Evans, R. Kinsey, et al. *Appl. Surf. Sci.* 253, 9 (**2007**) 4317.

[102] E. Przezdziecka, A. Wierzbicka, A. Reszka, K. Goscinski, et al. *J. Phys. D: Appl. Phys. 46,* 3 (**2013**) 035101.

[103] J. L. Moll *Wescon Conv. Rec., Pt.,* 3 (***1959***) 32.

[104] W. G. Pfann, C. G B. Garrett *IRE Proceedings* 47, 11 (**1959**) 2011.

[105] J. R. Ligenza, W. G Spitzer *J. Phys. Chem. Solids* 14 (**1960**) 131.

[106] E. H. Nicollian, J. R. Brews *MOS (Metal Oxide Semiconductor) Physics and Technology*, Wiley, New York (**1982**).

[107] G. D. Wilk, R. M. Wallace, J. M. Anthony *J. Appl. Phys.* 89, 10 (**2001**) 5243.

[108] C. D. Hodgman et al. *Handbook of chemistry and physics* (Chemical Rubber Company) (**1962**).

[109] R. Rios, N. D. Arora *Tech. Dig. Int. Electron Devices Meet. IEDM'94* (**1994**) 613.

[110] D. A. Pardo, G. E. Jabbour, N. Peyghambarian *Adv. Mater.* 12, 17 (**2000**) 1249.

[111] C. R. Kagan, P. Andry *Thin-film transistors* Marcel Dekker, Inc., New York (**2003**).

[112] J. E. Lilienfield, *U.S. Patent 1745175 (***1930**), J. E. Lilienfield, *U.S. Patent 1877140 (***1932**), J. E. Lilienfield, *U.S. Patent 1900018 (***1933**).

[113] O. Heil, *U.K. Patent 439457 (***1935**).

[114] A. C. Tickle *Thin-Film Transistors - a New Approach to Microelectronics* Wiley, New York (**1969**).

[115] P. K. Weimer *An Evaporated Thin—Film Triode* presented at IRE-AICE Device Res. Conf., Stanford University, Stanford CA (**1961**).

[116] P. K. Weimer *IRE Proceedings* 50, 6 (**1962**) 1462.

[117] M. Grundmann, H. Frenzel, A. Lajn, M. Lorenz, et al. *Phys. Status Solidi (a)* 207, 6 (**2010**) 1437.

[118] J. T. Wallmark , H. Johnson *Field-Effect Transistors* Prentice-Hall, Englewood Cliffs, NJ (**1966**).

[119] W. J. Park, H. S. Shin, B. Du Ahn, G. H. Kim, et al. *Appl. Phys. Lett. 93*, 8 (**2008**) 083508.

[120] E. S. Yang *Microelectronic Devices* McGraw-Hill, Singapore (**1988**).

[121] J. Robertson *Eur. Phys. J. Appl. Phys. 28,* 03 (**2004**) 265.

[122] G. Bersuker, P. Zeitzoff, G. Brown, H. R. Huff *Materials today 7*, 1(**2004**) 26.

[123] M. Houssa *High-k gate dielectrics: Why do we need them?* Taylor & Francis (**2004**).

[124] J. Robertson *ECS Transactions* 19, 2 (**2009**) 579.

[125] B. H. Lee, S. C. Song, P. Kirsch *IEEE Trans. Electron Devices* 55, 1 (**2008**) 8.

[126] Ch. Kittel *Wstęp do fizyki ciała stałego,* Wydawnictwo Naukowe PWN, Warszawa (**1999**).

[127] R. Bacewicz *Optyka ciała stałego – Wybrane zagadnienia*, Oficyna Wydawnicza Politechniki Warszawskiej, Warszawa (**1995**).

[128] A. Chełkowski *Fizyka dielektryków*, Wydawnictwo Naukowe PWN, Warszawa (**1993**).

[129] W. Szuszkiewicz *Synchrotron Radiation in Natural Sci.* 6, 1-2 (**2007**).

[130] V. V. Afanasev, M. Houssa, A. Stesmans, M. M. Heyns *J. Appl. Phys.* 91, 5 (**2002**) 3079.

[131] A. Chin, C. C. Liao, C. H. Lu, W. J. Chen, et al. *Symp. VLSI Tech. Dig.* (**1999**) 135.

[132] R. H. French, S. J. Glass, F. S. Ohuchi, Y. N. Xu *Phys. Rev. B* 49, 8 (**1994**) 5133.

[133] M. Copel, M. Gribelyuk, E. Gusev *Appl. Phys. Lett.* 76, 4 (**2000**) 436.

[134] Y. A. Ono *Electroluminescent displays* World Scientific, Singapore (**1995**).

[135] S. Gieraltowska, L. Wachnicki, B. S. Witkowski, M. Godlewski, et al. Opt. Appl. 43, 1 (2013) 17.

[136] S. Gierałtowska, Ł. Wachnicki, B. S. Witkowski, M. Godlewski, i wsp. *Elektronika: konstrukcje, technologie, zastosowania* 53, 9 (2012) 68.

[137] J. Robertson, P. W. Peacock *Microelectron. Eng.* 72, 1 (**2004**) 112.

[138] H. Jin, S. K. Oh, H. J. Kang, Y. S. Lee, et al. *Surf. Inter. Anal. 38,* 4 (**2006**) 502.

[139] A. S. Foster, V. B. Sulimov, F. L. Gejo, A. L. Shluger, et al. *Phys. Rev. B* 64, 22 (**2001**) 224108.

[140] A.S. Foster, F. L. Gejo, A.L. Shluger, R.N. Nieminen *Phys. Rev. B* 65, 17 (**2002**) 174117.

[141] P.W. Peacock, J. Robertson *Appl. Phys. Lett.* 83, 10 (**2003**) 2025.

[142] P. Zurcher, C. J. Tracy, R. E. Jones Jr., P. Alluri, et al. *Mater. Res. Soc. Symp. Proc.* 541, 1 (**1999**).

[143] H. J. Hubbard, D. G. Schlom *J. Mater. Res.* 11, 11 (**1996**) 2757.

[144] J. Robertson *J. Vac. Sci. Technol. B: Microelectronics and Nanometer Structures* 18, 3 (**2000**) 1785.

[145] I. Kim, J. Koo, J. Lee, H. Jeon *Japn. J. Appl. Phys.* 45, 2A (**2006**) 919.

[146] J. Yang, J. K. Park, S. Kim, W. Choi, et al. *Phys. Status Solidi (a)* 209, 10 (**2012**) 2087.

[147] J. Robertson *Rep. Prog. Phys.* 69, 2 (**2006**) 327.

[148] J. Robertson, B. Falabretti *J. Appl. Phys. 100*, 1 (**2006**) 014111.

[149] K. Ishimaru *Solid-State Electron.* 52, 9 (**2008**) 1266.

[150] M. Ritala, M. Leskela *Atomic layer deposition*, *Handbook of thin film materials, Academic Press, San Diego* 1 (**2001**) 103.

[151] R. L. Puurunen *J. Appl. Phys.* 97, 12 (**2005**) 121301.

[152] F. Mondon, S. Blonkowski, S *Microelectronics Reliability 43,* 8 (**2003**) 1259.

[153] Y.K. Lu, W. Zhu, Y. Zhang, H. Lu, et al. *IEEE Conference on Emerging Technologies – Nanoelectronics, 10–13 January 2006* (**2003**) 273.

[154] S. Chang, Y. W. Song, S. Lee, S. Y. Lee, et al. *Appl. Phys. Lett. 92,* 19 (**2008**) 192104

[155] K. Kukli, M. Ritala, M. Leskelä, J. Sundqvist, et al. *Thin solid films 515,* 16 (**2007**) 6447.

[156] O. Bethge, S. Abermann, C. Henkel, E. Bertagnolli *Thin Solid Films 517,* 18 (**2009**) 5543

[157] H. Son, J. Kim, J. Yang, D. Cho, et al. *Curr. Appl. Phys. 11,* 4 (**2011**) S135.

[158] V. Miikkulainen, M. Leskelä, M. Ritala, R. L. Puurunen *J. Appl. Phys. 113*, 2 (**2013**) 021301.

[159] V. Sammelselg, R. Rammula, J. Aarik, A. Kikas, et al. *J. Electron. Spectrosc. Relat. Phenom. 156* (**2007**) 150.

[160] J. Aarik, A. Aidla, A. A. Kiisler, T. Uustare, et al. *Thin Solid Films* 340, 1 (**1999**) 110.

[161] J. M. Lee, W. S. Cheong, C. S. Hwang, I. T. Cho, et al. *Electron Device Letters, IEEE* 30, 5 (**2009**) 505.

[162] N. Nikolaou, P. Dimitrakis, P. Normand, V. Ioannou-Sougleridis, et al. *Solid-State Electron 68* (**2012**) 38.

[163] H. Alles, J. Aarik, A. Aidla, A. Fay, et al. Cent. Eur. J. Phys. 9, 2 (**2011**) 319.

[164] G. Luka, B. S. Witkowski, L. Wachnicki, M. Andrzejczuk et al. *J. Cryst. Eng. Comm.* 15, 46 (**2013**) 9949-9954.

[165] **S. Gieraltowska, D. Sztenkiel, E. Guziewicz, M. Godlewski, et al. *Acta Phys. Pol. a* 119, 5 (2011) 692.**

[166] H.-H. Hsieh, C.-C. Wu *Appl. Phys. Lett.* 89, 4 (**2006**) 041109.

[167] N. Huby, S. Ferrari, E. Guziewicz, M. Godlewski, et al. *Appl. Phys. Lett.* 92, 2 (**2008**) 023502.

[168] J. Lim, C. Lee *Thin Solid Films* 515, 7 (**2007**) 3335.

[169] **E. Guziewicz, M. Godlewski, L. Wachnicki, T. A. Krajewski, G. Luka, S. Gieraltowska, et al. Semicond. Sci. Technol. 27, 7 (2012) 074011.**

[170] W. R. Bowen, N. Hilal *Atomic Force Microscopy in Process Engineering: An Introduction to AFM for Improved Processes and Products* Butterworth-Heinemann (**2009**).

[171] B. D. Culity, S. R. Stock *Elements of X-Ray Diffration* Edison Wesley, London (**1978**).

[172] J. Goldstein, D. E. Newbury, D. C. Joy, C. E. Lyman, et al. *Scanning electron microscopy and X-ray microanalysis* Springer (**2003**).

[173] R. F. K. Herzog, F. P. Viehböck *Phys. Rev. B 76,* 6 (**1949**) 855.

[174] J. W. Orton, M. J. Powell *Rep. Prog. Phys. 43,* 11 (**1980**) 1263.

[175] T. C. Peng, X. H. Xiao, X. Y. Han, X. D. Zhou, et al. *Appl. Surf. Sci.* 257, 13 (**2011**) 5908.

[176] F. L. Martinez, M. Toledano-Luque, J. J. Gandia, J. Cárabe, et al J. *Phys. D: Appl. Phys.* 40, 17 (**2007**) 5256.

[177] **S. Gieraltowska, L. Wachnicki, B. S. Witkowski, R. Mroczynski, et al. *Phys. Status Solidi* – praca w recenzji.**

[178] J. Malek, L. Benes, T. Mitsuhashi, *Powder Diffr.* 12, 6 (**1997**) 96.

[179] Natl. Bur. Stand. (U.S.) *Monogr.* 25, 20 (**1984**) 54.

[180] J.D. Hanawalt, H.W. Rinn, L.K. Frevel *Anal. Chem.* 10 (**1938**) 475.

[181] P. Balk *J. Non-Cryst. Solids* 187, 1 (**1995**) 206.

[182] M. Okumiya, G Yamaguchi *Bull. Chem. Soc. Jpn.* 44, 6 (**1971**) 1567.

[183] D.Schulz, G. McCarthy, D. Johansen *ICDD Grant-in-Aid, NorthDakota State Univ., Fargo, N.D., USA* (**1987**).

[184] L. Keller, J. Rask, P. Buseck *ICDD Grant-in-Aid. Arisona State Univ., Tempe, AZ, USA* (**1987**).

[185] M. Nayak, T. Y. Tseng *Thin Solid Films* 408, 1 (**2002**) 194.

[186] X. Zhu, D. Zheng, W. Peng, J. Zhu, et. al. *Mater. Lett.* 58, 27 (**2004**) 3591.

[187] E. Hasegawa, A. Ishitani, K. Akimoto, M. Tsukiji, et al. *J. Electrochem. Soc. 142*, 1 (**1995**) 273.

[188] W.L. Warren, K. Vanheusden, J. R. Schwank, D. M. Fleetwood, et al. *Appl. Phys. Lett.* 68, 21 (**1996**) 2993.

[189] M. J. Weber *Handbook of Optical Materials* CRC Press (**2003**).

[190] M. Bass *Handbook of Optics, Third Edition, Volume IV: Optical Properties of Materials, Nonlinear Optics, Quantum Optics* McGraw-Hill (**2009**).

[191] J. R. Devore *J. Opt. Soc. Am.* 41, 6 (**1951**) 416.

[192] M. Fadel, O. A. Azim, O. A. Omer, R. R. Basily *Appl. Phys. a* 66, 3 (**1998**) 335.

[193] J. Bardeen, F.J. Blatt, L.H. Hall *Proceedings of Photoconductivity Conference, Atlantic City* Wiley, New York (**1956**) 146.

[194] Y. W. Jang, S. Bang, H. Jeon, J. Y. Lee *Phys. Status Solidi a* 207, 9 (**2010**) 2185.

[195] D. C. Look, G. C. Farlow, P. Reunchan, S. Limpijumnong, et al. *Phys. Rev. Lett.* 95, 22 (**2005**) 225502.

[196] S. J. Lim, S. Kwon, H. Kim, J. S. Park *Appl. Phys. Lett.* 91, 18 (**2007**) 183517.

[197] A. Srivastava, R. K. Nahar, C. K. Sarkar *J. Mater. Sci.: Mater. Electron. 22*, 7 (**2011**) 882.

[198] S. Gieraltowska, L. Wachnicki, B. S. Witkowski, E. Guziewicz, et al. Chem. Vapor Depos. 19, 4-6 (2013) 213.

[199] K. J. Albert, N. S. Lewis, C. L. Schauer, G. A. Sotzing, et al. Chem. Rev. 100, 7 (**2000**) 2595.

[200] Dane zaczerpnięte z http://www.displaybank.com, *Displaybank, Transparent Display Technology and Market Forecast*

Aneks

Aneks zawiera treść pięciu opublikowanych artykułów naukowych, na podstawie których została napisana niniejsza rozprawa doktorska. Artykuły zostały wymienione chronologicznie według poniższej listy:

1. *Properties and Characterization of ALD Grown Dielectric Oxides for MIS Structures*
S. Gieraltowska, D. Sztenkiel, E. Guziewicz, M. Godlewski, G. Luka, B. S. Witkowski, L. Wachnicki, E. Lusakowska, T. Dietl, M. Sawicki
Acta Physica Polonica a 119, 5 (**2011**) 692-695.

2. *Atomic layer deposition grown composite dielectric oxides and ZnO for transparent electronic applications*
S. Gieraltowska, L. Wachnicki, B. S. Witkowski, M. Godlewski, E. Guziewicz
Thin Solid Films 520, 14 (**2012**) 4694-4697.

3. *Tlenki dielektryczne wytwarzane metodą osadzania warstw atomowych w niskich temperaturach dla zastosowań w elektronice jako izolatory*
S. Gierałtowska, Ł. Wachnicki, B. S. Witkowski, M. Godlewski, E. Guziewicz
Elektronika: konstrukcje, technologie, zastosowania 53, 9 (**2012**) 68-70.

4. *Properties of thin films of high - k oxides grown by Atomic Layer Deposition at low temperature for electronic applications*
S. Gieraltowska, L. Wachnicki, B. S. Witkowski, M. Godlewski, E. Guziewicz
Optica Applicata 43, 1 (**2013**) 17-25.

5. *Thin films of high - k oxides and ZnO for transparent electronic devices*
S. Gieraltowska, L. Wachnicki, B. S. Witkowski, E. Guziewicz, M. Godlewski
Chemical Vapor Deposition 19, 4-6 (**2013**) 213-220.

XXXIX "Jaszowiec" International School and Conference on the Physics of Semiconductors, Krynica-Zdrój 2010

Properties and Characterization of ALD Grown Dielectric Oxides for MIS Structures

S. Gierałtowska[a,*], D. Sztenkiel[a], E. Guziewicz[a], M. Godlewski[a,b], G. Łuka[a], B.S. Witkowski[a], Ł. Wachnicki[a], E. Łusakowska[a], T. Dietl[a,c] and M. Sawicki[a]

[a]Institute of Physics, Polish Academy of Sciences, al. Lotników 32/46, 02-668 Warszawa, Poland

[b]Natural Sciences College of Science, Cardinal S. Wyszyński University, Warszawa, Poland

[c]Institute of Theoretical Physics, University of Warsaw, Warszawa, Poland

We report on an extensive structural and electrical characterization of undergate dielectric oxide insulators Al_2O_3 and HfO_2 grown by atomic layer deposition. We elaborate the atomic layer deposition growth window for these oxides, finding that the 40–100 nm thick layers of both oxides exhibit fine surface flatness and required amorphous structure. These layers constitute a base for further metallic gate evaporation to complete the metal–insulator–semiconductor structure. Our best devices survive energizing up to ≈ 3 MV/cm at 77 K with the leakage current staying below the state-of-the-art level of 1 nA. At these conditions the displaced charge corresponds to a change of the sheet carrier density of 3×10^{13} cm^{-2}, which promises an effective modulation of the micromagnetic properties in diluted ferromagnetic semiconductors.

PACS: 81.15.Gh, 77.55.–g, 77.84.Bw, 81.05.Ea

1. Introduction

One of the main aspects in the spintronic research is the development of diluted ferromagnetic semiconductors (DFS) and their use as a test bed for concept and device proofs for future applications. Ferromagnetism of these compounds is brought about by the exchange interaction among magnetic impurity spins (so far successful only for Mn) and valence band holes. Accordingly, ferromagnetism of these materials depends on the hole concentration p and, thus, can be controlled by the gate electric field in metal–insulator–semiconductor (MIS) structures with the magnetically doped channel. After the first successful realization of this concept [1], a greater technological progress has been achieved when high-κ dielectric oxides were employed. Except of high dielectric constants these new gate insulators offer large breakdown fields and oxides like zirconium dioxide (ZrO_2, $\kappa = 20$–23), hafnium dioxide (HfO_2, $\kappa = 16$–19) and aluminium oxide (Al_2O_3, $\kappa = 8$–9) [2] are seen as the alternatives to SiO_2 in commercial electronics, as HfO_2 has already been used in 45 nm node processors [3]. On the ground of spintronic research these oxides allow us now to modulate not only the Curie temperature T_C, but all the micromagnetic characteristics in an unprecedented wide range [4, 5].

These materials are grown by the atomic layer deposition (ALD) method [6], which is a a self-limiting and sequential growth process, which enables using very reactive precursors. This method in general offers high conformability (films of uniform thickness can be obtained on substrates with complex shape [7]), smooth surfaces, a precise control of composition and thickness, which together with excellent patterning properties up to nanometer scale, makes it ideal solution for various undergate dielectrics deposition. Simultaneously, all of this can be obtained at relatively low growth temperatures, reaching even below 100 °C, as recently shown for ZnO [8]. This in turn makes this method ideal for low temperature budget applications like hybrid organic/inorganic and 3D electronics [9–11] or in connection with DFS like (Ga,Mn)As [12, 13].

2. Experimental

The high-κ thin films HfO_2 and Al_2O_3 were deposited on glass, n-Si, p-GaAs and (Ga,Mn)As substrates by the ALD method in a Savannah-100 reactor from Cambridge NanoTech Company. We used deionized water as an oxygen precursor, tetrakis(dimethylamido)hafnium (TDMAH) as a hafnium precursor and trimethylaluminum (TMA) as an aluminum precursor. The dielectric oxides were obtained at low temperature (between 80 °C and 240 °C) by double-exchange chemical reactions

$$\mathrm{Hf}\,[(\mathrm{CH_3})_2\mathrm{N}]_4 + 2\mathrm{H_2O} \rightarrow \mathrm{HfO_2} + 4\mathrm{HN(CH_3)_2}\,,$$

$$2\mathrm{Al(CH_3)_3} + 3\mathrm{H_2O} \rightarrow \mathrm{Al_2O_3} + 6\mathrm{CH_4}\,.$$

The structural characterization was carried out by the X-ray diffraction (XRD) method. The surface morphology and cross-section of the films were investigated by atomic force microscopy (AFM) and scanning electron microscopy (SEM). To obtain capacitor-like structures for gating, a 3 nm Cr/50 nm Au gate electrode was evaporated on the hand-painted photoresist mask. After the lift-off the final electrical connections to the Au gate and

* corresponding author; e-mail: sgieral@ifpan.edu.pl

base semiconductor were done by silver-based conductive apoxy and indium, respectively. In order to put our gating technology to the ultimate test, the area of our capacitors was about 2×2 mm^2.

3. Results and discussion

In order to increase efficiency and yield of the gated structures we started our project from elaboration of the basic growth conditions that may influence the electrical properties of gate dielectrics. For this purpose we used n-Si substrates. We began with the growth temperature (T_g) as it is one of the most important parameter in the ALD process, as it controls the surface coverage. We started from elaborating the ALD growth window, which is the temperature range where the growth rate is constant and the growth process is the closest to one monolayer per cycle. We established that the ALD window for HfO_2 is in the range from 130 °C to 140 °C giving the growth rate of 1.4 Å per cycle (Fig. 1a) and from 180 °C to 200 °C for Al_2O_3 giving the growth rate of 1.0 Å per cycle (Fig. 1b).

The XRD measurements reveal that the crystallographic structure depends on the thickness of the layer. Although Al_2O_3 grown at the ALD window conditions (T_g = 200 °C, Fig. 2a) shows consistently amorphous structure for the wide range of the thickness of the layers, the crystallographic structure of HfO_2 (T_g = 135 °C, Fig. 2b) changes from the amorphous for the lower thicknesses to a homogeneously nanocrystalline one for the very thick layers. We note that films with a thickness of above about 200 nm show a tendency to crystallize even at low process temperature. These layers crystallize in monoclinic structure. Since the amorphous structure is expected to have substantially reduced leakage current, usually associated with presence of the grain boundaries of highly crystalline films [14], this is the amorphous structure that is preferred for the gate applications. Therefore, the crystallographic dependence on the thickness of the HfO_2 layers instructs us that we should work with rather thin HfO_2 layers in order to increase technological yield of manufactured gated structures.

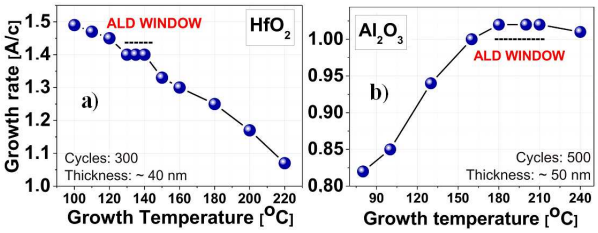


Fig. 1. The growth rate of the (a) HfO_2 and (b) Al_2O_3 films as a function of deposition temperature. ALD window is in the range of temperatures: (a) 130–140 °C and (b) 180–200 °C.

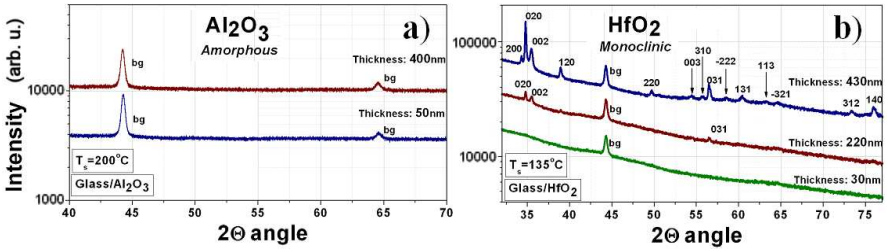


Fig. 2. The XRD spectra of (a) HfO_2 films grown at temperature of 200 °C, and (b) Al_2O_3 films grown at temperature of 135 °C by the ALD on glass substrates.

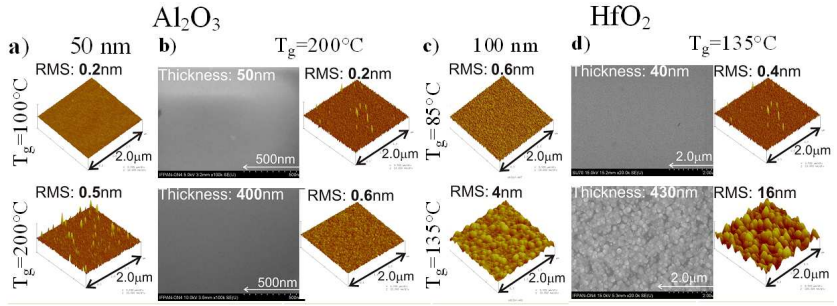


Fig. 3. SEM and AFM surface morphology studies of Al_2O_3 (a), (b) and HfO_2 (c), (d) thin films on Si substrate.

The leakage current, and so the gate efficiency, depends also on the surface roughness, which should be kept at the lowest possible value. We assess this parameter by AFM studies, finding that the root mean square (RMS)

value of the surface roughness depends both on T_g and the layer thickness. For the medium-κ Al_2O_3 the RMS decreases about twice when we reduce T_g or layer thickness (see Fig. 3a and b). All these values (about 0.5 nm) are regarded as very low indicating that for gating application this oxide can be grown at its growth window conditions. The situation is completely different for HfO_2, because the layer grown at growth window conditions exhibits prohibitively high values of surface RMS, 4–16 nm (see Fig. 3d). However, we find that RMS improves substantially with reducing both T_g and the layer thickness, reaching an acceptable value of 0.6 nm for $T_g = 85\,^{\circ}\mathrm{C}$ and thickness of 100 nm (Fig. 3c). We select these conditions as the basic growth parameters for deposition of gate insulating layers.

The ability of electric field control of magnetic anisotropy, as recently demonstrated in (Ga,Mn)As [3], has became recently a subject of intensive studies as it leads to all-electric magnetization reversal. Gated DFS or diluted magnetic semiconductors in general offer also a deep insight into the most fundamental questions of the nature of magnetic coupling in magnetically diluted systems. Therefore we concentrate our efforts on (Ga,Mn)As layers as our semiconductor channels of the prime interest. Having magnetic measurements in mind (where the experimental abilities are determined by the sheer number of spins, which for a given thickness depends on the area of the structure), but also to put our structures to the ultimate tests, we make our capacitors of a large area, typically of about 4 mm^2. The general layout of the capacitor MIS structure is presented in the inset to Fig. 4, whereas the typical cross-sectional SEM image constitute the main body of the figure. We find that both interfaces: semiconductor/dielectric-oxide, and the oxide/metallic-gate are fine and smooth. Moreover, a multiple SEM imaging (not shown) confirms the same structure morphology along the millimeters long sections of our devices.

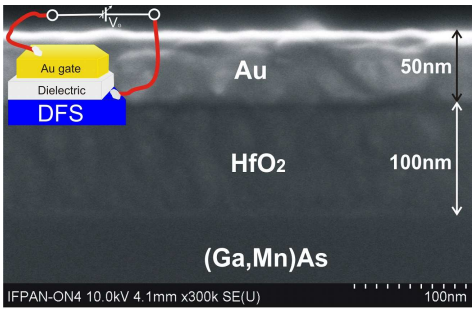


Fig. 4. The cross-section SEM image of the real test structure produced from Au gate (50 nm) and HfO_2 high-κ dielectric (100 nm) grown at 85 °C on GaMnAs substrate. The inset shows the general layout of our capacitor structure.

We usually define up to 12 individual capacitors in one process, which are tested for the break-down electric field in a home made $I-V$ tester. Figure 5 presents

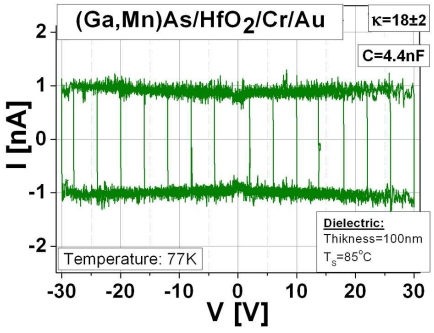


Fig. 5. The $I-V$ characteristic for the (Ga,Mn)As/100 nm HfO_2/(3 nm Cr + 50 nm Au) capacitor recorded at 77 K. The voltage across the structure was cyclically ramped to progressively higher voltage in 4 V increments. The test was stopped at 30 V which corresponded to electric field of 3 MV/cm.

$I-V$ dependence for one of the best structures obtained so far on (Ga,Mn)As. Horizontalness of the $I-V$ curve indicates that the leakage current stays below 0.1 nA for this device (or 3×10^{-9} A/cm^2 in absolute units) up to electric field of 3 MV/cm. Although the latter number does not compare very favorably to the best numbers reported in the literature [2, 12, 13], the leakage current limit puts our structures among the best contemporary state-of-the-art devices. Direct measurements of the capacitances of our structures gives dielectric constants of HfO_2 $\kappa \approx 18 \pm 2$. A typical device yield for parameters given in Fig. 4 exceeds 50%.

The values presented here allow to gate in or out of the base semiconductor a charge that corresponds to surface density up to about $\Delta p_s = 3 \times 10^{13}$ cm^{-2}. This value already promises an effective modulation of the micromagnetic properties in DFS-based structures.

4. Conclusions

High quality films of high-k dielectric oxides are deposited at low temperature. Growth parameters are optimized for the monolayer growth mode and for maximum smoothness required for gating.

First working MIS structures based on (Ga,Mn)As are successfully fabricated exhibiting the state-of-the-art electrical parameters, offering an ability to effective gating of the magnetic properties of this DFS compound.

Acknowledgments

The authors are indebted to J. Sadowski for proving (Ga,Mn)As layers for testing purposes. The work was supported in part by the European Research Council through the FunDMS Advanced Grant within the "Ideas" 7th Framework Programme of the EC, EC Network SemiSpinNet (PITN-GA-2008-215368), and InTechFun (POIG.01.03.01-00-159/08) from EU.

References

[1] H. Ohno, D. Chiba, F. Matsukura, T. Omiya, E. Abe, T. Dietl, Y. Ohno, K. Ohtani, *Nature* **408**, 944 (2000).

[2] M. J. Biercuk, D.J. Monsma, C.M. Marcus, J.S. Becker, R.G. Gordon, *Appl. Phys. Lett.* **83**, 2405 (2003).

[3] C. Zhao, T. Witters, P. Breimer, J. Maes, M. Caymax, S. De Gendt, *Microelectron. Eng.* **84**, 7 (2007).

[4] D. Chiba, F. Matsukura, H. Ohno, *Appl. Phys. Lett.* **89**, 162505 (2006).

[5] M. Sawicki, D. Chiba, A. Korbecka, Y. Nishitani, F. Matsukura, J.A. Majewski, T. Dietl, H. Ohno, *Nature Phys.* **6**, 22 (2010).

[6] T. Suntola, J. Antson, US Patent 4 058 430 (1977).

[7] O. Sneh, R.B. Clark-Phelps, A.R. Londergan, J. Winkler, T.E. Seidel, *Thin Solid Films* **402**, 248 (2002).

[8] E. Guziewicz, I.A. Kowalik, M. Godlewski, K. Kopałko, V. Osinniy, A. Wójcik, S. Yatsunenko, E. Łusakowska, W. Paszkowicz, M. Guziewicz, *J. Appl. Phys.* **103**, 033515 (2008).

[9] N. Huby, G. Tallarida, M. Kutrzeba, S. Ferrari, E. Guziewicz, L. Wachnicki, M. Godlewski, *Microelectron. Eng.* **85**, 2442 (2008).

[10] G. Luka, T. Krajewski, L. Wachnicki, A. Szczepanik, J.D. Fidelus, A. Szczerbakow, E. Lusakowska, K. Kopalko, E. Guziewicz, M. Godlewski, *Acta Phys. Pol. A* **114**, 1229 (2008).

[11] M. Godlewski, E. Guziewicz, J. Szade, A. Wojcik-Głodowska, Ł. Wachnicki, T. Krajewski, K. Kopalko, R. Jakieła, S. Yatsunenko, E. Przezdziecka, P. Kruszewski, N. Huby, G. Tallarida, S. Ferrari, *Microelectron. Eng.* **85**, 2434 (2008).

[12] Y. Nishitani, D. Chiba, F. Matsukura, H. Ohno, *J. Appl. Phys.* **103**, 07D139 (2008).

[13] M. Endo, D. Chiba, Y. Nishitani, F. Matsukura, H. Ohno, *J. Supercond. Nov. Magn.* **20**, 409 (2007).

[14] P. Balk, *J. Non-Cryst. Solids* **187**, 1 (1995).

Thin Solid Films 520 (2012) 4694–4697

Contents lists available at SciVerse ScienceDirect

Thin Solid Films

journal homepage: www.elsevier.com/locate/tsf

Atomic layer deposition grown composite dielectric oxides and ZnO for transparent electronic applications

S. Gieraltowska [a,*], L. Wachnicki [a], B.S. Witkowski [a], M. Godlewski [a,b], E. Guziewicz [a]

[a] Polish Academy of Sciences, Institute of Physics, al. Lotników 32/46, Warszawa 02-668, Poland
[b] Cardinal Stefan Wyszynski University, College of Science, Department of Mathematics and Natural Sciences, Warszawa, Poland

ARTICLE INFO

Available online 3 November 2011

Keywords:
High-k dielectric oxide
Atomic layer deposition
Zinc oxide
Transparent thin film transistor

ABSTRACT

In this paper, we report on transparent transistor obtained using laminar structure of two high-k dielectric oxides (hafnium dioxide, HfO_2 and aluminum oxide, Al_2O_3) and zinc oxide (ZnO) layer grown at low temperature (60 °C–100 °C) using Atomic Layer Deposition (ALD) technology. Our research was focused on the optimization of technological parameters for composite layers $Al_2O_3/HfO_2/Al_2O_3$ for thin film transistor structures with ZnO as a channel and a gate layer. We elaborate on the ALD growth of these oxides, finding that the 100 nm thick layers of HfO_2 and Al_2O_3 exhibit fine surface flatness and required amorphous microstructure. Growth parameters are optimized for the monolayer growth mode and maximum smoothness required for gating.

© 2011 Elsevier B.V. All rights reserved.

1. Introduction

Transparent electronics is potentially the most important candidate for a next generation of thin film devices. Such devices are based on wide band gap materials [1,2]. Transparent thin film transistors (TTFTs) based on such materials have been reported since 2003 [3,4,5]. Wide band gap semiconductor oxides and insulating oxide materials were deposited on transparent substrates (foils, plastics, polymers, mylar, etc.) at low temperature to produce TTFTs for flexible, invisible and mechanically robust electronics [6]. These sensitive substrates require low device processing temperature, mostly less than 200 °C.

Zinc oxide (ZnO) is a promising transparent semiconductor oxide for such applications [7], with a wide band gap of 3.37 eV at room temperature [8,9], and high transparency in the visible range. Consequently, ZnO has been used as transistor channel and/or gate material in transparent transistors [10,11]. Until now, the most widely used method of ZnO deposition was sputtering. However, in our previous works, we showed advantageous properties of ZnO films obtained using the Atomic Layer Deposition (ALD) method, with ZnO films deposited at low temperatures, even below 100 °C [12]. Moreover, there is a good compatibility of this deposition method with transparent, sensitive substrates, which allows for several applications in 3D electronic devices [13,14] and in solar cells [15]. Thus, in the present study we are testing the possibility of construction of TTFT structures using the ALD as a growth method of both dielectric films and ZnO as a channel material.

High-k oxides (hafnium dioxide, HfO_2 and aluminum oxide, Al_2O_3) have already been demonstrated as prospective transparent insulating materials with a high dielectric constants and a wide band gap. These properties make it possible to achieve desirable electrical characteristics, most of all, a low leakage current [16,17,18]. Therefore, these high-k materials are nowadays commonly used as gate dielectrics in electronic devices. In particular, HfO_2 has already been used in 45 nm node processors [19]. Replacement of SiO_2 with a physically thicker layer of HfO_2 and with a higher dielectric constant was the solution to the problem of the tunneling leakage current, which increased to unacceptable values and thus blocked further miniaturization of microelectronic components [20].

The Atomic Layer Deposition technique was originally developed in the 70s [21] for manufacturing of Thin Film Electroluminescent displays, which was the main application for the ALD until semiconductor industry (Intel Company) used the ALD for deposition of gate dielectrics in recent generations of integrated circuits (ICs) [19]. In 2007 Intel commercialized a 45 nm node generation of ICs with high-k oxides deposited by the ALD [19]. We also believe that the ALD growth method is an ideal candidate for production of the next generation of transparent thin film transistors, as well as coating of large glass substrates with transparent electrodes for photovoltaics. For the latter applications, it is important that the ALD produces uniform films on very large substrates. Reproducibility and low growth temperature with deposition at the nanometer scale, make the ALD an ideal candidate for deposition of various transparent dielectrics and semiconductors coating.

In this study, we demonstrate that the dielectric films grown by the Atomic Layer Deposition method are additionally compatible with thermal limitations of plastic, flexible substrates. We obtain high quality dielectric films at temperature below 100 °C, thus

* Corresponding author.
E-mail address: sgieral@ifpan.edu.pl (S. Gieraltowska).

0040-6090/$ – see front matter © 2011 Elsevier B.V. All rights reserved.
doi:10.1016/j.tsf.2011.10.151

suitable for applications in flexible transparent electronic devices. In our approach the ALD system was implemented not only to deposit a transparent insulating oxide, but also a semiconducting oxide channel (ZnO). The objective was to produce TTFTs in which all key elements, i.e. the dielectric composite layers $Al_2O_3/HfO_2/Al_2O_3$ and the ZnO channel and gate, were deposited by the same method (ALD) at low temperature (no more than 100 °C) on a transparent substrate.

2. Experimental details

The samples were prepared by the Atomic Layer Deposition technique in a Savannah-100 reactor from the Cambridge NanoTech Company. Glass and n-type silicon (n-Si) were used as substrates. The substrates were cleaned in an ultrasonic bath with solvents (trichloroethylene, acetone and isopropanol) and de-ionized water before the deposition. The important advantage of the ALD method is a self-limitation and a sequential growth process, which allows for use of very reactive precursors and deposition at relatively low temperatures. We used tetrakis(dimethylamido)hafnium as a hafnium precursor, trimethylaluminum as an aluminum precursor, diethylzinc as zinc precursor and de-ionized water as an oxygen precursor. The oxides were deposited at low temperature (between 80 and 100 °C for HfO_2, even at room temperature for Al_2O_3, and 80–200 °C for ZnO) by double-exchange chemical reactions:

$$Hf[(CH_3)_2N]_4 + 2H_2O \rightarrow HfO_2 + 4HN(CH_3)_2$$

$$2Al(CH_3)_3 + 3H_2O \rightarrow Al_2O_3 + 6CH_4$$

and

$$Zn(C_2H_5)_2 + H_2O \rightarrow ZnO + 2C_2H_6.$$

In most of the ALD processes we limited growth temperature (no more than 100 °C) keeping in mind the intended deposition on the flexible substrates. Films thickness scaled with a number of the ALD cycles. Typical growth rates were about 0.10 nm per cycle for Al_2O_3, 0.14 nm for HfO_2 and 0.18 nm for ZnO. For organic precursors we used short pulses of several ms. Growth windows (ALD windows [21]) for deposition of gate dielectrics are given in the reference [22].

The structural characterization was performed by X-ray diffraction method, using the X'Pert MPD diffractometer equipped with an X-ray mirror and a two-bounce monochromator at the incident beam. The diffracted beam was measured with a 2-dimensional Solid-State X-ray Detector — PIXcel. The layers thickness was measured using spectroscopic reflectometer Nanocalc 2000. The surface morphology were obtained by the atomic force microscopy (AFM, Bruker Dimension Icon) using the PeakForce Tapping and silicon nitride probes with sharp tips (a tip radius: 2 nm). The films cross-section images were performed using the scanning electron microscopy (SEM, Hitachi SU-70) using secondary electron detector and 15 kV accelerating voltage. I–V electrical characterizations were performed using a Keithley 2636A electrometer.

3. Results and discussions

We aimed to obtain high-k thin dielectric films by the ALD method with the optimized electrical parameters, since this component strongly affects TTFT performance. We found that an optimal gate dielectric had an atomically smooth surface and an amorphous structure. Only such films exhibited a large breakdown field, a low leakage current, and large relative dielectric constant, as required for practical applications [2]. Moreover, a good interface is required with the upper semiconductor layer, which can be easily achieved by depositing an amorphous dielectric with a smooth surface. In 2000 the authors of the Ref. [23] reviewed candidates for gate oxides (such as Al_2O_3, ZrO_2, HfO_2, SrO, MgO, La_2O_3, TiO_2). Unfortunately, the value of a dielectric constant varies inversely with band gap energy. Thus, the optimal solution is the use of two or more dielectric materials, forming a multi-component combination of thin films, which should improve transistor performance.

In this paper we optimized growth parameters of not only single dielectric oxides such as HfO_2 or Al_2O_3, but also of their composite layers $Al_2O_3/HfO_2/Al_2O_3$, all of which were obtained using the ALD technique with a low growth temperature. Hafnia and alumina were selected for gate dielectric since they can be deposited as amorphous and atomically smooth binary layers at low temperature (below 100 °C) [22] and they have properties complementary to each other. Importantly we found that their combination allows for achieving of a high-k gate oxide with a low leakage current, as well as a large band gap.

Binary oxides often have a tendency to crystallize, even at low process temperatures [24]. This fact was already discussed in our recent publication [22]. This is a problem, since electrical parameters of the layers were affected by layer crystallinity. For gate oxide applications amorphous films are advantageous. Selecting the growth temperature and precursors doses we found that our dielectric oxides are amorphous when grown below 100 °C and when their thickness was below 200 nm. For the film thickness above 200 nm, a nanocrystalline structure was observed, as already reported in our paper [22]. An amorphous gate insulator is additionally preferred, because of the smooth surface requirements, i.e. not only because of negative effects associated with grain boundaries between nanocrystallites [25]. Their presence decreases reliability of electronic devices and increases a leakage current. We also noted that an employment of composite layers, such as $Al_2O_3/HfO_2/Al_2O_3$, is preferred to inhibit crystallization of gate dielectrics. This ensures that amorphous layers with smoother surfaces are deposited.

The surface roughness, determined by root mean square (RMS) of the AFM height measurements, should be kept as low as possible. RMS roughness value of below 0.5 nm was reached for a growth temperature of 85 °C and thickness of layers of 100 nm for both single oxides — HfO_2 and Al_2O_3 (see Fig. 1). Film roughness was increasing with the film thickness. Thus, use of a composite structure, consisting of thin layers of both oxides was advantageous. The optimal gate dielectric consisted of a composite layer of $Al_2O_3/HfO_2/Al_2O_3$ (5 nm/90 nm/5 nm). Fig. 1 shows extremely low surface roughness, with RMS values of 0.2 for these layers equal to the substrate RMS roughness, thus limiting the resulting roughness of a dielectric. Films compared in Fig. 1 were grown at the same substrate temperature (85 °C) and had the same thickness of 100 nm.

Before completing the TTFT we tested the gate performance deposited on two most common semiconductor substrates — Si and GaAs. In the test structures a 10 nm Ti/40 nm Au gate electrode was deposited by sputtering using a photoresist mask removed then by a lift-off in solvents. Tests were performed on a series of capacitors not only to check reliability of the results, but also uniformity of material deposition. We deposited gate dielectrics on a substrate of $1 \times 1\ cm^2$ size and then cut several capacitors to test their performance. We found that our composite layers $Al_2O_3/HfO_2/Al_2O_3$ are characterized by a large breakdown electric field (a dielectric strength) of about 4 MV/cm, a low leakage current below 3 nA/cm^2, and high relative dielectric constant of 19 ± 3 (as compared to HfO_2 $k = 21 \pm 3$, Al_2O_3 $k = 10 \pm 3$). These numbers are compared favorably with parameters reported in the literature for optimal gate dielectrics for metal/oxide/semiconductor (MOS) structures on a Si substrate obtained below 100 °C [2,20,24].

After optimization of gate dielectrics we prepared the TTFT structures, deposited by the ALD on a glass substrate. In this TTFT structure, ZnO was used as a channel material also deposited by the ALD technique at temperature of 100 °C and less (see Fig. 2).

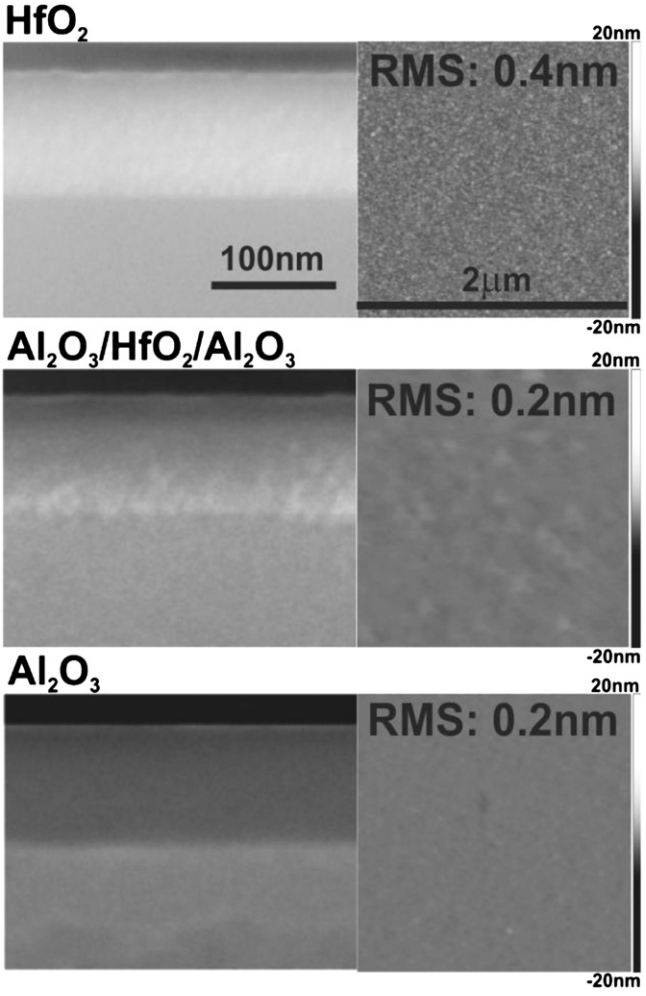


Fig. 1. Cross-section SEM images and AFM surface morphology of HfO_2, $Al_2O_3/HfO_2/Al_2O_3$ (5 nm/90 nm/5 nm) and Al_2O_3 thin films with thickness of 100 nm. Films were grown at temperature of 85 °C on a Si substrate.

Importantly ZnO, when deposited at increased temperature (about 200 °C [15]) or doped with Al [26], can be also used as a transparent electrode. We thus tested also such construction of the TTFT. Fig. 2 shows the schematic cross-section of the transistor deposited on a glass substrate, in which we used the ZnO thin film not only as a channel material, but also as a gate electrode (140 nm thick). The thickness of a composite high-k gate dielectric layer was 100 nm.

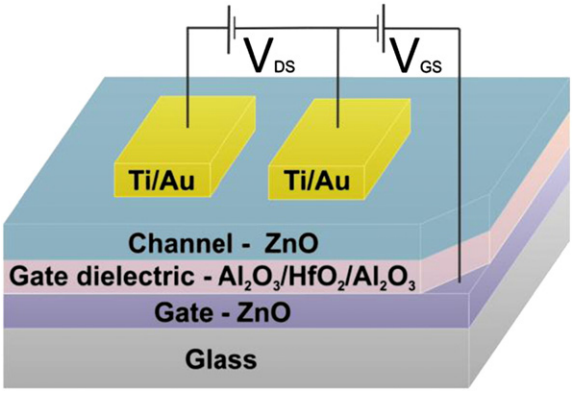


Fig. 2. Schematic cross-section of the TTFT structure on a glass substrate, with composite layers $Al_2O_3/HfO_2/Al_2O_3$ as gate dielectric oxides and ZnO as a channel. All oxides were deposited in the ALD system.

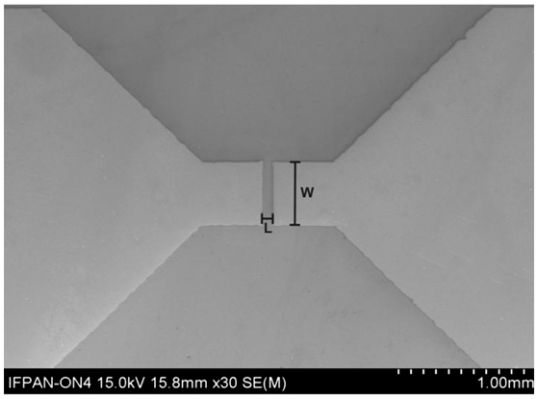


Fig. 3. SEM image of the source and drain Ohmic contacts Ti/Au and ZnO channel layer, with 500 μm channel width (W) and 100 μm channel length (L).

The deposition temperature of the gate oxides was 85 °C. On the top of a dielectric layer a ZnO film was deposited as a channel material. Layer thickness was 40 nm and the growth temperature was 80 °C. The results shown in Figs. 3 and 4 were obtained for a similar structure in which the source and drain Ohmic contacts (4 nm Ti/10 nm Au) were obtained by sputtering. Device dimensions were as follows: 500 μm channel width (W) and 100 μm channel length (L) (see Fig. 3).

Fig. 5 demonstrates the optical transmittance spectrum of the $ZnO/Al_2O_3/HfO_2/Al_2O_3/ZnO$ structure on a glass substrate measured in the wavelength range between 400 and 800 nm. The maximum optical transmission in the visible range of the spectrum is over 90%. The figure inset shows a 1 cm × 1 cm glass substrate with the structure investigated, through which the underlying text is visible.

The drain current characteristics (I_D) as a function of source-drain voltage (V_{DS}) between 0 and 15 V for various values of gate voltages (V_{GS}, −20 V – +15 V) are shown in Fig. 4. The output characteristics exhibit clear current saturation and pinch off behavior, as evidenced by the fact that the slope of each I_D curves is flat for large V_{DS}. This indicates that the entire thickness of the ZnO channel can be eventually depleted of free electrons [11]. However, within available V_{GS} voltages we could not deplete the ZnO channel, for which voltages from 100 V range are likely required. This requires further optimization of gate and channel materials to reduce this voltage.

Even though the structure obtained requires further optimization, it already demonstrates characteristics useful for transparent circuit

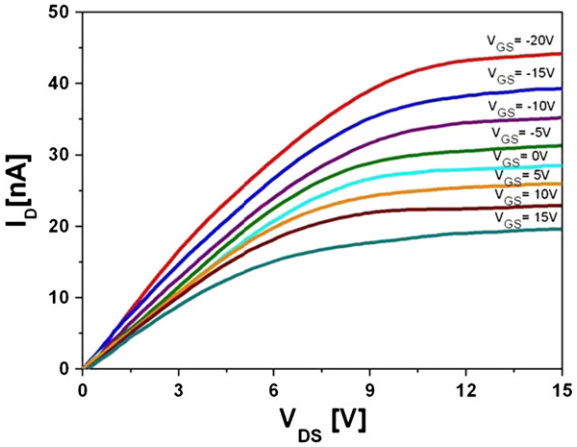


Fig. 4. Drain current (I_D) vs drain voltage (V_{DS}) characteristics of the investigated TTFT structure. The channel length and width are 100 and 500 μm, respectively.

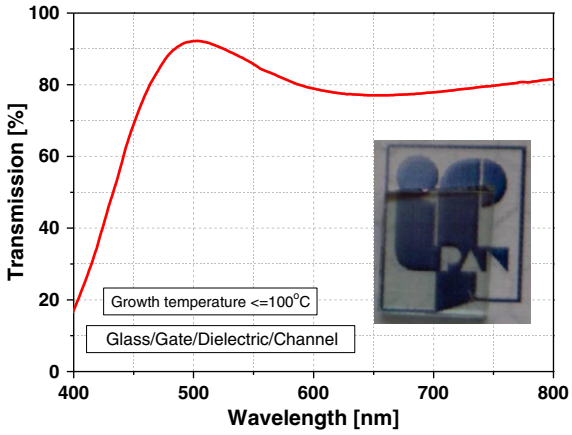


Fig. 5. Optical transmission spectra of the glass/ZnO/Al_2O_3/HfO_2/Al_2O_3/ZnO TTFT structure. The inset shows a photograph of a 1 cm × 1 cm glass substrate with the structure studied, placed on the text with the Institute of Physics logo, to demonstrate that our structure is fully transparent to a visible light.

applications. Thus, we can claim that we managed to select the ALD growth conditions appropriate for the transparent transistor structure, compatible with temperature sensitive substrates for the next generation invisible technology.

4. Conclusions

In conclusion, we selected ALD growth conditions to deposit dielectric films, transparent gate electrode and channel material for TTFT applications. In fact we produced the transparent thin film transistor structure on a glass substrate in which the dielectric composite layer Al_2O_3/HfO_2/Al_2O_3 and the ZnO as a channel and a gate layer were deposited by ALD at low temperature (no more than 100 °C). Our high quality high-k oxides exhibit fine surface flatness and amorphous microstructure required for gating. The combination of low growth temperature and high transparency makes the ALD grown ZnO/high-k dielectric TTFT structures very promising for applications in the next generation invisible and flexible electronics.

Acknowledgments

The research was partially supported by: European Union within European Regional Development Fund, through grant Innovative Economy (POIG.01.01.02-00-008/08).

References

[1] J.F. Wager, Science 300 (2003) 1245.
[2] J.F. Wager, D.A. Keszler, R.E. Presley, Transparent Electronics, Springer, New York, 2008.
[3] S. Masuda, K. Kitamura, Y. Okumura, S. Miyatake, H. Tabata, T. Kawai, J. Appl. Phys. 93 (2003) 1624.
[4] R.L. Hoffman, B.J. Norris, J.F. Wager, Appl. Phys. Lett. 82 (2003) 733.
[5] K. Nomura, H. Ohta, K. Ueda, T. Kamiya, M. Hirano, H. Hosono, Science 300 (2003) 1269.
[6] P.F. Carcia, R.S. McLean, M.H. Reilly, G. Nunes Jr., Appl. Phys. Lett. 82 (2003) 1117.
[7] M. Grundmann, H. Frenzel, A. Lajn, M. Lorenz, F. Schein, H. Wenckstern, Phys. Status Solidi (a) 207 (6) (2010) 1437.
[8] C. Klingshirn, Phys. Status Solidi (b) 244 (9) (2007) 3027.
[9] S.J. Pearton, D.P. Norton, K. Ip, Y.W. Heo, T. Steiner, Superlattices Microstruct. 34 (2003) 3.
[10] S.-H.K. Park, C.-S. Hwang, H.Y. Jeong, H.Y. Chu, K.I. Cho, Electrochem. Solid-State Lett. 11 (2008) H10.
[11] E. Fortunato, P. Barquinha, A. Pimentel, A. Goncalves, A. Marques, L. Pereria, R. Martins, Adv. Mater. 17 (2005) 590.
[12] E. Guziewicz, I.A. Kowalik, M. Godlewski, K. Kopałko, V. Osinniy, A. Wójcik, S. Yatsunenko, E. Łusakowska, W. Paszkowicz, M. Guziewicz, J. Appl. Phys. 103 (3) (2008) 033515.
[13] M. Godlewski, E. Guziewicz, J. Szade, A. Wojcik-Głodowska, Ł. Wachnicki, T. Krajewski, K. Kopalko, R. Jakieła, S. Yatsunenko, E. Przezdziecka, P. Kruszewski, N. Huby, G. Tallarida, S. Ferrari, Microelectron. Eng. 85 (2008) 2434.
[14] N. Huby, G. Tallarida, M. Kutrzeba, S. Ferrari, E. Guziewicz, L. Wachnicki, M. Godlewski, Microelectron. Eng. 85 (2008) 2442.
[15] M. Godlewski, E. Guziewicz, G. Łuka, T. Krajewski, M. Łukasiewicz, Ł. Wachnicki, A. Wachnicka, K. Kopalko, A. Sarem, B. Dalami, Thin Solid Films 518 (2009) 1145.
[16] G. Wilk, R.M. Wallace, J.M. Anthony, J. Appl. Phys. 89 (2001) 5243.
[17] Y. Kwon, Y. Li, Y.W. Heo, M. Jones, P.H. Holloway, D.P. Norton, Z.V. Park, S. Li, Appl. Phys. Lett. 84 (2004) 2685.
[18] J.H. Kim, B.D. Ahn, C.H. Lee, K.A. Jeon, H.S. Kang, S.Y. Lee, Thin Solid Films 516 (2008) 1529.
[19] Zhao, T. Witters, P. Breimer, J. Maes, M. Caymax, S. De Gendt, Microelectron. Eng. 84 (2007) 7.
[20] J. Robertson, Eur. Phys. J. Appl. Phys. 28 (2004) 265.
[21] T. Suntola, J. Antson, US Patent 4 058 430 (1977).
[22] S. Gierałtowska, D. Sztenkiel, E. Guziewicz, M. Godlewski, G. Łuka, B.S. Witkowski, Ł. Wachnicki, E. Łusakowska, T. Dietl, M. Sawicki, Acta Phys. Pol. A 119 (5) (2011) 692.
[23] J. Robertson, J. Vac. Sci. Technol. B 18 (2000) 1785.
[24] G. Wilk, R.M. Wallace, J.M. Anthony, J. Appl. Phys. 89 (2001) 5243.
[25] P. Balk, J. Non-Cryst. Solids 187 (1995) 1.
[26] G. Luka, T.A. Krajewski, B.S. Witkowski, G. Wisz, I.S. Virt, E. Guziewicz, M. Godlewski, J. Mater. Sci. Mater. Electron. (2011), doi:10.1007/s10854-011-0367-0.

Tlenki dielektryczne wytwarzane metodą osadzania warstw atomowych w niskich temperaturach dla zastosowań w elektronice jako izolatory

mgr SYLWIA GIERAŁTOWSKA[1], mgr ŁUKASZ WACHNICKI[1], mgr BARTŁOMIEJ S. WITKOWSKI[1], prof. dr hab. MAREK GODLEWSKI[1,2], prof. nzw. dr hab. ELŻBIETA GUZIEWICZ[1]

[1] Instytut Fizyki Polskiej Akademii Nauk, Warszawa,
[2] Uniwersytet Kardynała Stefana Wyszyńskiego, Szkoła Nauk Ścisłych, Warszawa

Omawiane w niniejszej pracy tlenki o wysokiej stałej dielektrycznej (w porównaniu do stałej dielektrycznej dwutlenku krzemu, SiO_2 czyli powyżej 4) cieszą się rosnącym zainteresowaniem w mikroelektronice, w szczególności w elektronice przezroczystej [1-8]. Właściwości tych materiałów sprawiły, iż stały się one doskonałą alternatywą dla SiO_2 w produkcji nowej generacji układów scalonych w standardzie technologicznym 45 nm. Powodem tej zamiany był niepokojący wzrost prądu upływu przez cienką warstwę tlenku podbramkowego (SiO_2), który przekraczał 1 A/cm^2 przy 1 V [8]. Graniczna wartość prądu upływu przy wytwarzaniu układów scalonych w technologii CMOS wynosi 1,5*10^{-2} A/cm^2 przy 1 V, natomiast w pamięciach operacyjnych DRAM – 10^{-7} A/cm^2 przy 1 V [8, 10]. Wprowadzenie dielektryków „high-k" do produkcji urządzeń elektronicznych w 2007 roku określa się jako najważniejszą zmianę w technologii tranzystorowej od końca lat sześćdziesiątych i jest jedną z kilku strategii opracowanych w celu umożliwienia dalszej miniaturyzacji elementów elektronicznych, potocznie określaną jako rozszerzenie prawa Moore'a [9].

Rewolucyjny postęp w miniaturyzacji i wprowadzenie do produkcji trzech nowych generacji układów scalonych w standardach 45 nm, 32 nm oraz najnowszym 22 nm, stało się możliwe dzięki wykorzystaniu technologii osadzania cienkich warstw do wytwarzania tlenków izolacyjnych. Metoda ALD została wprowadzona w latach siedemdziesiątych przez dr Tuomo Suntolę w Finlandii celem poprawienia jakości warstw siarczku cynku (ZnS) używanych w wyświetlaczach elektroluminescencyjnych [11]. Technologia ta zapewnia jednorodne pokrycie dużych powierzchni, kontrolowany wzrost w skali nanometrowej, osadzanie warstw w niskiej temperaturze. Wspomniane właściwości techniki osadzania cienkich warstw sprawiają, iż bardzo dobrze nadaje się ona do osadzania przezroczystych, izolujących oraz półprzewodnikowych warstw do produkcji urządzeń elektronicznych.

Najnowszym kierunkiem rozwoju elektroniki jest koncepcja przezroczystych, cienkowarstwowych urządzeń do zastosowań typu papier elektroniczny (ang. *e-paper*). Rozpowszechnienie papieru elektronicznego ograniczyłoby zużycie tradycyjnego papieru do wykonywania notatek oraz zmniejszyłoby ilości drukowanych pism. Pierwsze prace naukowe poświęcone w pełni przezroczystym, cienkowarstwowym strukturom tranzystorowym zostały opublikowane w 2003 roku [1, 3–5]. Do realizacji idei elastycznej, przezroczystej oraz wytrzymałej mechanicznie elektroniki, materiały o szerokiej przerwie wzbronionej są otrzymywane na przezroczystych podłożach (foliach, plastikach, polimerach itp.) w niskiej temperaturze [6]. Takie podłoża wymagają niskotemperaturowych procesów wytwarzania urządzeń, w większości poniżej 200°C.

Przedmiotem niniejszej pracy jest optymalizacja parametrów technologicznych wzrostu cienkich warstw dielektrycznych: dwutlenku hafnu (HfO_2), tlenku glinu (Al_2O_3) oraz dwutlenku cyrkonu (ZrO_2), a także ich warstw kompozytowych, w celu otrzymania warstw o właściwościach, które pozwolą na ich stosowanie jako izolatory w strukturach elektronicznych. Tlenki o wysokiej stałej dielektrycznej zostały otrzymane z wykorzystaniem metody osadzania cienkich warstw w niskiej temperaturze (60...240°C) na różnych podłożach. Parametry wzrostu oraz skład otrzymywanych materiałów izolujących zostały opracowane dla uzyskania maksymalnej gładkości, amorficznej struktury, małego prądu upływu, dużej wytrzymałości dielektrycznej, wysokiej stałej dielektrycznej, a także szerokiej przerwy energetycznej, wystarczającej do uzyskania bariery potencjału w paśmie przewodnictwa i w paśmie walencyjnym (ang. *band offset*) o wartości powyżej 1 eV w odniesieniu do półprzewodnika (np. ZnO, Si, GaAs), aby zapobiec przedostawaniu się nośników ładunku elektrycznego z półprzewodnika do izolatora [2, 12]. Wymienionymi cechami powinien charakteryzować się optymalny izolator wykorzystywany do konstrukcji urządzeń elektronicznych.

Eksperyment

Próbki zostały wytworzone metodą osadzania warstw atomowych (ALD) w reaktorze Savannah-100 firmy Cambridge NanoTech. Szkło, kwarc (SiO_2), krzem typu *n* (*n*-Si), arsenek galu typu *p* (*p*-GaAs) wykorzystywano jako podłoża, które przed osadzaniem poddano procesowi oczyszczania w płuczce ultradźwiękowej z użyciem rozpuszczalników (trichloroetylenu, acetonu i izopropanolu) oraz wody dejonizowanej. Istotną zaletą techniki ALD jest samoograniczający i sekwencyjny proces wzrostu cienkich warstw, który pozwala na używanie bardzo reaktywnych prekursorów oraz stosunkowo niskiej temperaturze osadzania. W procesie ALD zostały zastosowane następujące prekursory: tetrakis(dimetyloamido)zirconium(IV) jako prekursor cyrkonowy, tetrakis(dimetylamido) hafnium(IV) jako prekursor hafnowy, trimetylaluminum jako prekursor glinowy i woda dejonizowana jako prekursor tlenowy. Dielektryki „high-k" zostały otrzymane w niskiej temperaturze w reakcjach chemicznych podwójnej wymiany:

$$Zr[(CH_3)_2N]_4 + 2H_2O \rightarrow ZrO_2 + 4HN(CH_3)_2$$
$$Hf[(CH_3)_2N]_4 + 2H_2O \rightarrow HfO_2 + 4HN(CH_3)_2$$
$$2Al(CH_3)_3 + 3H_2O \rightarrow Al_2O_3 + 6CH_4$$

W większości procesów ALD temperatura wzrostu jest ograniczana do wartości nieprzekraczającej 100°C, ze względu na zamiar osadzania tlenków na elastycznych podłożach. Grubość warstw w procesach wzrostu jest powiązana z liczbą cykli ALD [11]. Typowe tempo wzrostu wynosiło około 0,09 nm na cykl dla ZrO_2, około 0,14 nm na cykl dla HfO_2 i około 0,10 nm na cykl dla Al_2O_3. Dla prekursorów organicznych stosuje się krótkie dozy, trwające kilka milisekund.

Charakteryzację strukturalną wykonano za pomocą dyfraktometru X'Pert MRD, wyposażonego w lampę rentgenowską z anodą miedzianą i hybrydowy dwuodbiciowy monochromator. Grubość warstw zmierzono za pomocą spektroskopowego reflektometru Nanocalc2000. Morfologię powierzchni zbadano przy użyciu mikroskopu sił atomowych AFM (ang. *Atomic Force Microscope*) Bruker Dimension Icon z wykorzystaniem modu „PeakForce Tapping" i sond azotkowo-krzemowych, wyposażonych w ostre igły (promień końcówki 2 nm). Zdjęcia przekroju warstw zostały wykonane za pomocą skaningowego mikroskopu elektronowego SEM (ang. *Scanning Electron Microscope*) Hitachi SU-70 przy użyciu detektora elektronów wtórnych i 15 kV napięcia przyspieszającego. Parametry elektryczne warstw dielektrycznych zbadano z wykorzystaniem struktur typu metal-tlenek-półprzewodnik w konfiguracji kondensatora płaskiego. Tlenki o wysokiej stałej dielektrycznej osadzono na podłożach półprzewodnikowych – Si,

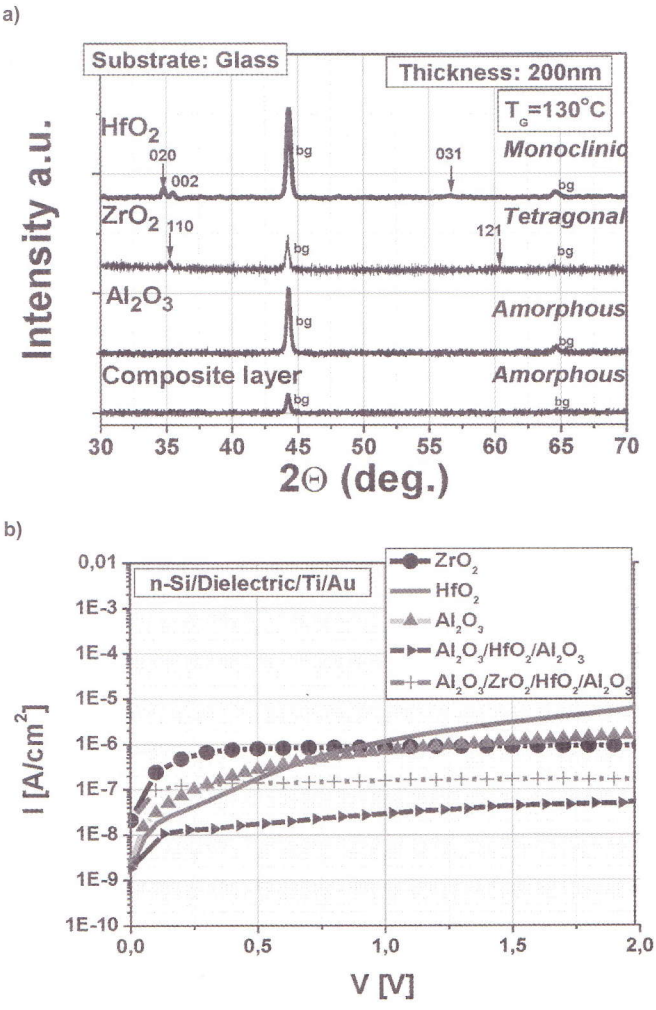
GaAs i ZnO/SiO_2 (warstwy ZnO wykonano w temperaturze 100°C także metodą ALD). Następnie struktury testowe o powierzchni około 0,09 cm^2 pokryto warstwą tytan-złoto (10 nm Ti/40 nm Au) w procesie napylania. Charakteryzacja prądowo-napięciowa została przeprowadzona za pomocą elektrometrów Keithley 2601A i Keithley 2636A.

Wyniki i dyskusja

Badania skoncentrowano na optymalizacji parametrów technologicznych wzrostu cienkich warstw dielektrycznych (HfO_2, Al_2O_3 i ZrO_2), a także warstw kompozytowych $Al_2O_3/HfO_2/Al_2O_3$ oraz $Al_2O_3/ZrO_2/HfO_2/Al_2O_3$ do zastosowań w urządzeniach elektronicznych jako izolatory. Optymalny izolator powinien charakteryzować się powierzchnią atomowo gładką, strukturą amorficzną i szeroką przerwą energetyczną, zapewniającą dużą barierę dla nośników ładunku elektrycznego przepływających do wnętrza izolatora, gdyż tylko takie warstwy wykazują dużą wytrzymałość dielektryczną, mały prąd upływu i relatywnie wysoką stałą dielektryczną [2]. Oprócz wyżej wymienionych cech izolatora, wymaganych do zastosowań praktycznych w elektronice, niezbędna jest także dobrze określona międzypowierzchnia izolator/półprzewodnik, którą łatwo można osiągnąć poprzez osadzenie amorficznej i gładkiej warstwy dielektryka na powierzchni półprzewodnika. W 2000 roku J. Robertson dokonał przeglądu kandydatów do zastosowań jako tlenki izolujące (Al_2O_3, ZrO_2, HfO_2, SrO, MgO, La_2O_3, TiO_2) [8]. Niestety, zauważono, iż wartość stałej dielektrycznej zmienia się odwrotnie proporcjonalnie do szerokości przerwy energetycznej. Dlatego optymalnym rozwiązaniem jest wykorzystywanie dwóch lub większej liczby materiałów dielektrycznych, tworzących warstwy kompozytowe, które powinny poprawić wydajność urządzeń elektronicznych. Materiały charakteryzujące się szerszą przerwą energetyczną (Al_2O_3, Y_2O_3, Sc_2O_3) są pożądane blisko międzypowierzchni izolator/półprzewodnik (np. kanał lub bramka w tranzystorach), ponieważ przyczynią się do zwiększenia wytrzymałości dielektrycznej oraz tłumienia prąd upływu. Zaś materiały z większą stałą dielektryczną i węższą przerwą energetyczną powinny być stosowane w centralnej części dielektryka (HfO_2, Ta_2O_5, TiO_2, ZrO_2) zgodnie z *rys. 1a* [2].

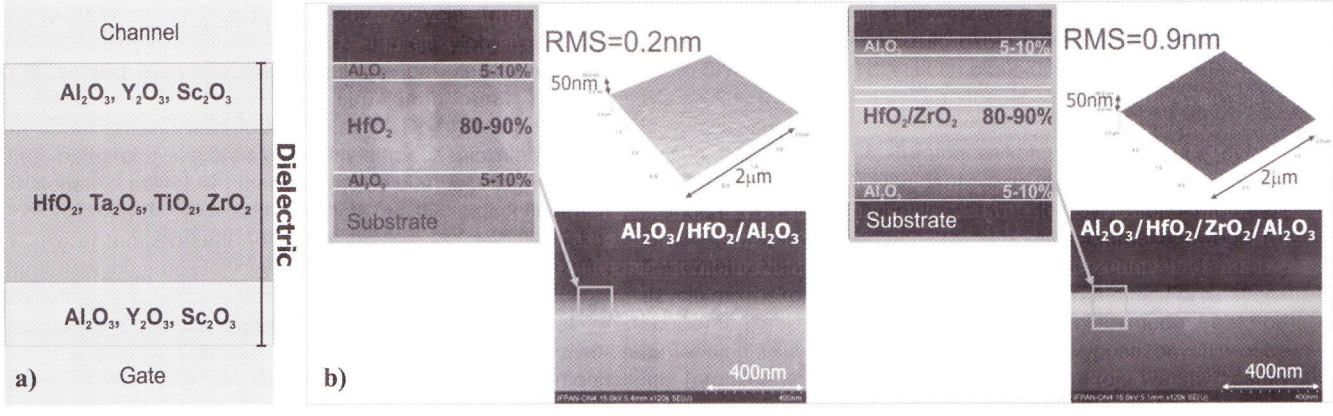
W naszym laboratorium otrzymano metodą ALD wysokiej jakości warstwy kompozytowe $Al_2O_3/HfO_2/Al_2O_3$, AHA (10 nm/80 nm/10 nm) oraz $Al_2O_3/ZrO_2/HfO_2/Al_2O_3$, AZHA (10 nm/(10 nm/10 nm)×8/10 nm) o grubości 100 nm w niskiej temperaturze 85°C jak na *rys. 1b.*

Tlenki binarne (ZrO_2, HfO_2) mają tendencję do krystalizowania nawet w niskiej temperaturze wytwarzania [13]. Fakt ten został już omówiony w pracy [14]. Struktura krystalograficzna naszych



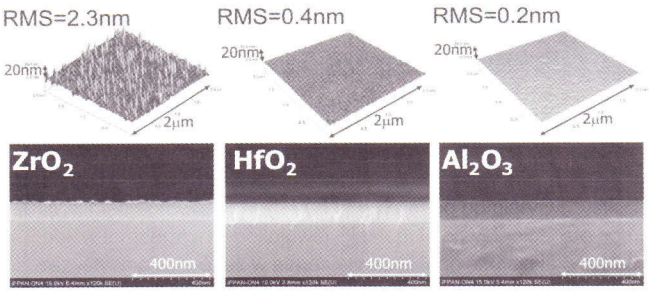
Rys. 2. a) Wyniki pomiarów metodą dyfrakcji rentgenowskiej warstw tlenków „high-k" o grubości 200 nm na szkle otrzymywanych metodą ALD w temperaturze 130°C, b) charakterystki prądowo-napięciowe struktur kondensatorowych na Si z wykorzystaniem tlenków „high-k" o grubości 100 nm otrzymywanych metodą ALD w temperaturze 85°C

Fig. 2. (a) The results of X-ray diffraction measurements of high-k oxide layers with thickness of 200nm on a glass substrate obtained by ALD at temperature of 130°C (b) I–V characterization of capacitor structures on a silicon substrate with high-k oxide with thickness of 100 nm grown by ALD at temperature of 85°C



Rys. 1. a) Schemat przekroju optymalnego dielektryka do zastosowań w urządzeniach elektronicznych jako izolator, b) skany AFM oraz zdjęcia przekrojów poprzecznych SEM kompozytowych warstw $Al_2O_3/HfO_2/Al_2O_3$ oraz $Al_2O_3/ZrO_2/HfO_2/Al_2O_3$ o grubości 100 nm otrzymywanych metodą ALD w temperaturze 85°C na Si

Fig. 1. (a) Schematic of an optimal dielctric cross-section as an insulator for electronic applications (b) AFM surface morphology and cross-section SEM images of composite layers of $Al_2O_3/HfO_2/Al_2O_3$ and $Al_2O_3/ZrO_2/HfO_2/Al_2O_3$ with thickness of 100nm. Films were grown using the ALD method at temperature of 85°C on a Si substrate



Rys. 3. Skany AFM oraz zdjęcia przekrojów poprzecznych SEM warstw ZrO_2, HfO_2 i Al_2O_3 o grubości 100 nm otrzymywanych metodą ALD w temperaturze 85°C na Si
Fig. 3. (a) AFM surface morphology and cross-section SEM images of ZrO_2, HfO_2 and Al_2O_3 layers with thickness of 100 nm obtained by ALD at temperature 85°C on a Si substrate

warstw zależy od temperatury wzrostu i grubości. Strukturę tetragonalną dla ZrO_2 oraz jednoskośną dla HfO_2 zaobserwowano dla warstw o grubości powyżej 200 nm otrzymywanych w niskiej temperaturze (poniżej 100°C). Cienkie warstwy kompozytowe oraz Al_2O_3 są amorficzne nawet w warunkach wzrostu, w których tlenki binarne wykazują strukturę krystalograficzną (patrz *rys. 2a*). Krystalizacja cienkich warstw jest niekorzystna ze względu na obecność granic ziaren, przez które nośniki ładunku elektrycznego mogą przepływać i tym samym zmniejszać niezawodność struktur elektronicznych, a także znacznie zwiększać prąd upływu. Amorficzny izolator jest wymagany, ponieważ zapewnia także gładką powierzchnię, a tym samym gładką międzypowierzchnię, niezbędne do zastosowań w przyrządach elektronicznych. *Rysunki 1b* i *2a* potwierdzają, iż warstwy kompozytowe, takie jak AHA czy AZHA, skutecznie hamują krystalizację i gwarantują gładką powierzchnię cienkich warstw izolatora.

Chropowatość powierzchni, określona średnią kwadratową (ang. *root mean square*, RMS) z pomiarów wysokości AFM, powinna być tak mała, jak to możliwe. Wartość RMS poniżej 0,5 nm została osiągnięta w temperaturze wzrostu 85°C zarówno dla tlenków składających się z jednego materiału (HfO_2, Al_2O_3) jak i dla warstw kompozytowych (AHA) o grubości 100 nm (patrz *rys. 1b, 3*). Dielektryki tlenkowe, także o grubości 100 nm i wytwarzane w takiej samej temperaturze, ale zawierające ZrO_2, charakteryzują się wiekszą chropowatością – wartość RMS dla ZrO_2 wynosi ponad 2 nm, zaś dla AZHA – około 1 nm (patrz *rys. 1b, 3*). Reasumując, optymalny izolator amorficzny składa się z kompozytowej warstwy AHA i wykazuje bardzo małą chropowatość powierzchni o wartości RMS wynoszącej 0,2 nm i równej wartości RMS czystego podłoża (patrz *rys. 1b, 2a*).

Właściwości elektryczne struktur kondensatorowych z wykorzystaniem tlenków „high-k" otrzymywanych metodą ALD w temperaturze poniżej 100°C na podłożach Si i GaAs

Electrical properties of capacitor structures using high-k oxides grown by ALD at low temperatures, below 100°C on Si and GaAs substrates

Tlenek	Stała dielektryczna, k	Wytrzymałość dielektryczna [MV/cm]	Prąd upływu (1 V) [A/cm²]
ZrO_2	23±3	> 2	~10^{-6}
HfO_2	21±3	< 1	~10^{-6}
Al_2O_3	10±3	~ 1	~10^{-6}
Warstwy kompozytowe	19±3	> 4	~10^{-8}

W toku naszych badań okazało się, iż warstwy kompozytowe typu AHA charakteryzują się dużą wytrzymałością dielektryczną około 4 MV/cm na podłożu krzemowym, arsenku galu i powyżej 10 MV/cm na przezroczystym podłożu ZnO/SiO_2, małym prądem upływu, poniżej 10 nA/cm² (w porównaniu do warstw składających się z jednego materiału) i wysokiej stałej dielektrycznej k = 19±3 (w porównaniu do ZrO_2 k = 23±3, HfO_2 k = 21±3, Al_2O_3 k = 10±3), patrz *tabela* i *rys. 2b*. Wartości te są porównywalne z parametrami dostępnymi w literaturze dla optymalnych dielektryków izolujących w strukturach kondensatorowych oraz tranzystorowych, wytwarzanych w temperaturze poniżej 100°C w procesie ALD [2, 12, 13].

Podsumowanie

W niniejszej pracy zaprezentowano optymalizację parametrów technologicznych wzrostu tlenków o wysokiej stałej dielektrycznej otrzymywanych metodą osadzania warstw atomowych. Parametry wzrostu oraz skład otrzymywanych materiałów opracowano celem uzyskania maksymalnej gładkości, struktury amorficznej, małego prądu upływu, dużej wytrzymałości dielektrycznej i wysokiej stałej dielektrycznej. Ponadto są one kompatybilne z ograniczeniami temperaturowymi przezroczystych i elastycznych podłoży wykorzystywanych we współczesnej elektronice. W pracy zademonstrowano wyniki potwierdzające, iż optymalne warstwy izolujące powinny stanowić dielektryki kompozytowe, złożone z dwóch lub więcej materiałów.

Wysoką jakość naszych warstw dielektrycznych potwierdzają także przezroczyste, cienkowarstwowe struktury tranzystorów polowych wykonane metodą ALD w niskich temperaturach, poniżej 100°C, z wykorzystaniem tlenku cynku (ZnO) i izolatora kompozytowego – $Al_2O_3/HfO_2/Al_2O_3$. Dla tak wykonanych struktur zaobserwowano charakterystyki prądowo-napięciowe, typowe dla tranzystorów polowych [15]. Połączenie niskiej temperatury wytwarzania i przezroczystość struktur sprawiają, iż przyrządy elektroniczne wykorzystujące ZnO oraz dielektryki „high-k" są bardzo obiecujące dla następnej generacji przezroczystej i elastycznej elektroniki.

Badania współfinansowane przez Unię Europejską ze środków Europejskiego Funduszu Rozwoju Regionalnego w ramach Programu Operacyjnego Innowacyjna Gospodarka (POIG.01.01.02-00-008/08) oraz ze środków Europejskiego Funduszu Społecznego (projekt systemowy Samorządu Województwa Mazowieckiego „Potencjał naukowy wsparciem dla gospodarki Mazowsza – stypendia dla doktorantów") w ramach Programu Operacyjnego Kapitał Ludzki.

Literatura

[1] Wager J. F.: Science 300, 1245, 2003.
[2] Wager J. F., D. A. Keszler, R. E. Presley: Transparent Electronics. Springer, New York, 2008.
[3] Masuda S., K. Kitamura, Y. Okumura, S. Miyatake, H. Tabata, T. Kawai: J. Appl. Phys. 93, 1624, 2003.
[4] Hoffman R. L., B. J. Norris, J. F. Wager: Appl. Phys. Lett. 82, 733, 2003.
[5] Nomura K., H. Ohta, K. Ueda, T. Kamiya, M. Hirano, H. Hosono: Science 300, 1269, 2003.
[6] Carcia P. F., R. S. McLean, M. H. Reilly, G. Nunes Jr.: Appl. Phys. Lett. 82, 1117, 2003.
[7] Fortunato E.et al.: Adv. Mater. 17 590, 2005.
[8] Robertson J.: J. Vac. Sci. Technol. B 18 1785, 2000.
[9] Moore G. E.: Electronics 38, 8, April 19, 1965.
[10] Lo S. H., D. A. Buchanan, Y. Taur, W. Wang: IEEE Electr. Device L. 18, 209, 1997.
[11] Suntola T., J. Antson: U.S Patent 4,058,430, 1977.
[12] Robertson J.: Eur. Phys. J. Appl. Phys. 28 265–291, 2004.
[13] Wilk G., R. M. Wallace, J. M. Anthony: J. Appl. Phys. 89, 5243, 2001.
[14] Gieraltowska S.: D. Sztenkiel, E. Guziewicz, M. Godlewski et al. Acta Phys. Pol. A 119 (5), 692, 2011.
[15] Gieraltowska S., L. Wachnicki, B. S. Witkowski, M. Godlewski, E. Guziewicz: Thin Solid Films. doi:10.1016/j.tsf.2011.10.151, 2011.

Optica Applicata, Vol. XLIII, No. 1, 2013
DOI: 10.5277/oa130102

Properties of thin films of high-*k* oxides grown by atomic layer deposition at low temperature for electronic applications

SYLWIA GIERAŁTOWSKA[1*], ŁUKASZ WACHNICKI[1], BARTŁOMIEJ S. WITKOWSKI[1], MAREK GODLEWSKI[1, 2], ELŻBIETA GUZIEWICZ[1]

[1]Institute of Physics, Polish Academy of Sciences, al. Lotników 32/46, 02-668 Warsaw, Poland

[2]Department of Mathematics and Natural Sciences, College of Science, Cardinal S. Wyszyński University, Dewajtis 5, 01-815 Warsaw, Poland

[*]Corresponding author: sgieral@ifpan.edu.pl

Thin films of high-*k* oxides are presently used in semiconductor industry as gate dielectrics. In this work, we present the comparison of structural, morphological and electrical properties of binary and composite layers of high-*k* oxides that include hafnium dioxide (HfO_2), aluminum oxide (Al_2O_3) and zirconium dioxide (ZrO_2). We deposit thin films of high-*k* oxides using atomic layer deposition (ALD) and low growth temperature (60–240 °C). Optimal technological growth parameters were selected for the maximum smoothness, amorphous microstructure, low leakage current, high dielectric strength of dielectric thin films, required for gate applications. High quality of the layers is confirmed by their introduction to test electronic structures, such as thin film capacitors, transparent thin film capacitors and transparent thin film transistors. In the latter structure we use semiconductor layers of zinc oxide (ZnO) and insulating layers of high-*k* oxide grown by the ALD technique at low temperature (no more than 100 °C).

Keywords: high-*k* oxides, composite layers, atomic layer deposition, transparent electronics, zinc oxide.

1. Introduction

High-*k* oxide dielectrics are intensively tested as gate insulators for electronic applications, in particular for a next generation of thin films transparent electronic devices [1–9]. Properties of these materials such as a high dielectric constant and a wide band gap can result in desirable electrical characteristics, most of all, a low leakage current can be achieved [7, 8, 10]. The latter means that high-*k* oxides are considered as the alternatives to SiO_2 as a gate oxide in commercial electronic devices. For example, HfO_2 has already been used in 45 nm node processors [11]. The moti-

vation for this replacement was a too high gate current leakage due to a direct tunneling of electrons through a thin (about 1.4 nm) layer of SiO_2, exceeding 1 A/cm^2 at 1 V. In the consequence, a power dissipation has increased to unacceptable values [7, 8, 10]. Low standby power of the complementary metal oxide semiconductor (CMOS) requires a leakage current of below 1.5×10^{-2} A/cm^2 at 1 V, whereas for the dynamic random access memory (DRAM), a leakage current must be much smaller – 10^{-7} A/cm^2 at 1 V, rather than 1 A/cm^2 in structures with SiO_2 [7, 8, 12].

In this work we discuss properties of high-*k* oxides grown by the atomic layer deposition (ALD) method [13]. Deposition of these materials is the main application of ALD in the semiconductor industry from the time when the Intel Company used ALD for deposition of gate dielectrics in 45 nm, 32 nm, and recently 22 nm node generations of integrated circuits [11]. This method guarantees uniform coating of large substrates, reproducibility of deposition at the nanometre scale and low growth temperature. These properties make ALD an ideal technology for fabrication of various transparent dielectrics for semiconductors coating.

Transparent electronic materials are the most important candidates for a next generation of thin film applications (*e.g.*, as electronic paper – e-paper displays). Transparent thin film transistors based on wide band gap materials have been reported since 2003 [1, 3–5]. Wide band gap semiconductor oxides and insulating oxide materials were deposited on transparent substrates (foils, plastics, polymers, mylar, *etc*.) at low temperature to produce transparent devices for flexible, invisible and mechanically robust electronics [6]. The device processing temperature for these sensitive substrates is restricted to below 200 °C.

The development of insulating oxide materials for such electronic applications is more challenging than deposition of semiconductor layers. The quality of a gate insulator is highly critical, since it strongly affects a performance and stability of devices [1]. An optimal gate dielectric needs to accomplish the following important points: a relatively high dielectric constant and a wide band gap. The latter should be larger than that of the semiconductor materials to achieve a desirable conduction and valence band offsets of at least 1 eV [9], to avoid strong gate leakage and to provide a high dielectric strength. A good interface is also required, which can be easily achieved using amorphous dielectrics with a maximum smoothness of a surface [2, 9].

In this work, we compare structural, morphological and electrical properties of binary and composite layers of several high-*k* oxides, including hafnium dioxide (HfO_2), aluminum oxide (Al_2O_3) and zirconium dioxide (ZrO_2). The thin films of these high-*k* oxides are grown on various substrates and at low temperature (60–240 °C) using ALD.

2. Experiment

The thin films of high-*k* HfO_2, ZrO_2 and Al_2O_3 were used deposited on glass, quartz (SiO_2), *n*-type silicon (*n*-Si) and *p*-type gallium arsenide (*p*-GaAs) substrates by the ALD technique in a Savannah-100 reactor from Cambridge NanoTech Company.

Before the deposition, the substrates were cleaned in an ultrasonic bath with solvents (trichloroethylene, acetone and isopropanol) and deionized water. In the following deposition process we utilized the important advantage of the ALD method – process self-limitation and a sequential growth, which enable the use of very reactive precursors and in the consequence deposition at relatively low temperatures. In our approach we use tetrakis(dimethylamido)hafnium as a hafnium precursor, tetrakis(dimethylamido)zirconium as a zirconium precursor, trimethylaluminum as an aluminum precursor and deionized water as an oxygen precursor. The oxides were obtained at low temperature (often below 100 °C) by double-exchange chemical reactions:

$$Hf\left[(CH_3)_2N\right]_4 + 2H_2O \rightarrow HfO_2 + 4HN(CH_3)_2$$

$$Zr\left[(CH_3)_2N\right]_4 + 2H_2O \rightarrow ZrO_2 + 4HN(CH_3)_2$$

$$2Al(CH_3)_3 + 3H_2O \rightarrow Al_2O_3 + 6CH_4$$

In most of the ALD processes we limit the growth temperature to 100 °C, taking into account the possibility of deposition of thin films on conventional transparent and elastic substrates, as foils, which is required for production of emerging transparent electronic devices. The thickness of thin films scales with a number of the ALD cycles. Typical growth rates were about 0.14 nm for HfO_2, 0.09 nm for ZrO_2 and 0.10 nm per cycle for Al_2O_3. For organic precursors were short pulses of precursors of several milliseconds length.

The structural characterization of the so-obtained layers of high-*k* oxides was carried out by the X-ray diffraction (XRD) method using the X'Pert MPD diffractometer, equipped with an X-ray mirror and a two-bounce monochromator at the incident beam. The diffracted beam was measured with a 2-dimensional solid-state X-ray detector – PIXcel. The layers thickness was measured using the spectroscopic reflectometer Nanocalc 2000. The surface morphology was investigated by the atomic force microscopy (AFM, Bruker Dimension Icon) using the PeakForce Tapping and silicon nitride probes with sharp tips (a tip radius: 2 nm). The images of cross-sections were taken using the scanning electron microscopy (SEM, Hitachi SU-70) at 15 kV accelerating voltage. Optical transmission spectra were measured with the Solar CM2203 spectrometer. *I–V* electrical characterizations for metal–oxide–semiconductor (MOS) type structures were performed using Keithley 2601A and 2636A electrometers. In the latter case the capacitor-like structures (with the area of about 0.09 cm^2) were investigated deposited on semiconductor substrates – *n*-Si, *p*-GaAs and ZnO/SiO_2 (ZnO layers were grown by ALD at temperature of 100 °C). In these test structures a 10 nm Ti/40 nm Au gate electrode was evaporated using a photoresist mask, removed then by a lift-off process in solvents. Tests were performed on a series of MOS-type structures to check not only the devices performance, but also the uniformity of materials deposition.

3. Results and discussion

In this study we focus on the characteristics of binary and composite layers of selected high-*k* oxides – hafnium dioxide (HfO_2), zirconium dioxide (ZrO_2) and aluminum oxide (Al_2O_3). All of them are grown by ALD and optimized for electronic applications as insulators. Our aim is to select the optimal material/composite for the gate dielectric, with the optimized electrical parameters, but also with high transparency of an insulating material, and an atomically smooth surface. Oxide should have an amorphous structure and should provide a good interface with the upper semiconductor layer. The films should exhibit relatively high dielectric constants and a wide band gap to achieve a large breakdown field and a low leakage current, as required for practical applications [2].

In 2000 ROBERTSON reviewed candidates for gate oxides (such as Al_2O_3, ZrO_2, HfO_2, SrO, MgO, La_2O_3, TiO_2) [7–9]. He pointed out that values of dielectric constants vary inversely with band gap energies of these oxides. Thus, the optimal solution is the use of two or more dielectric materials, forming a multi-component combination of oxides, which should improve a device performance. Binary oxides with wider

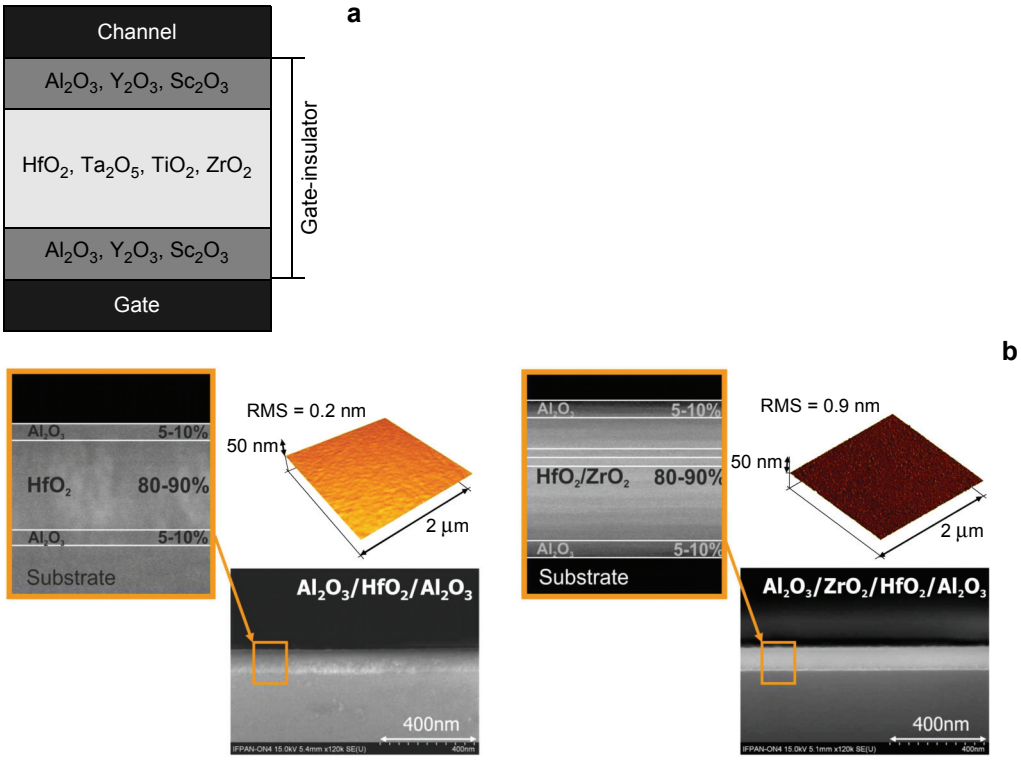


Fig. 1. Cross-sections of an optimal dielectric insulator for electronic applications (**a**, **b**). AFM images of surface morphology of composite layers of AHA and AZHA with thickness of 100 nm (**b**). Films were grown using the ALD method at temperature of 85 °C on a Si substrate.

band gaps (Al_2O_3, Y_2O_3, and perhaps Sc_2O_3) are attractive, since they allow to increase the breakdown voltage and thus to suppress the leakage current. In turn, other binary oxides (HfO_2, ZrO_2, Ta_2O_5, and TiO_2) have appreciably larger dielectric constants. Thus, these materials are also attractive as gate dielectrics, since their use allows the realization of strategy of the maximizing dielectric constant of the insulating layer.

Actually, the best solution which couples the advantages of both groups of dielectrics is introduction of composite structures, as illustrated in Fig. 1**a** [2]. Thus, the ALD technique was used to produce nanolaminate films of composite layers of $Al_2O_3/HfO_2/Al_2O_3$, labeled here as AHA (10 nm/80 nm/10 nm), and $Al_2O_3/ZrO_2/HfO_2/Al_2O_3$, labeled here as AZHA (10 nm/(5 nm/5 nm)×8/10 nm) (see Fig. 1**b**). In this way we produced films with a higher k value than alumina and a higher barrier than hafnia or zirconia. The thickness of these layers was 100 nm and the growth

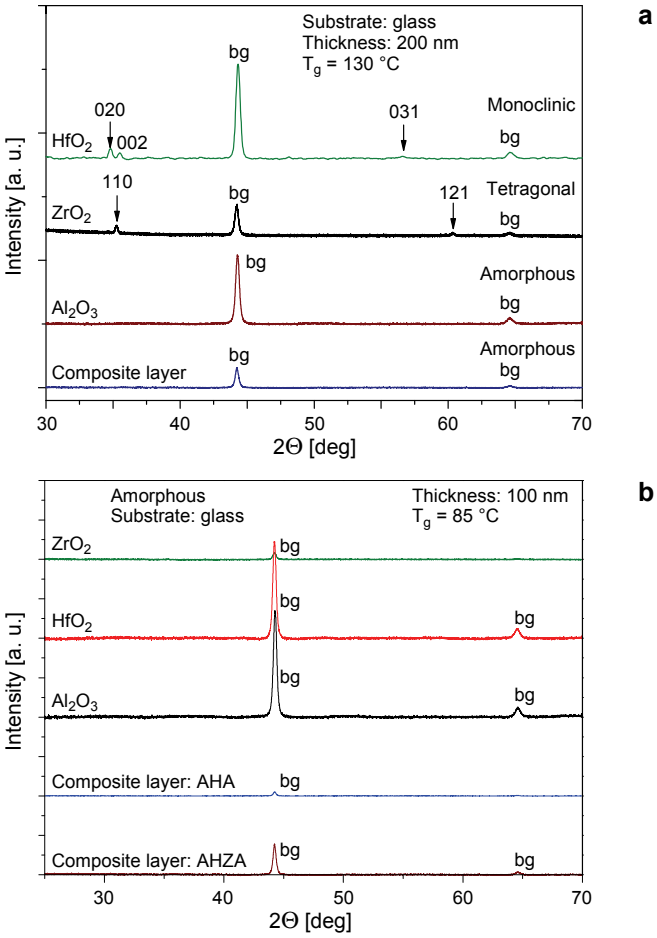


Fig. 2. The results of X-ray diffraction measurements of high-k oxide layers (**a**) with thickness of 200 nm at temperature of 130 °C (**b**) with thickness of 100 nm at temperature of 85 °C on a glass substrate obtained by ALD.

temperature was 85 °C. Hafnia, zirconia and alumina were selected for a gate insulator since they can be deposited as amorphous (as shown in Fig. 2**b**) binary and composite dielectric layers for layer thickness of 100 nm and a low growth temperature, below 100 °C.

Binary oxides such as HfO_2 and ZrO_2 often have a tendency to crystallize, even at low process temperatures [10]. This fact was already discussed in our recent publication [14]. We investigated the dependence of a crystallographic structure on a thickness and on a growth temperature of dielectric layers. We noted that films with a thickness of above 200 nm show a tendency to crystallize even at low growth temperature, see Fig. 2**a**. When thicker, HfO_2 layers crystallize in a monoclinic structure and ZrO_2 in a tetragonal structure. The trend to crystallize is a problem, since electrical parameters of the layers are affected by a layer crystallinity. It leads to rough interfaces and an appearance of grain boundaries, through which electrons can flow and ions can migrate. Therefore, the presence of grain boundaries between nanocrystallites decreases the reliability of electronic devices and increases a leakage current [10]. For these reasons we selected growth parameters and thickness of composite films and binary oxides to get consistently amorphous structures. Only such films show preferable electronic parameters. Moreover, amorphous films are also advantageous, because the smooth surfaces and the well-defined interfaces prevent the carrier flow from a semiconductor into an insulator, which reduces a leakage current density. Figures 1**b** and 2 confirm that the use of composite layers, such as AHA or AZHA, blocks crystallization of gate dielectrics. This ensures that amorphous layers with smoother surfaces are deposited.

The surface roughness of a gate insulator, determined by a root mean square (RMS) of the AFM measurements, should be kept as low as possible. The RMS roughness below 0.5 nm was achieved by us for oxide layers, including single materials such as

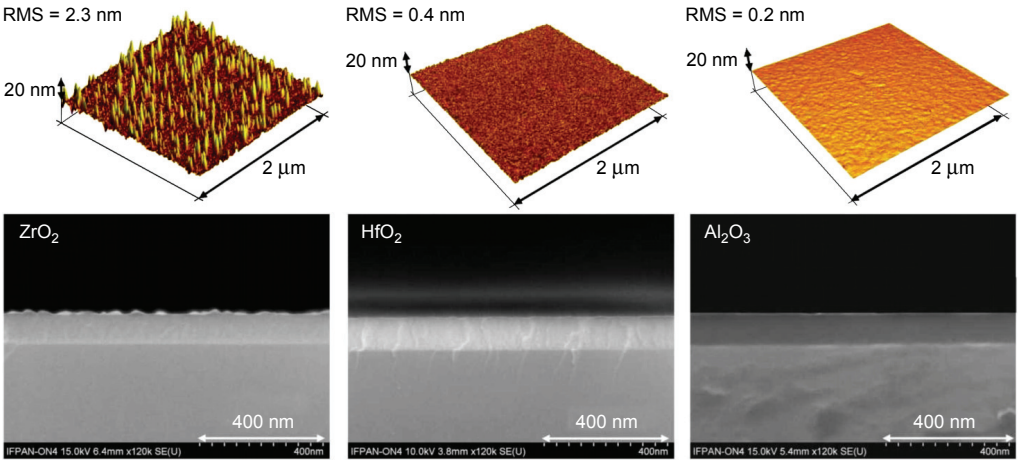


Fig. 3. AFM images of surface morphology and SEM cross-sections of ZrO_2, HfO_2 and Al_2O_3 layers with thickness of 100 nm. The structures were obtained by ALD at temperature of 85 °C on a Si substrate.

HfO_2 and Al_2O_3, as well as for composite layers – AHA (see Figs. 1**b** and 3). Figure 1**b** shows extremely low surface roughness, with the RMS value of 0.2 nm for these composite layers. Dielectric oxides with zirconia are characterized by a higher surface roughness, with the RMS values of above 2 nm for ZrO_2 layers and of below 1 nm for composite layers – AZHA (see Figs. 1**b** and 3). Films shown in Figs. 1**b** and 3 were grown at the same substrate temperature (85 °C) and have the same thickness of 100 nm. Film roughness scals with their thickness. Considering the roughness, the use of a composite dielectric structure was advantageous. We found that their surface roughness is lower than the roughness of single materials.

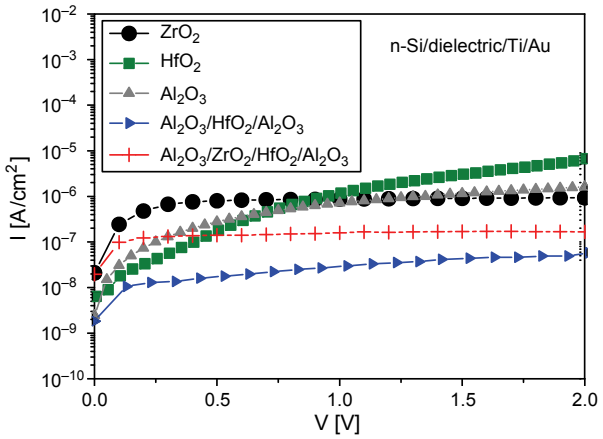


Fig. 4. *I–V* characterization of capacitor structures deposited on a silicon substrate with high-*k* oxide of 100 nm thickness grown by ALD at temperature of 85 °C.

Electrical characterization of dielectric layers shows that an optimal insulator consists of a composite layer of either AHA or AZHA (see Fig. 4 and Tab. 1). These structures are characterized by atomically smooth surfaces, an amorphous structure, a dielectric strength of about 4 MV/cm on a Si substrate and above 10 MV/cm for AHA on a transparent ZnO/SiO_2 substrate, a low leakage current below 5×10^{-8} A/cm^2 for AHA and below 5×10^{-7} A/cm^2 for AZHA on Si, as well as below 10^{-8} A/cm^2 for AHA on ZnO/SiO_2 substrate at 1 V, and by a relatively high dielectric constant of 19±3 (as compared to HfO_2 $k = 21\pm3$, ZrO_2 $k = 23\pm3$, Al_2O_3 $k = 10\pm3$). The resulting dielectric constants are favorably comparable with parameters reported in the literature

T a b l e 1. Electrical properties of capacitor structures grown by ALD on Si and GaAs substrates.

Dielectric layers [A/cm^2]	Dielectric constant k	Dielectric strength [MV/cm]	Leakage current at 1 V
HfO_2	21±3	< 1	~10^{-6}
ZrO_2	23±3	> 2	~10^{-6}
Al_2O_3	10±3	~ 1	~10^{-6}
Composite layers	19±3	> 4	~10^{-8}

[7, 8, 10, 15]. In practical applications, AHA was used as an insulating material, because AHA has a smoother surface and a lower leakage current than AZHA layers.

4. Conclusions

We demonstrate the deposition of high quality films of high-*k* dielectric oxides. The films are deposited at low temperature, below 100 °C. These insulators grown by the ALD method are promising materials due to their remarkable properties such as fine surface flatness, amorphous microstructure, high dielectric constant, low leakage current, high breakdown field, wide band gap sufficient to yield a band offset with respect to ZnO, and good uniformity. Furthermore, the investigated dielectrics exhibit high transparency, which exceeds 85% in the visible light range (see Fig. 5). Moreover,

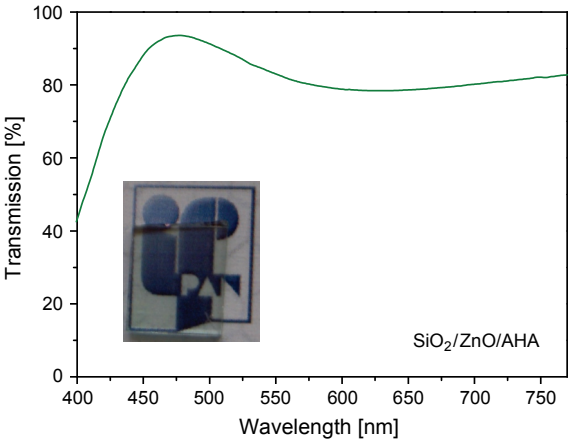


Fig. 5. Optical transmission spectrum of the quartz/ZnO/AHA structure. The inset shows a photograph of a 1 cm×1 cm glass substrate with the dielectric layer studied, placed on the text with the Institute of Physics logo, to demonstrate that our dielectric thin films are fully transparent to a visible light.

growth parameters are suitable for applications in transparent electronics. We show that the optimal solution for electronic applications is the use of two or more dielectric oxides, forming composite insulating layers. High quality of these layers is confirmed by investigations of test electronic structures, including transparent transistor structures. In the latter case we used as a semiconductor layer zinc oxide (ZnO) and composite dielectric layers of high-*k* oxides as a gate dielectric, all obtained by the ALD technique, as already reported in [16]. The combination of a low growth temperature and high transparency makes the ZnO-based transparent transistor structure with high-*k* dielectrics very promising for applications in transparent and flexible electronics.

Acknowledgements – The research was partially supported by the European Union within European Regional Development Fund through grant of Innovative Economy (POIG.01.01.02-00-008/08) and within European Social Fund through Human Capital Programme and local authorities (Samorząd Województwa Mazowieckiego).

References

[1] WAGER J.F., *Transparent electronics*, Science **300**(5623), 2003, pp. 1245–1246.

[2] WAGER J.F., KESZLER D.A., PRESLEY R.E., *Transparent Electronics*, Springer, New York, 2008.

[3] MASUDA S., KITAMURA K., OKUMURA Y., MIYATAKE S., TABATA H., KAWAI T., *Transparent thin film transistors using ZnO as an active channel layer and their electrical properties*, Journal of Applied Physics **93**(3), 2003, pp. 1624–1630.

[4] HOFFMAN R.L., NORRIS B.J., WAGER J.F., *ZnO-based transparent thin-film transistors*, Applied Physics Letters **82**(5), 2003, pp. 733–735.

[5] NOMURA K., OHTA H., UEDA K., KAMIYA T., HIRANO M., HOSONO H., *Thin-film transistor fabricated in single-crystalline transparent oxide semiconductor*, Science **300**(5623), 2003, pp. 1269–1272.

[6] CARCIA P.F., MCLEAN R.S., REILLY M.H., NUNES G., *Transparent ZnO thin-film transistor fabricated by rf magnetron sputtering*, Applied Physics Letters **82**(7), 2003, pp. 1117–1119.

[7] ROBERTSON J., *High dielectric constant oxides*, The European Physical Journal – Applied Physics **28**(3), 2004, pp. 265–291.

[8] ROBERTSON J., *High dielectric constant gate oxides for metal oxide Si transistors*, Reports on Progress in Physics **69**(2), 2006, pp. 327–396.

[9] ROBERTSON J., *Band offsets of wide-band-gap oxides and implications for future electronic devices*, Journal of Vacuum Science and Technology B **18**(3), 2000, pp. 1785–1791.

[10] WILK G.D., WALLACE R.M., ANTHONY J.M., *High-κ gate dielectrics: current status and materials properties considerations*, Journal of Applied Physics **89**(10), 2001, pp. 5243–5275.

[11] MOORE G.E., *Cramming more components onto integrated circuits*, Electronics **38**(8), 1965, pp. 114–117.

[12] SHIH-HSIEN H. LO, BUCHANAN D.A., YUAN TAUR, WEN I. WANG, *Quantum-mechanical modeling of electron tunneling current from the inversion layer of ultra-thin-oxide nMOSFET's*, IEEE Electron Device Letters **18**(5), 1997, pp. 209–211.

[13] SUNTOLA T., ANTSON J., *Method for Producing Compound Thin Films*, U.S. Patent 4,058,430, 1977.

[14] GIERAŁTOWSKA S., SZTENKIEL D., GUZIEWICZ E., GODLEWSKI M., ŁUKA G., WITKOWSKI B.S., WACHNICKI Ł., ŁUSAKOWSKA E., DIETL T., SAWICKI M., *Properties and characterization of ALD grown dielectric oxides for MIS structures*, Acta Physica Polonica A **119**(), 2011, pp. 692–695.

[15] BIERCUK M.J., MONSMA D.J., MARCUS C.M., BECKER J.S., GORDON R.G., *Low-temperature atomic--layer-deposition lift-off method for microelectronic and nanoelectronic applications*, Applied Physics Letters **83**(12), 2003, pp. 2405–2407.

[16] GIERALTOWSKA S., WACHNICKI L., WITKOWSKI B.S., GODLEWSKI M., GUZIEWICZ E., *Atomic layer deposition grown composite dielectric oxides and ZnO for transparent electronic applications*, Thin Solid Films **520**(14), 2012, pp. 4694–4697.

Received May 25, 2012

Chemical Vapor Deposition

DOI: 10.1002/cvde.201207029

Full Paper

Thin Films of High-*k* Oxides and ZnO for Transparent Electronic Devices**

By *Sylwia Gieraltowska*,* *Lukasz Wachnicki*, *Bartlomiej S. Witkowski*, *Elzbieta Guziewicz*, and *Marek Godlewski**

Oxide-based thin-film capacitors (TFCs), thin-film transistors (TFTs), and sensor structures (including transparent ones) deposited on transparent substrates are investigated. All oxide elements in these structures are deposited by atomic layer deposition (ALD). Optimization of the ALD processes, which results in layers suitable for the above-mentioned devices, is briefly described. In particular, we demonstrate advantageous properties of composite dielectrics consisting of pairs of Al_2O_3, HfO_2, ZrO_2, or TiO_2. These composites are then used as gate dielectrics in TFC and TFT structures, with ZnO layers deposited as channel and gate layers. The structures are obtained at low temperatures (no more than 150°C), which enables their deposition on elastic, transparent substrates (polymers, foils).

Keywords: ALD, High-*k* oxides, TFC, TFT, Zinc oxide

1. Introduction

High-*k* oxides (as insulator layers) and zinc oxide (ZnO, as semiconductor layers) are the most promising candidates for materials used in transparent electronic devices (e.g., TTFT and TTFC structures) as can be seen from the literature.[1–6] The TTFT structures can also be used as low-cost sensors (due to the simplicity of the fabrication process) with high sensitivity to environmental effects.[7,8]

In the present work, we discuss the preparation of such devices based on materials deposited by ALD. As gate dielectrics, we used so-called high-*k* oxides. In fact, several of the high-*k* oxides (Al_2O_3, ZrO_2, HfO_2, SrO, MgO, La_2O_3, TiO_2) have already been tested for applications as barrier layers in solar cells,[9] and transparent insulating materials. These compounds have the required high dielectric constants and wide band gaps which are necessary for achieving desirable electrical characteristics, most of all, a low leakage current.[8] The high-*k* oxides have already been tested as alternatives to SiO_2 in commercial electronics (integrated circuits). HfO_2 has been selected as the best, and was used for the first time in 45 nm node processors.[10,11]

[*] S. Gieraltowska, L. Wachnicki, B. S. Witkowski, Dr. E. Guziewicz, Prof. M. Godlewski
Institute of Physics, Polish Academy of Sciences, Al. Lotników 32/46, 02-668 Warsaw (Poland)
E-mail: sgieral@ifpan.edu.pl
Prof. M. Godlewski
Department of Mathematics and Natural Sciences, College of Science, Cardinal Stefan Wyszynski University, Warsaw (Poland)
E-mail: godlew@ifpan.edu.pl

[**] The research was partially supported by the European Union within European Regional Development Fund through grant Innovative Economy (POIG.01.01.02-00-008/08) and within European Social Fund through Human Capital Programme and local authorities (Samorząd Województwa Mazowieckiego).

As channel material and gate we used ZnO, the electrical parameters of which can be controlled in the ALD process.[12,13] ZnO is a wide band gap semiconductor (3.37 eV at room temperature) showing a high transparency in the visible range,[14] even when showing metallic n-type conductivity.[15] Consequently, ZnO has been used as a transistor channel and/or a gate material in transparent transistors.[3,16]

ZnO-based TFT structures can be deposited using either sputtering technology,[3,17] or ALD,[18,19] the method originally developed in the 1970 s.[1,20] Nowadays, ALD is used in the semiconductor industry (Intel Company) for the deposition of gate dielectrics in new generations of integrated circuits.[10,11] Reproducibility, uniformity of films on large areas with deposition control at the nanometer scale, and low growth temperature make ALD an ideal candidate for low-cost deposition of various transparent dielectrics and semiconductors, for the coating of transparent substrates, and for the production of electronic sensor devices, as we demonstrate in the present work. These facts motivated several groups to work on deposition of high-*k* oxides using ALD (see recent review by Miikkulainen et al.[21]). Both organic and inorganic precursors were tested.[22,23] Most of these works concentrated on growth-related aspects. Moreover, in most of the works, higher growth temperature and/or annealing after ALD was used.[22,24,25]

In the present work, we discuss the ALD processes performed at low growth temperature suitable for film deposition on transparent substrates, including foils, polymers, and application in hybrid structures with organic partners. We concentrate on the optimization of gate dielectrics, and then describe the fabrication of TTFT structures. Optimization of ZnO parameters is described in

 © 2013 WILEY-VCH Verlag GmbH & Co. KGaA, Weinheim

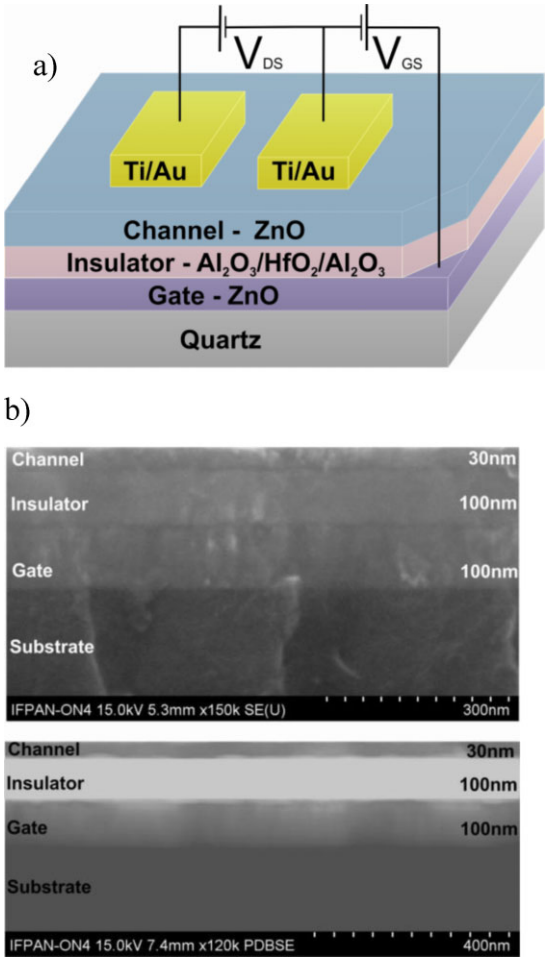


Fig. 1. a) Schematic illustration of the oxide-based TFT structure deposited by ALD on a transparent substrate, and b) SEM cross-section of the TFT structure used for experiments. The composite $Al_2O_3/HfO_2/Al_2O_3$ (AHA) layer was used as an insulator and ZnO as a channel and a gate in the TFT structure. SEM images were taken with secondary electrons (top) and back-scatter electrons (bottom) detectors.

detail in our recent review.[26] For both ZnO and high-*k* oxides we developed low-temperature ALD processes, with all materials deposited at temperatures in the range 80–140°C. Finally, we examine transistors with a so-called chemical gate, i.e., with a gate at the bottom and a channel at the top of the structure, as shown in Figure 1. Such a configuration is beneficial for sensor applications of TFT structures.

2. Results and Discussion

Construction of oxide-based TFT and TFC structures on transparent substrates required optimization of the deposition parameters of both ZnO and high-*k* oxides. Below, we concentrate on the description of high-*k*-related ALD processes, since ZnO-related ALD processes are described elsewhere.[12,13] For organic precursors we used short pulse lengths (in milliseconds) of precursors. Process parameters were selected to get the best parameters of a given device type, as discussed below.

2.1. Gate Dielectrics Deposited by ALD

First tests were performed on the series of metal-oxide-semiconductor (MOS)-type capacitors. In the tests we optimized device performance, checked the reliability and reproducibility of the results, and also uniformity of material deposition. The area of capacitors was 0.02–0.09 cm^2. Gate dielectrics were deposited on semiconductor substrates (n-Si, GaAs, and ZnO/SiO_2) with a 10 nm Ti/40 nm Au gate electrode deposited by sputtering using a photoresist mask subsequently removed by a lift-off process in solvents.

Structural, morphological, and electrical properties of selected oxide layers (Al_2O_3, HfO_2, ZrO_2, TiO_2) and of their composite layers were investigated to optimize device performance. Material properties were optimized for use as gate insulators (see Fig. 2 and Tables 1 and 2). Growth temperature, films thickness, length of precursors pulses and purging times were modified to get the optimal isolating properties of investigated oxides; detailed analysis is described elsewhere.[27,28] Based on these investigations, we selected the preferential growth conditions – temperature, number, and length of ALD cycles. The films were grown at substrate temperatures ranging from 80 to 240°C using sequential pulsing of metal precursor and oxygen precursor with exposure and purging periods of about 10 s for both precursors. Thus, the duration of a complete ALD cycle was about 20 s. Optimum doses of organic precursors for self-saturated and homogeneous deposition were in the range 10–200 ms. We established that our binary oxides were amorphous or poorly ordered crystalline phase with a crystallite size below 10 nm (depended on X-ray set-up)

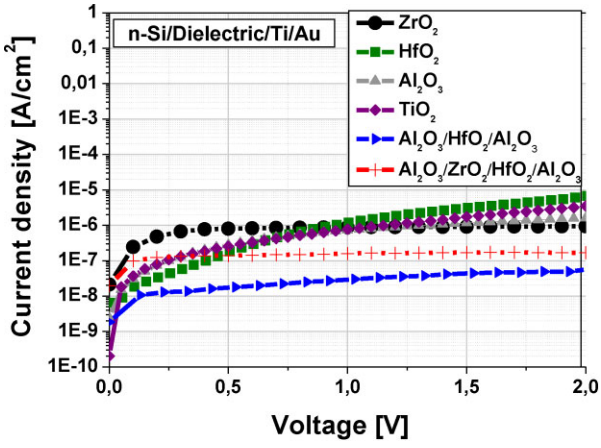


Fig. 2. *I-V* characterization of MOS capacitor structures deposited on a silicon substrate with selected high-*k* oxides of 100 nm thickness grown by ALD at a temperature of 85°C.

 © 2013 WILEY-VCH Verlag GmbH & Co. KGaA, Weinheim

Table 1. Electrical properties of MOS structures grown by ALD on Si and GaAs substrates.

Dielectric layers	Dielectric constant, k	Dielectric strength [MV cm^{-1}]	Leakage current at 1 V [A cm^{-2}]	Capacitance density ± 10% [nF cm^{-2}]
HfO_2	21 ± 3	<1	~10^{-6}	170
ZrO_2	23 ± 3	>2	~10^{-6}	200
Al_2O_3	10 ± 3	~1	~10^{-6}	70
TiO_2	40 ± 3	~0.5	~10^{-6}	280
Composite AHA layer	19 ± 3	~4	~10^{-8}	160

Table 2. Received crystal structures of high-k oxides grown by ALD on glass and Si substrates. AFM-determined rms surface roughness for the ALD-grown high-k oxide layers of 100 nm thickness, grown at a temperature of 85°C on Si substrates.

Dielectric layers	Crystal structure	rms [nm]
HfO_2	Monoclinic	0.4
ZrO_2	Tetragonal	2.3
Al_2O_3	Amorphous	0.2
TiO_2	Tetragonal	0.3
Composite layers	Amorphous	0.2

when grown below 100°C, and when their thickness was below 200 nm. For film thickness above 200 nm and higher growth temperature (above 100°C), a nanocrystalline microstructure was observed for binary oxides, while for composite layers (consisting of two or more oxides) we did not observe the diffraction peaks from these structures, see Figure 3. The resulting dielectric constants (see Table 1) are favorably comparable with the best parameters reported in the literature for bulk layers of a given oxide. The optimal parameters of dielectrics were obtained for relatively thin layers deposited on Si and GaAs substrates at a temperature below 100°C.[8]

Regarding the optimal layer thickness, we found that binary oxides with a thickness of 200 nm and above often have a tendency to crystallize with a crystallite size above 10 nm, even at process temperatures below 150°C. The resulting crystallographic structures of high-k oxides are given in Table 2. This effect should be avoided, since we observed that an optimal insulator should have an amorphous structure and an atomically smooth surface, as we already concluded from our earlier investigations.[27–29] Only such films exhibited a large breakdown field, a low leakage current, and large relative dielectric constant, as required for practical applications.[2,3] An amorphous gate insulator is preferred, not only because of the smooth surface requirements, but also because of negative effects associated with grain boundaries between nanocrystallites.[30] Their presence decreases the reliability of electronic devices and increases a leakage current.

It follows that thinner films of binary oxides should be used. If, however, thicker oxide films are required, recrystallization can be avoided by deposition of composite layers consisting of thin films of two or more oxides. Test measurements clearly show the advantageous properties of such a composite. We found that an optimal insulator layer consists of a composite layer of either $Al_2O_3/HfO_2/Al_2O_3$ (labeled here as AHA) (10 nm/80 nm/10 nm), or $Al_2O_3/ZrO_2/HfO_2/Al_2O_3$ (10 nm/(5 nm/5 nm) × 8/10 nm) (labeled here as AZHA). The thickness of these layers was 100 nm, and the growth temperature was 85°C.

The top surfaces of composite films are characterized by atomically smooth surfaces with a root mean square (rms) roughness below 0.5 nm for AHA on Si, and below 1 nm for AZHA on Si, an amorphous structure (see Figs. 3 and 4), a dielectric strength of about 4 MV cm^{-1} (when deposited on a Si substrate), a low leakage current density (below 5×10^{-8} A cm^{-2} for AHA, below 5×10^{-7} A cm^{-2} for AZHA, as compared to ~10^{-6} A cm^{-2} for binary layers, as shown in Fig. 2). We observed a high capacitance density of about 160 nF cm^{-2} for AHA, 180 nF cm^{-2} for AZHA (as compared to

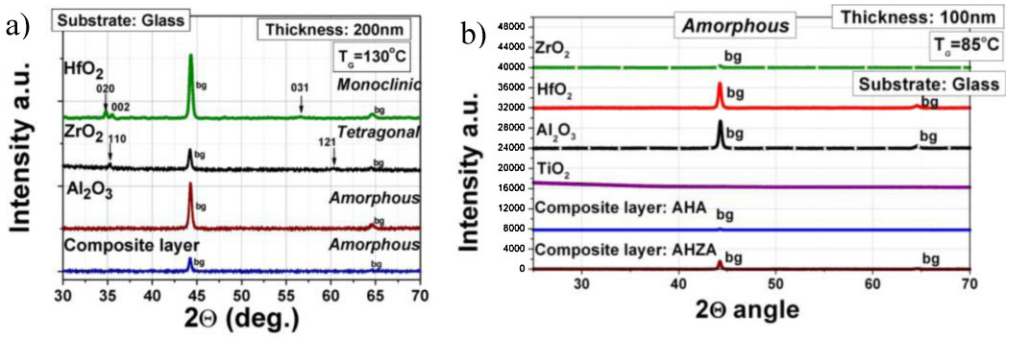


Fig. 3. The results of XRD measurements of high-k oxide layers obtained by ALD, a) with thickness of 200 nm at temperature of 130°C, b) with a thickness of 100 nm at temperature of 85°C on a glass substrate.

 © 2013 WILEY-VCH Verlag GmbH & Co. KGaA, Weinheim

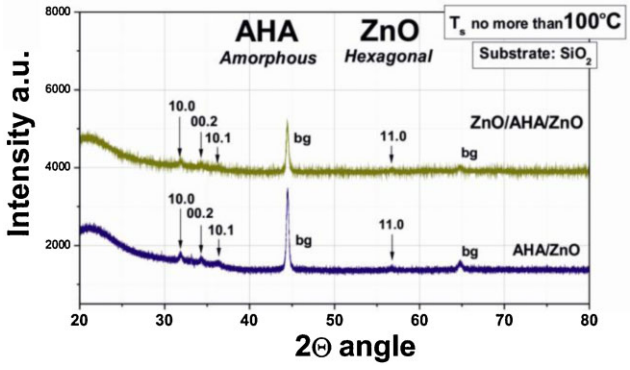


Fig. 4. XRD patterns of the AHA/ZnO/quartz TFC and ZnO/AHA/ZnO/quartz TFT structures.

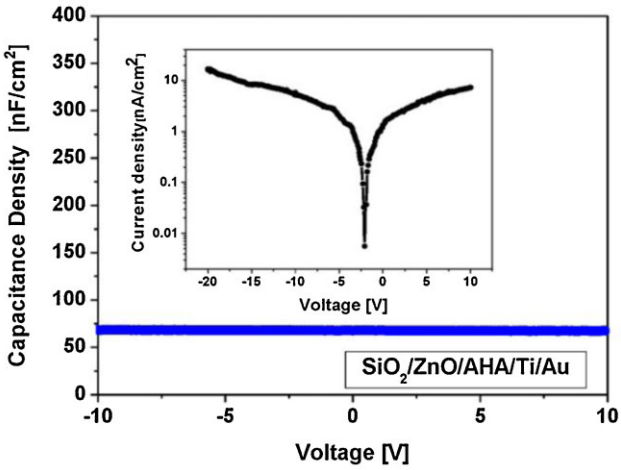


Fig. 5. Capacitance and current density measured as function of voltage at 4 MHz frequency for TFC sample deposited on a quartz substrate.

200 nF cm^{-2} for ZrO_2, 170 nF cm^{-2} for HfO_2, 280 nF cm^{-2} for TiO_2, and 70 nF cm^{-2} for Al_2O_3), which corresponds to a relatively high dielectric constant of 19 ± 3 (as compared to $k = 23 \pm 3$ for ZrO_2, $k = 21 \pm 3$ for HfO_2, $k = 40 \pm 3$ for TiO_2, and $k = 10 \pm 3$ for Al_2O_3). Composite layers also have a large band gap sufficient to yield a band offset with respect to ZnO.[31]

2.2. Gate Dielectrics for TFC Structures

After the optimization of gate dielectrics for MOS structures on Si substrates we then optimized deposition of their layers for applications in TFC structures on transparent substrates. Tests were performed on TFC structures deposited at temperatures below 150°C on a quartz substrate. The structures consisted of an AHA film embedded between ZnO (150 nm) and Ti/Au contact layers. To improve capacitor properties we increased the total thickness of a composite layer to 250 nm. We concluded that such thickness of an insulator layer minimizes possible detrimental effects related to the mixing of materials near to the interface, which may decrease the reliability of electronic devices and increase leakage current.

The dielectric properties of the structure were examined. The structure shows a low leakage current density reaching a value of 10^{-8} A cm^{-2} with a field-independent capacitance density of about 70 nF cm^{-2} corresponding to the relatively high dielectric constant of 18 ± 3 (see Fig. 5).

2.3. TFT Structures on Transparent Substrates

After material optimization, we prepared TFT structures deposited on quartz substrates (see Fig. 1). In the TFT structure, an AHA composite layer was used as an insulating layer. We selected AHA and not AZHA, since the AHA layers have smoother surfaces and lower leakage currents than the AZHA ones. A sharp interface and smooth surfaces are advantageous for preventing the carrier flow from a semiconductor into an insulator, which reduces the leakage current density.

Figure 4 shows the X-ray diffraction (XRD) patterns of a structure deposited by ALD on transparent substrates. The recorded spectrum confirms that an insulating material is amorphous, because peaks for AHA were not pronounced. Moreover, the diffraction peaks (10.0), (00.2), (10.1), and (11.0) indicate that ZnO thin films have a wurtzite structure and are deposited in the form of hexagonal columns.

Figure 1b shows the cross-section scanning electron microscopy (SEM) images of the transistor structure deposited on a transparent substrate, in which we used a thin film of ZnO (100 nm thick) as a gate electrode and a second, very thin ZnO layer (30 nm thick), but with the electron concentration reduced to a very low level, ideally 10^{14} cm^{-3},[3] as a channel material. The growth temperature of the gate layer was 100°C. The thickness of the composite high-k dielectric layer was 100 nm. The deposition temperature of the high-k oxides was 85°C. On the top of a dielectric layer, a ZnO film was deposited as a channel material. The layer thickness was 30 nm and the growth temperature was 80°C. Figures 1b and 6 show well-defined channel/insulator and insulator/gate interfaces as well as the flat surface of the channel, insulator, and gate layers of the test transistor structure.

The results shown in Figure 7 were for a structure in which the source and drain ohmic contacts (4 nm Ti/10 nm Au) were obtained by sputtering. Device dimensions were as follows: 500 μm channel width (W) and 200 μm channel length (L) (see Fig. 8). The structure shows a dielectric strength of about 10 MV cm^{-1} and a leakage current below 10^{-8} A cm^{-2}. These electrical parameters have been achieved for a 100 nm thick layer of insulator, with a gate electrode obtained with an ammonia water used instead of de-ionized water as an oxygen precursor. We speculate that formation of NH_x groups may block intermixing of gate electrode and insulator layers at the interface. Moreover, the

 © 2013 WILEY-VCH Verlag GmbH & Co. KGaA, Weinheim

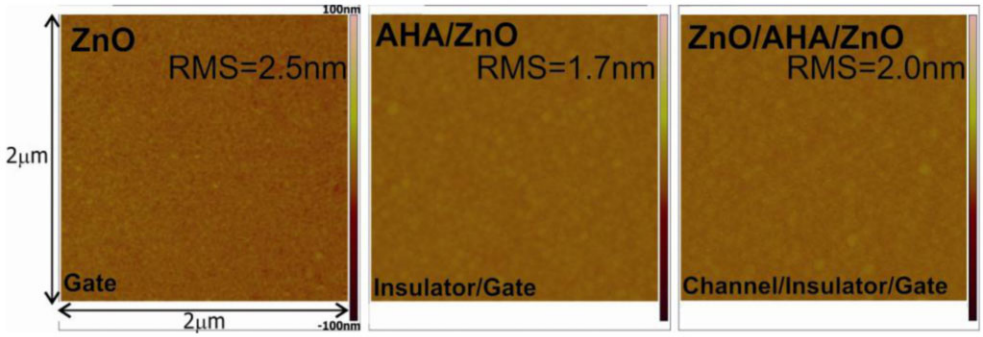


Fig. 6. AFM-studied surface morphology of ZnO/quartz, AHA/ZnO/quartz, and ZnO/AHA/ZnO/quartz structures.

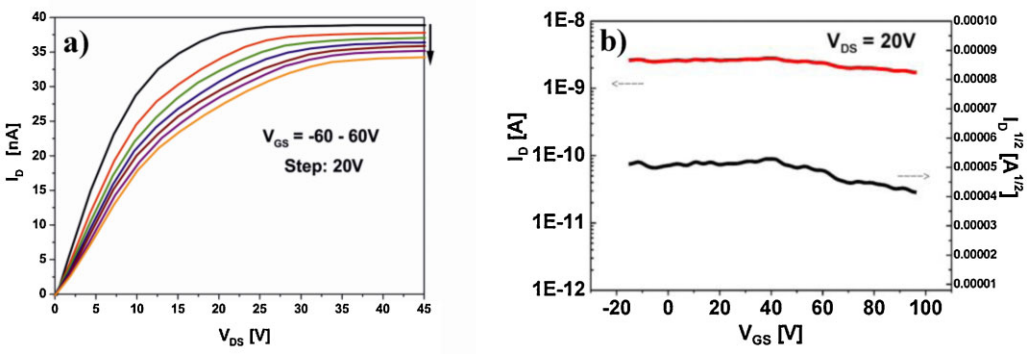


Fig. 7. a) I_D versus V_{DS} and b) I_D versus V_{GS} characteristics of investigated TFT structures.

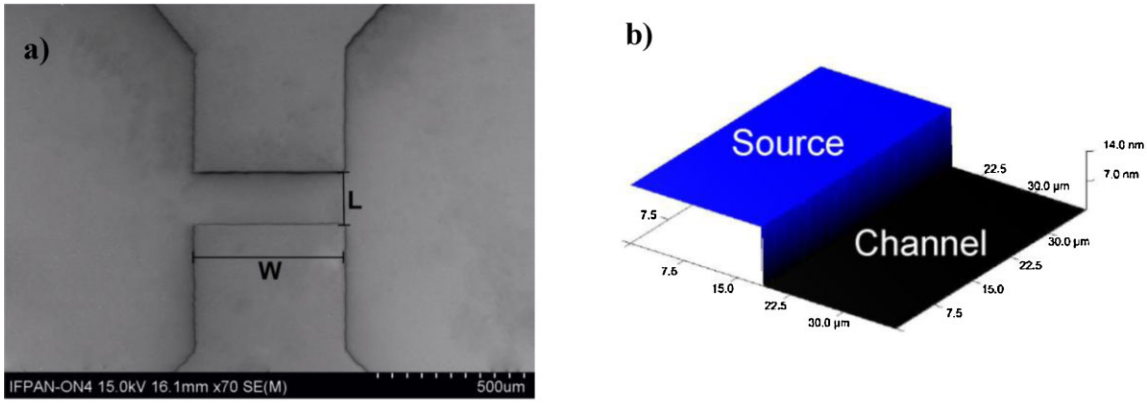


Fig. 8. a) SEM image of the source and drain ohmic contacts Ti/Au and ZnO channel layer, with 500 μm channel width (W) and 200 μm channel length (L) and, b) AFM image of a source ohmic contact (Ti/Au) and ZnO channel layer for the same structure.

use of ammonia water decreases the free electron concentration of zinc oxide.[32,33] We thus carefully compared the behavior of transistors with ZnO films as a top channel layer grown with either de-ionized water or ammonia water solution as oxygen precursors. The drain current (I_D) versus drain-source voltage (V_{DS}) was measured varying the gate voltage (V_{GS}). While the device employing a ZnO layer obtained with ammonia water behaves as a transistor structure, no field effect was observed for devices fabricated from a channel layer grown with de-ionized water. This relates to too high free electron concentration in films grown with de-ionized water.

Reduction of the ZnO growth temperature to 80°C and use of an ammonia water solution as an oxygen precursor results in a decrease of the channel conductivity. Hall effect measurements show that carrier density drops from 10^{17} to $<10^{15}$ cm^{-3} when we replaced de-ionized water with ammonia water. Nitrogen likely plays the role of compensation center of oxygen vacancy in ZnO, which results in a decrease of the electron concentration.[32,33] For low growth

 © 2013 WILEY-VCH Verlag GmbH & Co. KGaA, Weinheim

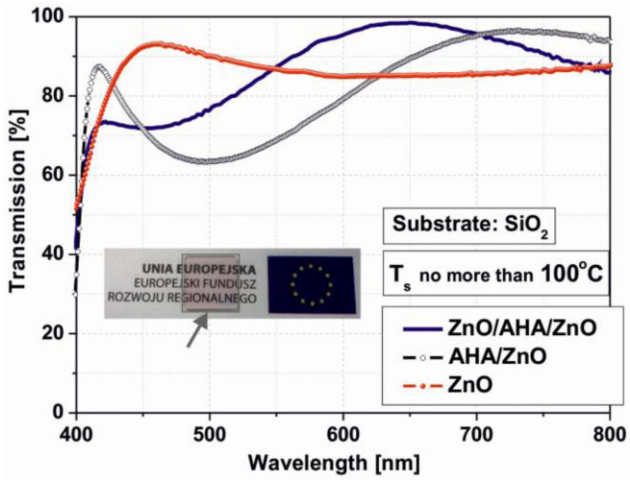


Fig. 9. Optical transmission spectra of the ZnO/quartz, AHA/ZnO/quartz TFC and ZnO/AHA/ZnO/quartz TFT structures. The inset shows a photograph of a 1 cm × 1 cm SiO_2 substrate with the structure studied, placed on the text with the European Union logo, to demonstrate that our structures are fully transparent to a visible light.

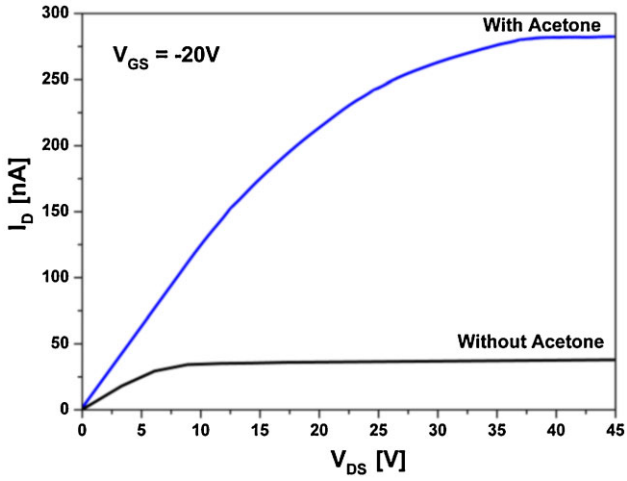


Fig. 10. The typical response of ZnO-based (ZnO as a channel) TFT sensor structure (I_D vs. V_{DS} measured at −20 V of gate voltage) to application of acetone vapors to the measurement chamber.

temperature, most nitrogen atoms are thought to be incorporated as NH_x, since thermal energy is not high enough to break all N-H bonds of NH_3 molecules. Most nitrogen atoms are electrically neutral, and only a small portion of nitrogen atoms can compensate the n-type carriers.[33]

For highly resistive ZnO films ($\sim 10^8$ Ω), grown for transistor structures, it was impossible to evaluate the Hall mobility. The measured quantity was out of the range of the used equipment. For ZnO films with resistivity $< 10^2$ Ω cm (grown with de-ionized water at low temperature), Hall electron mobility is 10 $cm^2\ V^{-2}\ s^{-1}$ and lower.

Figure 9 demonstrates the optical transmittance spectrum of structures deposited on transparent substrates measured in the wavelength range 400 – 800 nm. The average optical transmission in the visible range of the spectrum is over 85%.

The I_D characteristics as a function of V_{DS} between 0 and 45 V for various values of V_{GS} (-60 V – + 60 V) are shown in Figure 7a for the obtained TFT structure. The output characteristics exhibit clear current saturation and the pinch-off behavior, as evidenced by the fact that the slope of each I_D curve is flat for large V_{DS}, without the need of post-heating treatment. This indicates that the entire thickness of the ZnO channel can eventually be depleted of free electrons,[17] however, within available V_{GS} voltages we could not deplete the ZnO channel, for which voltages of the order of 100 V are likely required. It requires further optimization of gate and channel materials to reduce this voltage. The I_D transfer characteristics as a function of V_{GS} between -20 and 100 V for $V_{DS} = 20$ V for a TFT structure are shown in Figure 7b.

We used the TFT structure with a so-called chemical gate to detect different chemical solutions such as acetone, isopropanol, and ethanol. Figure 10 shows I_D versus V_{DS} electrical response of the fabricated TFT structure. Device characteristics were taken in the absence and presence of the solution droplet (acetone). It can be seen that, by applying a given chemical solution, i.e., acetone, a significant enhancement of the current and the clear current saturation and pinch-off behavior are observed, which reflects a high sensitivity of ZnO layers as a channel, and also a reliable operation of the TFT-based sensor. ZnO is a sensing material and possesses fast electron exchange properties,[1] hence it is believed that, due to these properties, a rapid increase of channel conductivity was observed in the presence of chemical solutions. In addition to this, the increase in the drain current can be attributed to the discharge of the trapped electrons into the conduction band. In other words, oxygen from the air is dissolved in the lattice of the semiconductor, setting its electrical resistance to a background level. During the contact of chemical solutions with the ZnO channel in the TFT sensor, the molecules are adsorbed at the surface of the ZnO layer and are split up into ions. These ions react with the surface oxygen species causing the resistance decrease of the device.[34] Our structure, when used as a sensor, operates at room temperature and resets to the original conductivity of a ZnO channel within a few minutes, without any surface treatment or heating. A conductivity increase was observed for several tested solvents and alcohols.

3. Conclusions

In conclusion, we fabricated TFC and TFT structures on transparent substrates with composite dielectric layers consisting of Al_2O_3 and HfO_2 as insulator layers. For TFT we used ZnO as a channel and a gate layer. The above structures were deposited by ALD at low temperatures

 © 2013 WILEY-VCH Verlag GmbH & Co. KGaA, Weinheim

(no more than 150°C) on transparent substrates. Importantly, the simplicity of the structure and low costs of fabrication make them attractive. The TFT structures show a sensor behavior to different chemical solvents and alcohol. The sensor structure operates at room temperature and no heating or processing is required to reset the devices. The obtained TFTs show a high average transmittance of over 85% in visible light.

4. Experimental

We utilized an important advantage of the ALD method for oxide deposition – a self-saturating surface reaction and cyclic growth process, which allows the use of very reactive precursors. This leads to the possibility of oxide deposition at low temperatures, opening opportunities for the construction of intended devices on flexible substrates. The ALD process consists of the repetition of four deposition steps; pulse and chemisorption reaction of the first precursor, purge the reaction chamber in the flow of an inert gas (in our case N_2 at 99.99999% purity) to remove the unreacted precursor and gaseous by-products, pulse of the second precursor, purging of the reaction chamber. Nevertheless, the efficiency of surface reactions and thereby the growth rate and structure of the films depended on the growth temperature, precursors, substrates, and reactor used.[20,21]

Investigated oxides were deposited using either the Savannah-100 ALD reactor (Cambridge NanoTech Company) or the TFS 200 ALD reactor (Beneq Company). Glass, quartz (SiO_2), n-type silicon (n-Si) and p-type gallium arsenide (GaAs) were used as substrates. After decreasing growth temperatures, we also used transparent polymers and foils as flexible substrates. Before deposition process, substrates were cleaned in an ultrasonic bath with solvents (trichloroethylene, acetone, and isopropanol) and then with de-ionized water. In the present work we used tetrakis(dimethylamido)hafnium as a hafnium precursor, trimethylaluminum as an aluminum precursor, tetrakis(dimethylamido)zirconium as a zirconium precursor, titanium tetrachloride as a titanium precursor, diethylzinc as a zinc precursor, and de-ionized water or solution of ammonia water (20% NH_3 in H_2O) as an oxygen precursor. The oxides were deposited at very low temperatures (in the range 80–140°C) by double-exchange chemical reactions of the type listed below, Reactions 1 to 6.

$$Hf[(CH_3)_2N]_4 + 2H_2O \rightarrow HfO_2 + 4HN(CH_3)_2 \quad (1)$$

$$2Al(CH_3)_3 + 3H_2O \rightarrow Al_2O_3 + 6CH_4 \quad (2)$$

$$Zr[(CH_3)_2N]_4 + 2H_2O \rightarrow ZrO_2 + 4HN(CH_3)_2 \quad (3)$$

$$TiCl_4 + 2H_2O \rightarrow TiO_2 + 4HCl \quad (4)$$

$$Zn(C_2H_5)_2 + H_2O \rightarrow ZnO + 2C_2H_6 \quad (5)$$

or

$$Zn(C_2H_5)_2 + NH_3 \cdot 2H_2O \rightarrow ZnO + 2C_2H_6 + NH_3 \quad (6)$$

The ALD processes were optimized to achieve the required electrical properties of the oxides, and for reduction of the growth temperature (between 80 and 140°C for HfO_2, Al_2O_3, ZrO_2, TiO_2 and 80–130°C for ZnO). Growth windows (ALD windows [20]) for the deposition of zinc oxide and dielectrics are given in the literature.[12,27] An interesting fact is that, for optimized electrical parameters, it was advantageous to select growth temperatures either at the limit of the growth window or even below. For such films, we got the smooth surface and required electrical parameters. We limited the growth temperature to no more than 150°C, taking into account the possibility of the deposition of thin films on transparent and elastic substrates (foils, polymers) enabling construction of elastic thin film transistor or capacitor structures. Precise thickness control can be easily achieved as a constant amount of film material is deposited in each cycle, and film thickness is scaled by the number of ALD cycles. Typical growth rates were about 0.10 nm per cycle for Al_2O_3, 0.14 nm for HfO_2, 0.09 nm for ZrO_2, 0.08 nm for TiO_2, and 0.18 nm for ZnO.

The obtained oxide layers were characterized using a range of experimental methods. The structural characterization was performed by XRD, using the X'Pert Materials Research Diffractometer equipped with an X-ray mirror and a two-bounce monochromator at the incident beam. The diffracted beam was measured with a 2-dimensional solid-state X-ray detector (PIXcel). The layer thickness was measured by the spectroscopic reflectometer, Nanocalc 2000. The surface morphology was investigated by atomic force microscopy (AFM, Bruker Dimension Icon) using the PeakForce Tapping and silicon nitride probes with sharp tips (tip radius = 2 nm). The surface roughness was determined by rms of the AFM height measurements. The images of cross-sections were taken using SEM (Hitachi SU-70) at 15 kV accelerating voltage. Optical transmission spectra were measured with the Solar CM2203 spectrophotometer. *I–V* and *I–V* electrical characterizations for TFT (see Fig. 1) and TFC structures on transparent substrates were performed using Keithley 2601A, 236, and 2636A electrometers and a 4275A Multi-Frequency LCR Hewlett-Packard.

Received: October 30, 2012
Revised: March 15, 2013

[1] H. Morkoç, Ü. Özgür, *Zinc Oxide: Fundamentals, Materials and Device Technology*, Wiley -VCH, Weinheim **2009.**

[2] J. F. Wager, *Science* **2003**, *300*, 1245.

[3] J. F. Wager, D. A. Keszler, R. E. Presley, *Transparent Electronics*, Springer, New York **2008.**

[4] S. Masuda, K. Kitamura, Y. Okumura, S. Miyatake, H. Tabata, T. Kawai, *J. Appl. Phys.* **2003**, *93*, 1624.

[5] R. L. Hoffman, B. J. Norris, J. F. Wager, *Appl. Phys. Lett.* **2003**, *82*, 733.

[6] P. F. Carcia, R. S. McLean, M. H. Reilly, G. Nunes, Jr, *Appl. Phys. Lett.* **2003**, *82*, 1117.

[7] G. Eranna, B. C. Joshi, D. P. Runthala, R. P. Gupta, *Crit. Rev. Solid State Mater. Sci.* **2004**, *29*, 111.

[8] J. Robertson, *Eur. Phys. J. Appl. Phys.* **2004**, *28*, 265.

[9] J. A. van Delft, D. Garcia-Alonso, W. M. M. Kessels, *Semicond. Sci. Technol.* **2012**, *27*, 074002.

[10] G. E. Moore, *Electronics* **1965**, *38*, 114.

[11] K. Ishimaru, *Solid-State Electron.* **2008**, *52*, 1266.

[12] E. Guziewicz, I. A. Kowalik, M. Godlewski, K. Kopalko, V. Osinniy, A. Wójcik, S. Yatsunenko, E. Łusakowska, W. Paszkowicz, M. Guziewicz, *J. Appl. Phys.* **2008**, *103*, 033515.

[13] E. Guziewicz, M. Godlewski, T. Krajewski, Ł. Wachnicki, A. Szczepanik, K. Kopalko, A. Wójcik-Głodowska, E. Przeździecka, W. Paszkowicz, E. Łusakowska, P. Kruszewski, N. Huby, G. Tallarida, S. Ferrari, *J. Appl. Phys.* **2009**, *105*, 122413.

[14] C. Klingshirn, *Phys. Status Solidi B* **2007**, *244*, 3027.

[15] M. Godlewski, E. Guziewicz, G. Łuka, T. Krajewski, M. Łukasiewicz, Ł. Wachnicki, A. Wachnicka, K. Kopalko, A. Sarem, B. Dalati, *Thin Solid Films* **2009**, *518*, 1145.

[16] S.-H. K. Park, C.-S. Hwang, H. Y. Jeong, H. Y. Chu, K. I. Cho, *Electrochem. Solid-State Lett.* **2008**, *11*, H10.

[17] E. Fortunato, P. Barquinha, A. Pimentel, A. Goncalves, A. Marques, L. Pereria, R. Martins, *Adv. Mater.* **2005**, *17*, 590.

[18] M. Godlewski, E. Guziewicz, K. Kopalko, G. Łuka, M. I. Łukasiewicz, T. Krajewski, B. S. Witkowski, S. Gierałtowska, *Low Temp. Phys.* **2011**, *37*, 235.

[19] N. Huby, S. Ferrari, E. Guziewicz, M. Godlewski, V. Osinniy, *Appl. Phys. Lett.* **2008**, *92*, 023502.

[20] T. Suntola, J. Antson, US Patent 4 058 430, **1977.**

[21] V. Miikkulainen, M. Leskelä, M. Ritala, R. L. Puurunen, *J. Appl. Phys.* **2013**, *113*, 021301.

[22] N. Nikolaou, P. Dimitrakis, P. Normand, V. Ioannou-Sougleridis, K. Giannakopoulos, K. Mergia, K. Kukli, J. Niinistö, M. Ritala, M. Leskelä, *Solid-State Electron.* **2012**, *68*, 38.

 © 2013 WILEY-VCH Verlag GmbH & Co. KGaA, Weinheim

[23] V. Sammelselg, R. Rammula, J. Aarik, A. Kikas, K. Kooser, T. Käämbre, *J. Electron. Spectrosc. Relat. Phenom.* **2007**, *156*, 150.

[24] R. Rammula, J. Aarik, H. Mändar, P. Ritslaid, V. Sammelselg, *Appl. Surf. Sci.* **2010**, *257*, 1043.

[25] J. Yang, J. K. Park, S. Kim, W. Choi, S. Lee, H. Kim, *Phys. Status Solidi A* **2012**, *209*, 2087.

[26] E. Guziewicz, M. Godlewski, L. Wachnicki, T. A. Krajewski, G. Luka, S. Gieraltowska, R. Jakiela, A. Stonert, W. Lisowski, M. Krawczyk, J. W. Sobczak, A. Jablonski, *Semicond. Sci. Technol.* **2012**, *27*, 074011.

[27] S. Gieraltowska, D. Sztenkiel, E. Guziewicz, M. Godlewski, G. Łuka, B. S. Witkowski, Ł. Wachnicki, E. Łusakowska, T. Dietl, M. Sawicki, *Acta Phys. Pol. A* **2011**, *119*, 692.

[28] S. Gieraltowska, L. Wachnicki, B. S. Witkowski, M. Godlewski, E. Guziewicz, *Opt. Appl.* **2013**, *43*, 1.

[29] S. Gieraltowska, L. Wachnicki, B. S. Witkowski, M. Godlewski, E. Guziewicz, *Thin Solid Films* **2011**, *520*, 4694.

[30] G. Wilk, R. M. Wallace, J. M. Anthony, *J. Appl. Phys.* **2001**, *89*, 5243.

[31] J. Robertson, B. Falabretti, *J. Appl. Phys.* **2006**, *100*, 014111.

[32] D. C. Look, G. C. Farlow, P. Reunchan, S. Limpijumnong, S. B. Zhang, K. Nordlund, *Phys. Rev. Lett.* **2005**, *95*, 225502.

[33] S. J. Lim, S. Kwon, H. Kim, J. S. Park, *Appl. Phys. Lett.* **2007**, *91*, 183517.

[34] K. J. Albert, N. S. Lewis, C. L. Schauer, G. A. Sotzing, S. E. Stitzel, T. P. Vaid, D. R. Walt, *Chem. Rev.* **2000**, *100*, 2595.

 © 2013 WILEY-VCH Verlag GmbH & Co. KGaA, Weinheim